

电力系统实时相角测量高速数据采集卡设计

沙智明, 郝育黔, 郝玉山, 杨以涵

(华北电力大学 电力工程系, 河北 保定 071003)

摘要:为实时相角测量装置开发了基于 Compact PCI 总线的高速数据采集卡。采用多路模拟量同步采样方式,在采样触发环节引入数字锁相环,使采集卡在电网频率改变时能自适应调节采样频率,实现每周相等相位触发采样,提高了采样精度。采集卡数据传输总线采用 Compact PCI 总线,使系统具备了可热插拔、易于扩展和通用性强等特点。在 QNX 实时操作系统平台上开发了数据采集软件,提高了数据采集系统的实时性。

关键词:相角测量装置;数据采集;CompactPCI 总线;实时操作系统;QNX

中图分类号: TM 933.3⁺11

文献标识码: A

文章编号: 1006-6047(2005)05-0070-04

0 引言

基于 GPS 的实时相角测量装置 PMU (Phasor Measurement Unit)既可同步测量母线电压相量和线路电流相量,又可同步测量发电机的转速与功角,是提高电网动态监控水平的有效手段^[1,2]。利用相角测量系统的实时信息可实现闭环稳定控制^[3,4]。

作为 PMU 的关键组成部分,高速数据采集卡的速度与精度将直接影响整个相角测量系统的性能。要实现高速数据采集,除了要有高性能的 A/D 转换设备,同时还需要有高速数据传输总线。Compact-PCI (CPCI)总线是工业控制领域先进的总线标准。它将 PCI 总线优良的电气特性与 VME 总线坚固的机械结构相结合,具有高速、高可靠性、可热插拔、通用性强的特点,代表了工业总线的发展趋势^[5]。

本文为电力系统实时相角测量装置开发了基于 CPCI 总线的高速数据采集卡。它采用多路同步保持采样方式,消除了通常多通道扫描式方式的采集卡因固有扫描间隔造成的多路信号相位不同步采样带来的误差。在采样触发环节引入数字锁相环逻辑,使采集卡在电网频率改变时能自适应调节采样频率,采样点可均匀分布在每个工频周期内,提高了采样精度。A/D 转换器采用具有 16 位分辨率的高精度 AD7663。数据采集卡的传输总线采用 CPCI 总线,使整个系统具有高速、高可靠性、可热插拔等特点,而且提高了系统的通用性及可扩展性。采集卡可同时对 16 路通道的模拟信号进行每工频周期 32 点的同步采样。经测试,数据采集卡的各项指标均达到了设计要求,已经用于实时相角测量装置中。

1 高速数据采集卡硬件结构

高速数据采集卡主要由采样/保持与 A/D 转

换模块、CPCI 总线接口模块、数据缓存模块、逻辑控制模块和热插拔电源管理模块等构成,如图 1 所示。

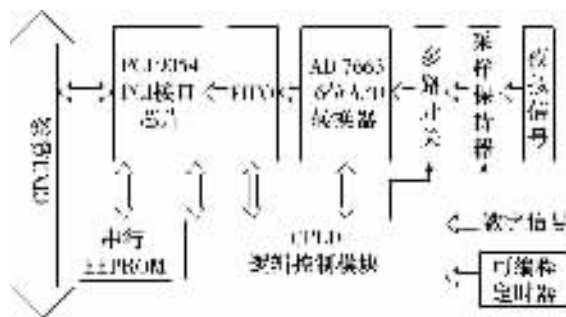


图 1 高速数据采集卡的硬件结构

Fig.1 The hardware architecture of high-speed data acquisition card

由外部信号调理单元调整好的电压、电流等多路模拟量引入采集卡后,首先要通过多个采样/保持器进行同步保持,然后经多路开关依次送入 A/D 转换器处理,A/D 转换结果存入 FIFO 数据缓存中,再通过 CPCI 总线接口送入主机 CPU 进行数值计算处理,就得到了每路电压、电流信号的幅值与相角。

1.1 采样/保持与 A/D 转换模块

通常,如果系统对多通道采样的同步性要求不高,数据采集卡多采用多通道依次扫描工作方式处理多个模拟通道的数据。这种方式的采集卡在前端一般使用多路开关切换不同通道后,再送入采样/保持器或具有采样保持功能的 A/D 转换器进行处理。但如果系统对多通道采样有同步要求,即要求得到精确的同一时刻的多通道数据,则上述方式会带来一定误差。这是由于通道之间存在时间间隔导致不同步采样/保持所造成的。

为了保证系统的多路模拟输入通道同步采样,首先要在模块的前端为每个通道配置 1 个采样/保持器,在采样触发脉冲到来时可同时对全部通道的模拟信号采样/保持。每个通道保持的数据,再经

多路开关依次输入 A/D 转换器进行模/数转换。

所采用的 AD 783 是一款高速采样/保持器,到达 0.01 % 采样精度的时间为 250 ns,内部使用自校正电路以减小保持误差,片内集成了一个保持电容而无需外接电容,电压下降率为 0.02 $\mu\text{V}/\mu\text{s}$ 且有很高的线性度。多路开关采用 8 通道的 ADG 608,其接通速度为 75 ns,断开速度为 45 ns,通道电阻小于 30 Ω 。A/D 转换器采用 16 位分辨率的 AD 7663,最高转换速率达到 250 千次/s,可支持多电压输入和单、双极型电压输入,内部集成了转换时钟和误差校正电路,+5 V 供电即可工作。

为了使系统能跟踪电网周期的变化,实现等相位间隔采样,采样触发环节引入了锁相环电路,以保证在系统电压频率改变时 32 个采样点仍可均匀分布在每个周期内。锁相环电路原理如图 2 所示。

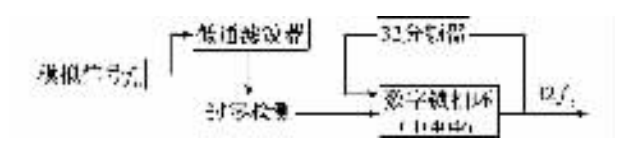


图 2 锁相环电路原理框图

Fig.2 The block diagram of digital phase locked loop

1.2 CPCI 总线接口

CPCI 总线在电气上采用了 PCI 总线标准,所以 CPCI 接口的设计方法同 PCI 接口的设计类似。PCI 接口的实现有两种方案:一种是直接用可编程器件如 FPGA/CPLD 完成 PCI 接口设计;另一种是采用专门的 PCI 接口芯片实现。由于 PCI 协议较复杂,第一种方案实现相对困难,开发周期也较长,而直接购买 PCI 的 IP 核又较昂贵,因此,目前 PCI 接口大都采用专门的 PCI 接口芯片实现,如 AMCC 公司的 5933 和 5920,PLX 公司的 PCI 9054 和 PCI 9052 等^[6,7]。

高速数据采集卡采用了 PLX 公司的 PCI 9054 芯片设计 CPCI 接口。PCI 9054 是符合 PCI 规范 2.2 和 CompactPCI 规范 2.1 的 32 位 PCI 接口芯片,它支持主/从模式 PCI 传输,具有 132 MB/s 的 PCI 突发传输速度,局部总线可支持 8,16 及 32 位外围设备,局部总线操作速度可高达 50 MHz,并为 CompactPCI 的热切换操作提供了专门支持。PCI 9054 的局部总线接口灵活,可工作在 M,J,C 3 种模式下,其中 M 模式使 PCI 9054 可与 Motorola 公司的 MPC 850/860 等芯片进行无缝接口,J 模式为局部和数据/地址总线复用的工作方式,C 模式为局部数据/地址总线非复用的工作方式。本系统中 PCI 9054 工作在 C 模式下。

PCI 9054 有 3 种数据传输方式,分别为 PCI 主模式传输、PCI 从模式传输和 DMA 传输。本系统采用 PCI 主模式工作方式,即 PCI 9054 局部总线上的 CPU 或控制器通过 PCI 9054 主动访问 PCI 总线的内存或 I/O 资源。

1.3 数据缓存模块

由于 PCI 9054 内部的 FIFO 深度只有 32 级,传送的数据量较大时,其内部的 FIFO 会很快存满,如果数据没有被及时取走,而外数据还在不断输入,前面的数据会被覆盖丢失。因此,本系统采用了外接 FIFO 器件 IDT 72215 进行 FIFO 扩展,可存储 16 路信号在一个工频周期内的采样数据。

IDT 72215 是 IDT 公司生产的高速 CMOS 异步 FIFO,深度为 512 级,位宽为 18 位,存取速度可达 10 ns。除了标准的满标志 (FF) 与空标志 (EF) 外, IDT 72215 还提供可编程的几乎满标志 (AF)、几乎空标志 (AE) 和半满标志 (HF),使其便于与 PCI 9054 接口。

1.4 逻辑控制模块

逻辑控制模块集成了数据采集控制模块、FIFO 控制模块和 PCI 接口控制模块等。采用 ALTERA 公司的 CPLD 器件 EPM 7128 完成这部分功能,既简化了外围电路,又提高了控制模块的集成度。

当每次采样触发脉冲信号到来时,数据采集控制模块先触发全部采样/保持器对各通道信号进行保持;然后由多路开关切换到某一通道并启动 A/D 转换,当数据转换完成后,数据采集控制模块通知 FIFO 控制模块将 AD 7663 的输出数据写入 IDT 72215 的缓存中;多路开关再切换到下一通道,并重复上述数据转换过程,直到全部通道数据转换完毕。

在 A/D 转换过程中,当 FIFO 半满时,PCI 接口控制模块就会通知 PCI 9054 从 IDT 72215 中读取数据并存入其内部 FIFO 中。然后,PCI 9054 将向系统申请 PCI 总线的控制权,得到控制权后就启动 PCI 传输。逻辑控制模块的工作原理见图 3。

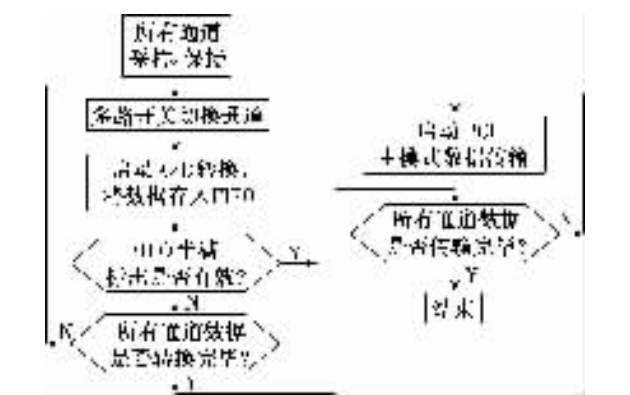


图 3 逻辑控制模块工作原理

Fig.3 The workflow of logic control module

1.5 热插拔电源管理模块

高可用性热插拔技术是 CPCI 总线的一个主要特色。它不但可以保证硬件设备在带电插入和拔出时硬件不受损坏,还可使设备在带电插入和拔出后的硬件资源重新分配、软件初始化和程序终止等方面工作由系统自动完成,而正在运行的系统不受影响。

为了保障上述热插拔功能的安全实施,CPCI 规范定义了3种过程:物理连接过程,指板卡插入或拔出过程;硬件连接过程,指系统硬件在电气上连接或断开过程;软件连接过程,指软件层与系统的连接或断开过程。其中,硬件连接过程是整个热插拔中最为关键的过程。CPCI 规范专门为此过程增加了 BD_SEL# 信号和 HEALTHY# 信号。BD_SEL# 为短针信号,该信号的插槽与背板相应插针的接触标志着其他信号插针均已可靠接触到位,外设卡会检测到 BD_SEL# 处于低电平,此时外设卡上的电源管理电路就可以打开主电源通路,为整个 PCB 板上电。而当外设板即将拔出时,BD_SEL# 将恢复高电平,电源管理电路将关闭主电源通路,以保护板卡上的元件。HEALTHY# 信号又被称为“电源良好”信号,当它为低电平时,表示外设卡上的电源供电状态正常,设备可以从复位状态中释放和连接到 PCI 总线。若 HEALTHY# 信号为高电平,则表明外设卡电源不正常,系统卡检测到这个信号后会向外设卡发送复位信号并将其隔离。

电源管理模块的设计是实现硬件连接过程最重要的环节。本系统电源管理模块设计中,采用了凌特公司的热插拔控制器 LTC 1646。LTC 1646 以受控方式开通和关闭电路板上的电源电压,使电路板可在带电的 CPCI 插槽中安全地插入或取出,同时又不会干扰系统电源。LTC 1646 通过2个外部 N 沟道晶体管控制 3.3 V 和 5 V CPCI 电源,并且这两路电源在上电后受到片内的两级电路断路器保护,可防止过电流和短路故障。

CPCI 定义的 BD_SEL# 引脚可直接连接在 LTC 1646 的 OFF/ON 引脚上,用于开关设备卡电源或将电路断路器复位。在板卡插入或拔出期间,LTC 1646 的 PRECHARGE 引脚可为总线 I/O 引脚提供 1 V 或 1 V 以外的预充电电压。PCI_RST# 信号与 HEALTHY# 信号通过芯片内部逻辑,可产生一个新的局部 PCI 复位信号 LOCAL_PCI_RST#,用于在任一组电源电压超出容许范围时对 CPCI 板卡进行复位。

2 数据采集软件

为了提高数据采集系统的实时性,采用了 QNX 6.2 实时操作系统平台,并在此平台上开发了采集卡设备驱动程序、模拟量幅值与相位计算程序。

QNX 是一个分布式、微内核实时操作系统,具有实时性高、稳定、可靠及易于裁减与扩展等特点。由于 QNX 的性能出色,可运行于多种硬件平台,其已广泛应用于军工、航天、电信、工业自动化等实时性要求较高的诸多领域。不同于其他操作系统,QNX 并没有把设备驱动程序与操作系统内核紧密结合在一起,而是将驱动程序与其他标准进程一样对待,加载设备驱

动程序不会影响操作系统的其他部分,设备驱动程序的开发与调试类似于一般应用程序。

采集卡设备驱动程序完成三部分功能:一是探测采集卡是否存在,若存在则获取为采集卡分配的内存及 I/O 的基地址与大小及中断号等硬件资源;二是完成设置采集卡工作模式等初始化工作;三是响应采集卡的硬件中断,及时将采集卡转换完成的数据复制到内存中某个指定区域,供计算程序使用。

设备驱动程序获取硬件资源时,首先要调用 pci_attach() 函数,连接到 PCI Server,同时使用 pci_attach_device() 函数,就可根据采集卡 EEPROM 中的厂商标识(Vendor ID)与设备标识(Device ID)得到给采集卡分配的基地址及中断号等信息。另外,还必须调用 ThreadCtl(_NTO_TCTL_IO, 0),以确保线程获得 I/O 访问权限,否则在线程利用 in, out 等代码进行操作时会出现错误。现可用 inw(), outw() 等函数对基地址加偏移量后所得地址单元进行读/写操作。

幅值与相角计算程序得到采样数据后,利用离散傅里叶算法^[8],可分别计算出每路电压、电流信号的幅值与相位,生成相量形式的电压与电流数据。

3 结语

本文为实时相角测量装置开发的高速数据采集卡,由于采用了多路同步采样的工作方式,消除了通常扫描式数据采集卡由于其固有扫描时间间隔造成的多路不同步带来的相位误差。为了保证采集卡在电网频率改变时,采样点仍可均匀分布在每个工频周期内,在采样触发环节引入了数字锁相环逻辑,使采集卡能够自适应调节采样频率,从而提高采样精度。数据采集卡的数据传输接口采用了 CPCI 总线,使整个系统具有高速、高可靠性、可热插拔等特点。数据采集软件采用了 QNX 实时操作系统平台,提高了整个数据采集系统的实时性。本系统已经通过测试,各项性能指标均达到了设计要求,并成功用于实时相角测量系统中。

参考文献:

- [1] WILSON R E. Methods and uses of precise time in power systems[J]. **IEEE Trans. on Power Delivery**, 1992, 7(1): 126-132.
- [2] 卢志刚. 电力系统实时相角测量[D]. 保定:华北电力大学,1998.
LU Zhi-gang. Power system real-time phasor measurement [D]. Baoding: North China Electric Power University, 1998.
- [3] PHADKE A G. Synchronized phasor measurements in power systems [J]. **IEEE Computer Applications in Power**, 1993, 6(2): 10-15.

- [4] BURNETT R O J, BUTTS M M, CEASE T W, *et al.* Synchronized phasor measurements of a power system event[J]. **IEEE Trans. on Power Systems**, 1994, 9(3): 1643 – 1650.
- [5] 席成洲. 一种开放的计算机标准——CompactPCI[J]. 测控技术, 1998, 17(1): 7 – 11.
XI Cheng-zhou. An open industrial computer standard—CompactPCI[J]. **Measurement & Control Technology**, 1998, 17(1): 7 – 11.
- [6] 陈 恒. PCI 控制器的设计与实现[J]. 电子技术, 2000, (1): 34 – 37.
CHEN Heng. The design and implementation of PCI controller[J]. **Electronic Technology**, 2000, (1): 34 – 37.
- [7] 李 鉴. PCI 系列总线及其应用[J]. 现代电子技术, 2002, (4): 76 – 79.
LI Jian. The introduce and application of PCI series buses [J]. **Modern Electronic Technique**, 2002, (4): 76 – 79.
- [8] YANG Jun-zhe, LIU Chih-wen. A smart method makes DFT

more precise for power system frequency estimation[A]. **Power Engineering Society 1999 Winter Meeting, IEEE [C]**. New York: IEEE, 1999. 909 – 913.

- [9] 杨卫东, 徐 政, 韩祯祥, 等. 电力系统灾变防治系统研究的现状与目标[J]. 电力系统自动化, 2000, 24(1): 7 – 12.
YANG Wei-dong, XU Zheng, HAN Zhen-xiang, *et al.* Review and objective of power system collapse prevention system research[J]. **Automation of Electric Power Systems**, 2000, 24(1): 7 – 12.

(责任编辑: 李育燕)

作者简介:

沙智明(1972 –), 男, 内蒙古开鲁人, 博士研究生, 主要从事电力系统稳定分析、电力系统通信及进化计算等方面研究(E-mail: domore@vip.sina.com);

杨以涵(1927 –), 男, 辽宁铁岭人, 教授, 博士研究生导师, 主要从事电力系统分析与控制、人工智能等方面研究。

High-speed data acquisition card for real-time phasor measuring

SHA Zhi-ming, HAO Yu-qian, HAO Yu-shan, YANG Yi-han

(North China Electric Power University, Baoding 071003, China)

Abstract: A high-speed data acquisition card based on CompactPCI bus is designed for real-time PMU (Phasor Measurement Unit). The multi-channel synchronous triggering method is adopted, and the digital phase locked loop is introduced to the sample-and-hold trigger progress. The card adapts its sample frequency to grid frequency variation and realizes equal-phase-trigger sampling in every period to enhance the sampling precision. The CompactPCI bus is used in data transmission, which makes the system expandable, universal and hot swappable. The data acquisition software is developed on QNX real-time operating system to improve the real-time performance of system.

Key words: phasor measurement unit; data acquisition; CompactPCI bus; real-time operating system; QNX

(上接第 69 页 continued from page 69)

HUANG Min, DONG Zhen-sheng, ZHU Yong-li, *et al.* Design of SIS based on multi-Agent[J]. **Automation of Electric Power Systems**, 2003, 27(18): 65 – 68.

(责任编辑: 李 玲)

金 安(1980 –), 男, 浙江义乌人, 硕士研究生, 从事电力市场和电力系统稳定性研究(E-mail: fancyjin@tom.com);

姚建刚(1952 –), 男, 湖南长沙人, 教授, 博士研究生导师, 从事电力市场和配电系统自动化方面研究;

刘 佳(1981 –), 女, 四川丰都人, 从事城市规划研究;

罗滇生(1971 –), 男, 湖南长沙人, 博士, 从事计算机控制和电力市场方面研究。

作者简介:

UML-based SIS modeling

JIN An¹, YAO Jian-gang¹, LIU Jia², LUO Dian-sheng³

(1. College of Electrical and Information Engineering, Hunan University, Changsha 410082, China;

2. Department of Architecture, Hunan University, Changsha 410082, China;

3. Hunan Hdwl Electric & Information Tech Co., Ltd., Changsha 410012, China)

Abstract: UML(Unified Modeling Language) is an important application of object-oriented technology and a useful tool of analysis and design in software engineering. The modeling of a SIS(Supervisory Information System) for a power plant is designed by using UML based on RUP(Rational Unified Process), and its use case diagram, sequence diagram and class diagram are plotted respectively. It proves that the visual elements of UML can be used to design SIS models scientifically, clearly and quickly under the modeling guidance of RUP.

Key words: SIS; UML; RUP; object-oriented