

基于 DSP 的数字式断路器失灵保护

毛乃虎,周欢荣

(国电南京自动化股份有限公司,江苏 南京 211100)

摘要: 断路器失灵保护要从母线保护中分离出来成为一个独立保护,而原来的母线保护虽能实现失灵保护的要求,但成本过高。针对此提出开发一套全新的以 DSP 为核心的数字式断路器失灵保护,主、从 CPU 板的软、硬件均采用模块化设计。经实践证明使用此保护可大大降低成本且具有高抗干扰性、高可靠性、低出错等优点。

关键词: 数字式断路器失灵保护; DSP; 模块化设计

中图分类号: TM 772

文献标识码: B

文章编号: 1006-6047(2005)09-0062-03

母线断路器失灵保护一般在三种情况下装设:即 220 kV 及以上电压的电网中;330 kV 及以上电压厂站的 110 kV 部分;有特殊要求的 110 kV 厂站。在以往的母线保护中一般内含断路器失灵保护。

由于国家电力公司国电调[2002]138 号文即二十五项反措明确规定断路器失灵保护须按一套配置,其中用于双母线接线形式的厂站内的母线保护、断路器失灵保护的复合电压闭锁接点应分别串接在各断路器的跳闸回路中。即断路器失灵保护要从母线保护中分离出来成为一个独立保护,且此保护必须由至少 2 个 CPU 组成,1 个 CPU 完成电压闭锁;另 1 个 CPU 完成断路器失灵判别。

现有的微机母线保护从功能上完全满足断路器失灵保护的需求,但成本过高不宜广泛应用。开发一套全新的数字式断路器失灵保护已迫在眉睫。

1 硬件设计

选用了性价比较好的 DSP 芯片 TMS320VC33 作为数字式断路器失灵保护的主从 CPU^①。其任务可分为信息采集、计算处理分析、控制输入输出及通信 4 个方面。TMS320VC33 是美国 TI 公司推出的浮点式数字信号处理器,该产品以高速、低功耗、低成本、易于开发为显著特点。该芯片内部 1.8 V,外部 3.3 V 供电,因而功耗很低。带有 32 bit 的高性能 CPU,具有高达 75 MIPS 的运行速率,并且带有 1.1 Mbit 的片内双静态 RAM;具有程序引导功能,程序可以由低速的 EPROM 装入到系统的高速 RAM 全速运行。

所有模数转换均为 16 位高性能 AD,且每块 AD 芯片都有一个通道用来采集标准 +5 V 电源,若 AD 芯片发生损坏可及时发现并闭锁保护。板上还提供 EPROM 插座可以安装 EPROM 27020 或者 EPROM 27040,用以固化 BIOS, DOS 及用户程序,同时板上还装有 1 片静态高速 SRAM628512,作为系统 RAM 和用户调试程序存储空间^[1]。主从 CPU 板均

为 6U 标准板,其中各板的配置如图 1 所示。

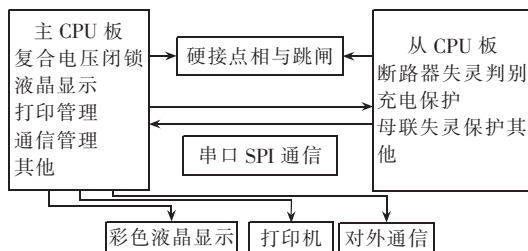


图 1 断路器失灵保护示意图

Fig.1 The sketch diagram of breaker failure protection

1.1 主 CPU 板的硬件设计

主 CPU 板上的液晶显示控制器是一个比较重要的器件,选用了 TFT640×480 控制器,可控制 640×480 点阵 16 种颜色 TFT 液晶显示屏及 8 个键盘输入,板上采用大规模集成电路逻辑^[2]。由于显示缓存采用大容量 DRAM,在显示 16 种颜色时可同时存储 2 页显示内容,页之间的内容可方便地实现交替显示。板上提供一个数字电位器,用于软件调节液晶亮度。提供一个带光隔的开出,用于液晶的背光控制,提高液晶的寿命。

由于从 CPU 板没有液晶显示,则主 CPU 板通过串口 SPI 对从 CPU 板进行管理,所有从 CPU 板的信息通过串口上传至液晶显示或至打印机打印。

整套装置的对外通信管理由主 CPU 完成。在板上提供两个对外通信 RS-485 串口。此两串口在软硬件上都相互独立,通信协议采用 103 规约。

1.2 从 CPU 板的硬件设计

由于断路器失灵保护要对运行方式进行识别以确认发生断路器失灵的线路在哪条母线上,失灵保护要跳哪条母线,故运行方式识别尤为重要。在本硬件设计中对方式识别采用两路开入的方式,即一路开入量经 2 个光电隔离器开入,只有在这 2 个开入相同时才认为此开入量正确,否则发告警信号并闭锁保护。

板上的开出量分为两种,即信号与跳闸出口。

其中信号开出只经过 1 个光电隔离器开出驱动继电器,跳闸出口开出则由 2 个光电隔离器开出驱动继电器,当 2 个开出相异时才能驱动继电器,此可有效防止当 CPU 受干扰而误发跳闸命令的可能。

主从 CPU 板间通过各自的跳闸硬接点相与出口。

2 软件设计

本数字式断路器失灵保护的软件设计采用 C 语言编写,并在 Borland C++ 编译平台下编译通过^[3]。程序结构分为主程序和定时中断程序两部分,具有模块化和子程序化的特点。具体为当程序开始运行后即进行系统初始化和程序自检,程序自检成功后开始主程序和定时中断程序,其中在定时中断中进行失灵接点启动判别,若失灵接点启动则运行故障程序,否则运行正常程序,这一过程如图 2 所示。由于保护通信较多,所以在软件设计中针对通信加入了抗干扰处理,实际应用效果良好。

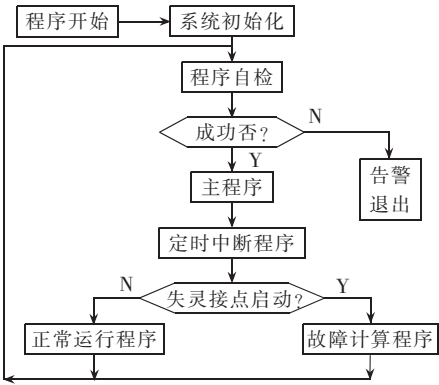


图 2 程序结构图
Fig.2 The program structure

2.1 主 CPU 板的软件设计

主 CPU 中的主程序用于控制液晶显示及接收报文后生成可打印报文并驱动打印机打印;定时中断程序用于复合电压保护的计算及按时巡查对内、对外通信口并接收报文。

液晶显示画面分为 2 块,画面的 4/5 显示条框式树型分级菜单或数据,画面的 1/5 即画面的底部显示对应的提示信息。液晶画面正常循环显示三屏,即第一屏为装置型号及当前时间版本号等,第二屏为母线上实时电压量,第三屏为装置压板状态和电流。按任一键进入条框菜单选项。每一个条框选项在未被选中时显示为蓝底白字,选中后显示为红底蓝字,同时在画面的提示区显示下一步如何操作,这样使用者在操作时完全可脱离使用说明书,以达到最简操作。

汉字显示主要有字模的提取及在屏幕上的定位。这里用到 2 个函数,显示汉字的函数为 void dispn32(int x,int y,unsigned char c,unsigned char colorb),显示 ASC 码的函数为 void disasc32(int x, int y,unsigned char c,unsigned char colorb),colorb 是汉字颜色的代码,另外 3 个参数涉及屏幕定位及字模提取等。

TFT640×480 液晶屏幕横向 640 个点,纵向 480 个点,从美观协调角度考虑,汉字采用 32×32 的点阵,每行显示 20 个汉字,共 15 行,横坐标范围 0~320,纵坐标 0~480,对于 ASC 码,一行可显示 40 个。

字库采用软字库,用专用软件提取字模后存在一个数组中,调用时直接在函数中第三个变量赋入汉字字模所在数组序号。选用软字库考虑如下:

a. 节省硬件资源,不需单独加带字库的芯片,读取不需数据总线访问外部资源;

b. 方便实用,可以根据用户要求加入各种字体的汉字,宋体、仿宋、楷体及艺术体汉字等,可以显示多种点阵字体,如 8×8,16×16,32×32,48×48 等,还可根据要求显示图形,画曲线。

打印报文的接收在中断程序中完成,主程序中根据接收的数据生成相应的打印报文。

定时中断程序按照 0.8333 ms 定时调用。在此程序中复合电压的计算为其主要任务。复合电压保护由低电压、负序过压、零序过压三种保护构成,当任一保护动作后即开放电压闭锁。对内、对外通信数据的接收与发送为其次要任务。

2.2 从 CPU 板的软件设计

从 CPU 中的主程序用于运行方式的识别及打印或通信数据的组织;定时中断程序用于断路器失灵判别或充电保护或母联失灵保护的判别。

当母线运行方式识别为正确后,此方式即提供给定时中断程序用于判别现在发生断路器失灵的线路位于哪条母线上,则保护装置在第一时限跳母联使母线解列运行,第二时限跳对应母线以切除故障。

在部分供电局有把充电保护或母联失灵保护不放在母线保护中的需要,考虑到此点,在断路器失灵保护中可选配充电保护或母联失灵保护^[4],按照双母单分段考虑,最大可配 3 套充电或母联失灵保护。

为实现充电保护功能,装置须接入母联断路器的跳位接点(TWJ),当检测到 TWJ 由“1”变“0”或 TWJ 为 1 时母联电流从“无”到“有”(母联电流大于 0.04 I_n)时同时某段母线有一段无压,保护装置自动短时闭锁母线差动保护 300 ms。在闭锁过程中当任意一相母联电流过流达到延时后跳对应母联开关并启动母联失灵。具体流程如图 3 所示。

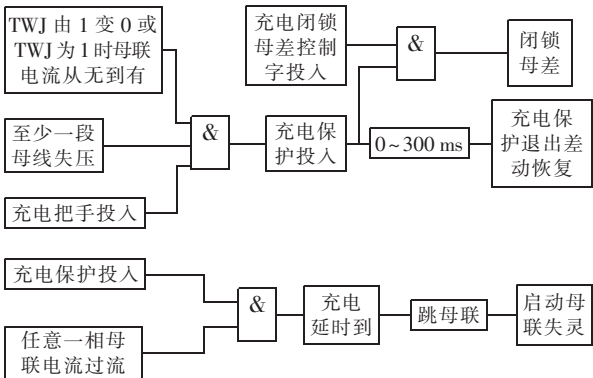


图 3 充电保护流程图

Fig.3 The flowchart of charge protection

3 结论

数字式断路器失灵保护自 2004 年底研制成功至今已陆续参加招投标,并在 2005 年上半年投运 2 套。现场反映在售价大幅降低的同时,性能指标尤其是运算速度及 AD 精度相对于用非失灵保护代替应用有较大提高,且使用简单易于操作。

综上所述,数字式断路器失灵保护的研制满足了市场对此保护的需求,低成本、高性能为其应用提供广阔天地。

参考文献:

[1] 李大友. 微型计算机接口技术[M]. 北京:清华大学出版

社,1998.

[2] 何立民. 单片机应用系统设计[M]. 北京:北京航空航天大学出版社,1992.
[3] 刘炳文. Borland C++ 实用编程技巧[M]. 北京:清华大学出版社,1995.
[4] 陈德树. 计算机继电保护原理与技术[M]. 北京:中国电力出版社,1992.

(责任编辑:李 玲)

作者简介:

毛乃虎(1975-),男,江苏宝应人,工程师,从事微机母线保护的软硬件开发(E-mail:mnh@sac-china.com);
周欢荣(1977-),男,江西抚州人,助理工程师,从事微机母线保护的硬件开发。

Digital circuit breaker failure protection based on DSP

MAO Nai-hu,ZHOU Huan-rong

(Guodian Nanjing Automation Co.,Ltd.,Nanjing 211100,China)

Abstract: Bus circuit breaker failure protection should be separated from bus protection,because it is too expensive to use the later to realize failure protection. A digital circuit breaker failure protection with DSP as its core is presented. Both hardware and software of main and slave CPU boards adopt modularized design. Practices show that it reduces cost and has higher anti-interference ability, reliability and lower error possibility.

Key words: digital circuit breaker failure protection; DSP; modularized design