

电子式互感器合并单元(MU)的研究与设计

刘 琨,周有庆,彭红海,吴桂清

(湖南大学 电气与信息工程学院,湖南 长沙 410082)

摘要:合并单元是电子式互感器与二次保护控制设备接口的重要组成部分。简要介绍了电子式互感器合并单元的基本定义及相关国际标准,同时对合并单元的主要功能和实现方法进行了研究,提出了一种基于现场可编程门阵列(FPGA)和数字信号处理(DSP)技术的合并单元实现方案。方案将合并单元分成 3 个功能模块,并对每个模块所需实现的功能进行了详细阐述和具体分析。试验结果证明该方案能够很好地解决合并单元同时处理任务多、通信信息流量大及通信速度快等一系列问题,具有较高的可靠性和较强的实时性。

关键词:电子式互感器; Rogowski 线圈; 合并单元; 现场可编程门阵列; 曼彻斯特码; 中心采样
中图分类号: TM 45 **文献标识码:** A **文章编号:** 1006-6047(2006)04-0067-05

电流/电压互感器是电力系统中进行电能计量和继电保护的重要设备,其精度及可靠性与电力系统的安全可靠运行密切相关。目前,电力系统中使用的传统互感器存在着一系列的缺点,难以满足新一代电力系统在线检测、高精度故障诊断、电力数字网的发展要求^[1]。因此,人们研制了新型的电子式电流/电压互感器(ECT/EVT),尤其是基于 Rogowski 线圈的电子式电流互感器的研制已经进入了实用化阶段,它具有无饱和、频带宽、体积小等诸多优点^[2],而电子式互感器与保护、测控设备的接口问题,成为其能否实现产业化的关键。针对这一问题,国际电工委员会制定了 IEC 60044-7/8 和 IEC 61850-9-1 等协议标准,这些标准均详细定义和描述了接口的重要组成部分——合并单元 MU(Merging Unit)。

1 合并单元的定义

在 IEC 60044-7/8 中首次给出了合并单元的定义(见图 1)。合并单元是针对数字化输出的电子

式互感器而定义的,其主要功能是同步采集多路 ECT/EVT 输出的数字信号后按照标准规定的格式发送给保护、测控设备。合并单元与二次设备的接口是串行单向多路点对点连接。在图 1 中,合并单元所采集的 12 路电流、电压信号均有明确的定义,合并单元以曼彻斯特编码格式将这些信息组帧发送给二次保护、控制设备^[3-4]。

2 合并单元的实现

根据 IEC 60044-7/8 对合并单元的定义以及其所需要实现的功能,将其细化为 3 个部分:基于现场可编程门阵列(FPGA)技术的数据还原模块;基于数字信号处理(DSP)技术的数据处理模块;基于 IEC 61850-9-1 标准的数据输出模块。

2.1 基于 FPGA 技术的数据还原模块

FPGA 是 20 世纪 80 年代中期出现的高密度可编程逻辑器件,它以编程方便、集成度高、速度快、价格低等特点受到广大电子设计人员的青睐。同以往的 PAL, GAL 比较, FPGA 的规模比较大,适合于时序、组合等逻辑电路应用场合,它可以替代几十甚至上百块通用 IC 芯片。因此, FPGA 实际上就是一个子系统部件。

用 FPGA 设计的电路完全由硬件实现,所以它的工作速度非常快,可以从容地处理高速采样下的各个采样数据。另外, FPGA 还可以方便、灵活地实现一些网络数据通信的底层协议,例如本次设计中用到的 IEC 60044-7/8, 能够达到很高的数据通信速率,而且修改协议也很方便,不需要修改硬件电路板。在本次设计中,采用的是 ALTERA 公司的 FLEX 10 K 系列芯片。

数据还原模块主要由解码校验模块、数据排序模块以及同步功能模块组成,模块框图如图 2 所示。

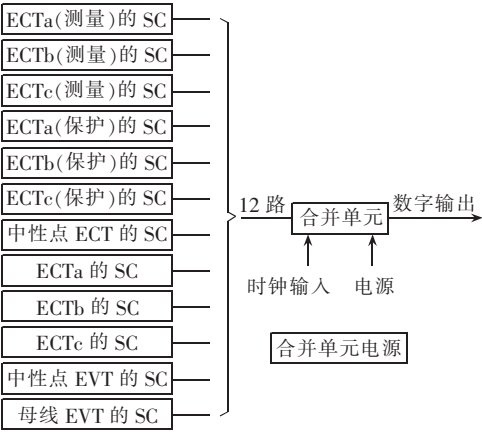


图 1 合并单元的定义

Fig.1 The definition of merging unit

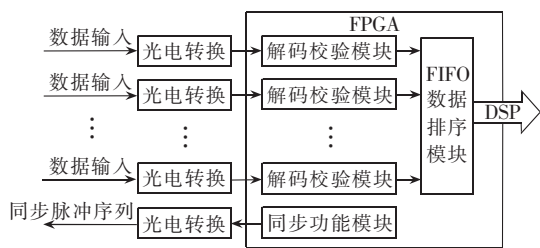


图 2 数据还原模块框图

Fig.2 Block diagram of data-recovery module

2.1.1 解码校验模块

解码校验模块主要实现曼彻斯特码解码模块和循环冗余校验 CRC(Cyclic Redundancy Check)模块的设计。

IEC 60044-8 标准规定,高压侧数据采集系统与合并单元之间的数据传输采用曼彻斯特码编码形式,两者间的通信实际上相当于同步串行通信。曼彻斯特码解码模块的主要功能是将输入的曼彻斯特码还原成原始的 NRZ 码,从而输出正确的采样数据。对输入码流的采样和解码时刻要尽量远离电平跳变的时刻,最佳的采样时刻是在码元的中心位置,即常说的“中心采样”。对于曼彻斯特数据码而言,因为每个码元的中心都有电平的跳变,按照采样时刻应该尽量远离电平跳变时刻的原则,采样点应该在码元的 1/4 和 3/4 处。除了“中心采样”外,还需要从输入的曼彻斯特码流中恢复出时钟信号,从而使本地时钟和数据码元同步。

在数据采集系统中通常需要加入差错控制码,使一个不可靠的通信链路变成可靠的链路。IEC 60044-8 标准中就是使用 CRC 进行差错控制的。CRC 校验的基本思想是利用线性编码理论,在发送端根据要传送的 k 位二进制序列,以一定的规则产生一个校验用的监督码(即 CRC 码) r 位,并附在信息后边,构成一个新的二进制码序列数共 $(k+r)$ 位,最后发送出去。在接收端,根据信息码与 CRC 码之间所遵循的规则进行校验,以确定传送中是否出错。

实现 CRC 的方法很多,设计中采用长除算法。长除算法可以表示成由一些异或门和移位器组成的除法电路,利用 FPGA 实现比较方便和快速。CRC 模块硬件原理如图 3 所示。16 位 CRC 校验码采用 IEC 60044-8 推荐的多项式生成码^[3]: $X^{16}+X^{13}+X^{12}+X^{11}+X^{10}+X^8+X^6+X^5+X^2+1$

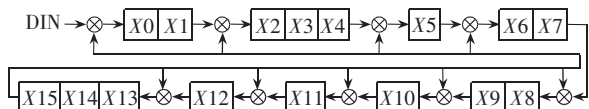


图 3 16 位 CRC 模块原理图

Fig.3 Block diagram of 16-bit CRC module

图 3 中, DIN 表示串行输入的有待 CRC 的数据,在数据全部输入时,如果移位寄存器中的内容全部为 0,则认为传输无错码,否则判为有错码。FPGA 可以实现合并单元同时对 12 路数据进行 CRC,当某

路数据 CRC 不正确时,合并单元仍应保留此路数据并告知二次设备此数据无效。

2.1.2 数据排序模块

利用 FPGA 能够实现合并单元同时对 12 路数据进行接收和校验,但是实际上由于各路通道数据相互独立,其数据信息到达合并单元的时间各不相同,且前后关系也不固定,所以在将 12 路数据传输给数据处理模块前,可利用 FPGA 中的先进先出(FIFO)队列对此 12 路数据进行正确排序,即在第 $k-1$ 路数据($2 \leq k < 12$)写入 FIFO 后,才写入第 k 路数据,这样从 FIFO 输出的数据将是按照第 1,2, ..., 12 路正确排序。

当合并单元与 ECT/EVT 之间的光纤传输出现故障或是由于其他原因导致某路数据无法正常传输给合并单元时,可通过设置最长等待时间 t 解决这种特殊的问题:当合并单元等待时间大于 t 时,如果没有收到有效的数据信息,则认为此路数据通信出现故障,在 FIFO 中对应此路数据应该立即输入数值 0,并通过状态信息位告知二次设备此路通道发生故障,准备下一路数据进入 FIFO 模块^[5]。

2.1.3 同步功能模块

在实际应用中,大多数二次保护、测量设备中的算法都要求各路信号采样值是同一时刻的^[6]。

当一个二次保护设备需要多个合并单元提供的电流、电压时,必须解决不同合并单元之间的同步问题;与合并单元进行接口的多路 ECT/EVT 中所带的 A/D 转换器可以是单路模拟量输入通道,也可以是多路模拟量输入通道时,必须解决不同电子式互感器 A/D 转换器之间的同步问题。

在大多数情况下,变电站的合并单元都需要同步,可以使用一个站级同步源给所有的合并单元发送同步信号以实现采样同步^[7]。

IEC 60044-8 标准中提到的实现不同 A/D 转换器之间的采样同步有 2 种可行的方法:

a. 采用线性插值法对各路 A/D 转换器之间的采样值进行同步处理;

b. MU 向各路 A/D 转换器发送同步采样命令。

本设计采用第 2 种方法实现 MU 的时间同步。为了保证同步采样的可靠性,设计中采用一个脉冲序列作为同步采样命令,而不是一个单独的脉冲。各数据采集器在正确收到该脉冲序列后才向各路 A/D 转换器发出采样命令,避免了可能出现的干扰脉冲对同步采样的影响^[4]。该方法较线性插值算法而言,需要为每块高压侧数据采集器增加 1 条传输同步采样脉冲序列的光纤通道,增加了一些硬件,但是能使同步采样误差较小,可靠、精确。

2.2 基于 DSP 技术的数据处理模块

合并单元接收的数据流经基于 FPGA 的数据还原模块完成高速数据的接收还原后,将送入 DSP 中完成一系列复杂协议的处理。其结构框图见图 4。

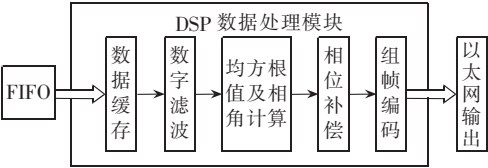


图 4 数据处理模块原理框图

Fig.4 Block diagram of data-processing module

数据处理模块利用 DSP 处理器对接收的数据信号进行相关的数字滤波设计,在合并单元中加入数字滤波器是为了消除 A/D 转换器带来的噪声以及干扰的高频分量。然后,对数据进行均方根值、相角的有关计算。由于输出的数字量和真实的电流值之间存在相位和幅值误差,有效频段内的幅值误差在设计滤波器和确定变比系数等参数时能够考虑到,所以相位误差相对幅值误差而言影响较大,因此必须对信号进行相位补偿^[8]。

限于篇幅,这里主要介绍均方根值及相位的计算方法。设被测三相电流信号为

$$\begin{aligned} i_a(t) &= A_a \cos(\omega t + \theta_a) \\ i_b(t) &= A_b \cos(\omega t + \theta_b) \\ i_c(t) &= A_c \cos(\omega t + \theta_c) \end{aligned}$$

以 A、B 相为例,已知 $\omega = 2\pi f$, f 为被测信号频率。设 N 为正整数($N \geq 3$), $\omega_s = 2\pi f_s = 2\pi / T_s$, 若以 $f_s = Nf$ 对上述电流信号进行采样,则有

$$\begin{aligned} i_a(n) &= A_a \cos(2\pi f T_s n + \theta_a) \\ i_b(n) &= A_b \cos(2\pi f T_s n + \theta_b) \end{aligned}$$

则被测电流信号的均方根值为

$$K = \sqrt{\sum_{n=0}^{N-1} i(n)^2 / N} \tag{1}$$

设两相之间的相位差为 $\varphi = \theta_1 - \theta_2$, 取样本点数为 $N_1 = MN$ 。由于 N 为被测信号 1 周期内所包含的样本点数,故 M 为样本中所包含被测信号的周期数。如果被测信号频率是已知且是准确的,或者是能够精确测量出来的,则对信号的整周期采样是能够做到的。由此,可得出两被测信号相位差的计算公式为

$$\varphi = 2k\pi \pm \arccos\left(\frac{2}{N_1 A_1 A_2} \sum_{n=0}^{N_1-1} i_1(t) i_2(t)\right) \tag{2}$$

本次设计选用了美国 TI 公司的 TMS320LF 2407 芯片,它采用高性能静态 CMOS 技术,使得供电电压降到 3.3 V,减小了控制器的功耗,处理性能更好(30 MIPS)。

2.3 基于 IEC 61850-9-1 标准的数据输出模块

实现电子式互感器的数字输出有 2 种技术方法:第 1 是 IEC 61850-9-1 中描述的以太网^[9],使用同步脉冲得到时间连续的一次电流和电压及抽样信号;第 2 是 IEC 60044-8 中描述的通信技术,用同步脉冲法或插值法得到输出信号。由于以太网具有良好的开放性、稳定性、易维护性、便于实现互联和互操作等特点,因此,对于合并单元与二次设备之间的数据输出模块,采用了基于 IEC 61850-9-1 的以太网通信技术。

2.3.1 IEC 61850 标准简介

IEC 61850 是关于变电站自动化系统的第一个完整的通信标准体系,与传统的通信标准体系相比,在技术上有如下特点^[10]:

- a. 使用面向对象建模技术;
- b. 使用 MMS 技术;
- c. 使用分层、分布体系;
- d. 使用抽象通信服务口(ACSI)、特殊通信服务映射(SCSM)技术;
- e. 具有互操作性;
- f. 具有面向未来的、开放的体系结构。

IEC 61850 标准系列覆盖了变电站的所有接口通信。它将变电站通信体系分为 3 层:变电站层、间隔层、过程层^[11]。IEC 61850-9-1 阐述了间隔层和过程层的通信及合并单元与二次设备之间的串行单向多点通信,且定义了相应的通信栈和数据层数据单元结构^[9,12]。

a. 物理层。合并单元与二次设备之间的连接选用光纤传输系统 IEEE 802.3 100 base-FX 或 10 base-FL,假若连接选用铜线传输系统 IEEE 802.3 10 base-T,仅用于试验。

b. 链路层。基于 ISO/IEC 802.3 协议,以太网络的物理传输帧由 11 个单元组成。PR:前导码,用于收发双方的同步时钟,是 56 位的二进制数 1010101010…。SD:帧首界定符,是 8 位的 10101011,与前导码不同的是最后 2 位是 11 而不是 10,表示跟随的是真正的数据。DA:目的地址,标准建议默认值为广播地址,即 16 进制的 FFFFFFFF,48 位。SA:源地址,可自己定义,但在局域网内应为唯一的标志,48 位。TPID:协议检验标志,16 位。TCI:控制信息标志,16 位。TYPE:帧的数据类型,16 位。PDU:协议数据单元,64 位。APDU:应用协议数据单元,584 位,它由应用协议控制信息(32 位)和应用服务数据单元(ASDU)组成,应用服务数据单元分为通用数据段(46 字节)和状态标志数据段(23 字节)。SI:状态标志数据段。PCS:32 位数据校验位。

c. 传输层。发送方的通信系统,在缓冲区刷新后,立即通过链路层发送采样缓冲区内的数据。缓冲区的刷新频率取决于采样频率和每个 APDU 连接的 ASDU 个数。

d. 应用层。IEC 61850-9-1 中描述的信息交换是通过 ASDU 实现的,它是基于严格规定的标准化报文传输应用,其类型标识和特定的应用条目联系在一起,应用服务数据单元的通用数据帧与 IEC 60044-8 定义的通用帧内容是一致的。

2.3.2 数据输出模块的实现

数据输出模块中的主要器件是美国 TI 公司的 TMS320LF 2407 芯片和台湾 Realtek 公司的以太网控制器 RTL8019AS^[13]。RTL8019AS 支持 Ethernet II 与 IEEE 802.3 标准,支持 8/16 数据总线,8 个中断申请线以及 16 个 I/O 基地址选择。

RTL8019AS 与主机有 3 种接口模式:跳线模式、即插即用(PnP)模式和 RT 模式。为了简化 DSP 网络接口的软、硬件设计,选用了跳线接口模式。图 5 是数据输出模块的结构原理框图。

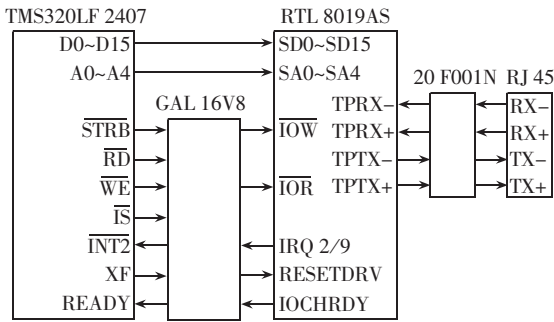


图 5 数据输出模块结构原理框图

Fig.5 The structure of data-output module

由于在链路层,电子式互感器的数据传输的服务类别是 S1 方式;SEND/NO REPLY,即互感器连续周期性地传输数据,而不需要考虑是否收到二次设备的应答。因此,DSP 对 RTL8019AS 的编程主要包括初始化和发送控制。

RTL8019AS 的振荡电路稳定后,保持 RSTDRV 引脚高电平至少 20 个周期,然后保持低电平,RTL8019AS 便能可靠复位。复位初始化后,还要对 RTL8019AS 内部的部分寄存器进一步初始化,然后才能发送数据或接收数据。

下面的程序将完成 RTL8019AS 的初始化:

SPLK #0021H,60H ; 选择页 0 寄存器,NIC 处于离线状态

OUT 60H,CR

SPLK #00C9H,60H ; 选择 16 位输出方式

OUT 60H,DCR

SPLK #0000H,60H ; 远程 DMA 字节寄存器清零

OUT 60H,RBCR0

OUT 60H,RBCR1

SPLK #00CCH,60H ; 初始化接收状态配置寄存器

OUT 60H,RCR

SPLK #00E0H,60H ; 初始化发送状态配置寄存器

OUT 60H,TCR

SPLK #004CH,60H ; 设置接收缓冲环起始页面地址寄存器

OUT 60H,PSTART

SPLK #0080H,60H ; 设置接收缓冲环终止页面地址寄存器

OUT 60H,PSTOP

SPLK #004CH,60H ; 设置边界指针寄存器

OUT 60H,BNRY

SPLK #00FFH,60H ; 清网卡中断状态

OUT 60H,ISR

SPLK #00FFH,60H ; 设置中断屏蔽寄存器

OUT 60H,IMR

SPLK #0061H,60H ; 选择页 1 寄存器

OUT 60H,CR

设置网卡地址 PAR0~PAR5

设置多点地址寄存器 MAR0~MAR7

SPLK #004CH,60H ; 初始化当前页面寄存器

OUT 60H,CURR

SPLK #00E1H,60H ; 选择页 3 寄存器

OUT 60H,CR

SPLK #0080H,60H ; 开中断

OUT 60H,CONFIG1

SPLK #0021H,60H ; 选择页 0 寄存器

OUT 60H,CR

SPLK #0022H,60H ; 启动网卡

OUT 60H,CR

RTL8019AS 内置的 16k SRAM 可作为接收缓冲区和发送缓冲区。缓冲区地址为 0x4000~0x8000,分为 64 页,每页 256 Byte,页地址范围为 0x40~0x80。接收和发送的数据包是按照页进行存取的。在 16 位模式下,发送存储空间可从 0x4000~0x4B00。在进行发送数据之前必须设置页 0 中的 2 个寄存器:RBCR 和 RSAR。这 2 个寄存器是 16 位的。RBCR 寄存器的值指明传送数据长度,RSAR 寄存器的值指明数据在 RTL8019AS 的数据 RAM 中的起始位置。当 DSP 要向网络发送数据时,先将一帧数据通过远程 DMA 通道送到 RTL8019AS 的发送缓冲区,然后发出传送命令。RTL8019AS 完成了上一帧的发送后,再完成此帧的发送。

图 6 是发送控制的流程图。

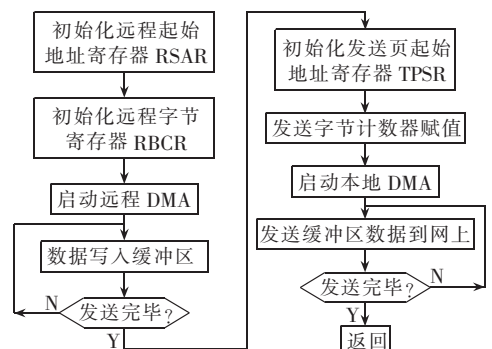


图 6 发送程序流程图

Fig.6 The flowchart of transmission program

3 结语

本文所提出的一种基于 FPGA 和 DSP 技术的合并单元实现方案,利用 FPGA 中 I/O 端口多,端口功能可编程、自定义,硬件执行速度快和 DSP 具有高速信息处理功能的特点,配以 VHDL 和汇编编写的系统内部执行软件,能够实时、快速地处理合并单元中的各路数据信息,为二次保护、测控设备的准确工作提供了可靠的保证。

参考文献:

- [1] 申焯,罗承沐. 电子式电流互感器的新进展[J]. 电力系统自动化,2001,25(22):59-63.
SHEN Zhu,LUO Cheng-mu. Development of electronic current transformer[J]. **Automation of Electric Power Systems**,2001,25(22):59-63.
- [2] 乔卉,刘会金,王群峰,等. 基于 Rogowski 线圈传感的光电电流互感器的研究[J]. 继电器,2002,30(7):40-43.
QIAO Hui,LIU Hui-jin,WANG Qun-feng,et al. The research of optical current transducer based on the Rogowski coils[J]. **Relay**,2002,30(7):40-43.
- [3] International Electrotechnical Commission. IEC60044-7 instrument transformers-part 7:electronic voltage transducers[S]. Geneva:[s.n.],1999.
- [4] International Electrotechnical Commission. IEC60044-8 instrument transformers-part 8:electrical current transducers[S]. Geneva:[s.n.],2002.
- [5] 殷志良,刘万顺,秦应力,等. 一种基于 FPGA 技术的电子式互感器接口实现新方法[J]. 电力系统自动化,2004,28(14):93-96,99.
YIN Zhi-liang,LIU Wan-shun,QIN Ying-li,et al. A new FPGA-based method for realizing the interface to electronic transducer[J]. **Automation of Electric Power Systems**,2004,28(14):93-96,99.
- [6] 李建,谢小荣,韩英铎. 同步相量测量的若干关键问题[J]. 电力系统自动化,2005,29(1):45-48,76.
LI Jian,XIE Xiao-rong,HAN Ying-duo. Some key issues of synchrophasor measurement[J]. **Automation of Electric Power Systems**,2005,29(1):45-48,76.
- [7] 殷志良,刘万顺,杨奇逊,等. 一种遵循 IEC 61850 标准的合并单元同步的实现新方法[J]. 电力系统自动化,2004,28(11):57-61.
YIN Zhi-liang,LIU Wan-shun,YANG Qi-xun,et al. New method for implementing the synchronization of merging unit according to the IEC 61850 standard[J]. **Automation of Electric Power Systems**,2004,28(11):57-61.
- [8] 钱政,申焯,罗承沐. 电子式光电组合电流/电压互感器中的相位补偿技术[J]. 电力系统自动化,2002,26(24):40-43.
QIAN Zheng,SHEN Zhu,LUO Cheng-mu. Application re-
- search of phase compensation in electronic photoelectric integrated current/voltage transformer[J]. **Automation of Electric Power Systems**,2002,26(24):40-43.
- [9] International Electrotechnical Commission. IEC61850-9-1 communication networks and systems in substations-part 9-1:Specific Communication Service Mapping(SCSM)—sampled analogue values over serial unidirectional multidrop point to point link[S]. Geneva:[s.n.],2003.
- [10] 任雁铭,秦立军,杨奇逊. IEC61850 通信协议体系介绍和分析[J]. 电力系统自动化,2000,24(8):62-64.
REN Yan-ming,QIN Li-jun,YANG Qi-xun. Study on IEC 61850 communication protocol architecture[J]. **Automation of Electric Power Systems**,2000,24(8):62-64.
- [11] 窦晓波,吴在军,胡敏强. 借鉴 IEC 61850 功能分层的保护装置的设计[J]. 电力系统自动化,2004,28(23):65-70.
DOU Xiao-bo,WU Zai-jun,HU Min-qiang. Design of protection by referring to function leveling in IEC 61850[J]. **Automation of Electric Power Systems**,2004,28(23):65-70.
- [12] 李红斌,余春雨,叶国雄,等. 电子式互感器数字输出的研究[J]. 高电压技术,2004,30(2):10-11,19.
LI Hong-bin,YU Chun-yu,YE Guo-xiong,et al. Study on the digital output of electronic instrument transducers[J]. **High Voltage Engineering**,2004,30(2):10-11,19.
- [13] 刘青,王增平,徐岩,等. 电子式互感器与继电保护接口的实现[J]. 高电压技术,2005,31(4):4-5,68.
LIU Qing,WANG Zeng-ping,XU Yan,et al. Interface of digital relay protection and electrical transducers[J]. **High Voltage Engineering**,2005,31(4):4-5,68.

(责任编辑:柏英武)

作者简介:

刘琨(1982-),男,湖南岳阳人,硕士研究生,研究方向为电力系统微机保护及变电站自动化(E-mail:liukun_3344@126.com);

周有庆(1944-),男,河北故城人,教授,博士研究生导师,从事电力系统微机保护及变电站自动化方面的研究;

彭红海(1972-),男,湖南怀化人,讲师,博士研究生,从事电力系统微机保护及变电站自动化方面的研究;

吴桂清(1967-),男,湖南常德人,副教授,博士研究生,从事电力系统微机保护及变电站自动化方面的研究。

Research and design electronic transducer merging unit

LIU Kun,ZHOU You-qing,PENG Hong-hai,WU Gui-qing

(Hunan University,Changsha 410082,China)

Abstract: MU(Merging Unit) is the important component of the interface between electronic transducer and protective device. The definition of MU and its international standards are introduced,and the main functions of MU and its implementation are researched. A scheme using FPGA and DSP is proposed. It divides MU into three different functional modules,which are analyzed in detail. The test results prove that MU can deal with several tasks in parallel with large information flow and high communication speed. It proves the reliability and real-time performance of MU.

Key words: electronic transducer; Rogowski coil; merging unit; field programmable gate array; Manchester code; center sampling