

微机继电保护测试仪中高性能数字信号发生器的研究与实现

黄晓明¹, 邹托武², 赵 炳², 何 宇², 唐 兵², 周建中²

(1. 湖北教育学院 物理与电子信息系, 湖北 武汉 430064;

2. 华中科技大学 水电与数字化工程学院, 湖北 武汉 430074)

摘要: 介绍了基于高性能数字信号处理器(DSP)芯片 TMS320F 2812 实现直接数字频率合成器的设计思想、工作原理和软硬件体系结构。提出一种优化的直接数字频率合成(DDFS)实现方法,改进的方法之一是将离散正弦表初始化到内部高速 RAM 中运行;之二是将浮点数据用 Q 格式的定点数代替,将浮点数的乘除运算转化为定点的乘法和移位计算。试验和实际证明该方法可进一步提高数字信号发生器的实时性与稳定性。

关键词: 数字信号发生器; 直接数字频率合成; 数字信号处理器; 微机继电保护测试仪

中图分类号: TM 774

文献标识码: B

文章编号: 1006-6047(2006)06-0079-03

随着现代电力系统规模的不断扩大,对电力系统运行安全可靠性的提出了更高的要求。文献[1]对电网调度自动化技术发展趋势作了详细的阐述;文献[2-4]对电力系统安全防御措施作出详细的阐述;文献[5-7]对电力信息系统安全体系的设计思想和方法作了综述。电力保护系统作为保障电力系统安全可靠运行的基础,对电力系统安全、可靠和经济运行有非常重要的作用。继电保护测试仪根据国际、国家标准对电力保护系统进行仿真、测试,文献[8-9]对继电保护测试系统的设计和运行可靠性指标作了探讨。由于传统测试方式无法满足当前对复杂电力保护系统测试需求,基于数字信号处理器(DSP)嵌入式微机继电保护测试仪智能化、开放性、可扩展性的特点使得它已成为当前高性能继电保护测试系统的发展方向。

1 微机继电保护测试仪的体系结构

微机继电保护测试仪采用基于 PCI 总线的嵌入式结构。主机(工控机 PCM-9577)与嵌入式信号发生器由 PCI 总线连接,PLX 公司的 PCI 9054 作为 PCI 桥,E²PROM 作为 PCI 9054 配置芯片。嵌入式系统主控 CPU 为德州仪器(TI)的高性能 DSP 芯片 TMS 320 F 2812。PCI 桥与 DSP 间通过双端口 RAM (CY7C025AV 8K×16 bit)实现通信。Altera 公司的复杂可编程逻辑器件(CPLD)EPM 7128 AE 作为逻辑粘合功能。系统硬件体系结构框图如图 1 所示。

DSP 采用程序空间和数据空间非重叠的哈佛多总线、流水线结构和多处理单元等特点使运行速度得到很大提高,在复杂运算和高速数据处理上 DSP 芯片有传统单片机不可比拟的优势。TMS 320F 28 x 系列是 TI 公司在控制应用领域推出的高端 32 位

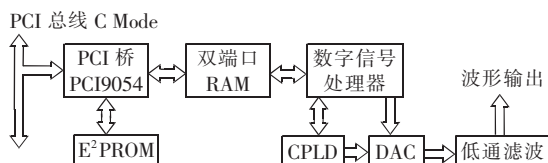


图 1 数字信号发生器系统硬件结构框图

Fig.1 The HW structure block diagram of digital signal generator

定点 DSP 芯片,最高频率时钟为 150 MHz,指令周期为 6.67 ns,具有硬件乘法器,内部有 128 K Flash,18K SARAM,丰富的片上资源,另外具有增强的寻址方式和特殊指令以加快 DSP 处理能力。DSP 将实时处理能力和控制器的外设功能集于一体,为先进的控制系统提供一个理想的解决方案。如何利用 DSP 的优越性能开发嵌入式微机继电保护测试仪是急需研究和实现的课题。

结合先进的直接数字频率合成 DDFS(Direct Digital Frequency Synthesis)算法,由 DSP 产生所需波形的数字信号,再经过 16 bit 高精度数/模转换器转换成模拟信号,最后通过低通滤波器滤波后得到精度高、失真小的多路电压、电流信号。输出信号的相位精度为 ± 0.01 ,对于 50 Hz 的基波由 400 点高密度拟合,而对 1000 Hz 的基波也能够达到每周期 20 点的拟合密度。

2 DDS 工作原理及其实现方案

DDFS 一般简称 DDS,从相位概念出发直接合成所需波形,是一种先进的频率合成技术。1971 年,美国学者 J. Tierney 等人撰写的“A Digital Frequency Synthesizer”一文首次提出了这一全数字实现技术。限于当时的技术和器件水平,它的性能指标尚不能与已有的技术相比,故未受到重视。随着微电子技术的迅速发展,DDS 技术得到飞速发展,它以有别

于其他频率合成方法的优越性能和特点成为现代频率合成技术中的佼佼者。

2.1 DDS 基本原理

DDS 原理依据奈奎斯特采样定理,以采样时钟 f_s 对固化在 ROM 或 Flash 中的 N 点正弦离散表采样。该正弦表对应单位正弦波形在 $[0 \sim 2\pi]$ 的离散值,每个存储单元的地址即是相应相位的寻址偏移量。对于一般正弦信号 $\sin(\omega t + \phi)$, $\omega = 2\pi f$, 在任意时刻 t_0 的相位为 $(\omega t_0 + \phi)$, 对应的离散正弦表的寻址偏移量 Offset 取值为

$$\text{Offset} = \left[\frac{\omega t_0 + \phi}{2\pi/N} \right] \% \times N \quad (1)$$

DDS 系统主要由标准采样时钟源、相位累加器、离散正弦表、数/模转换器、低通滤波器构成。在采样时钟控制下,相位累加器由期望频率 f 和初始相位 ϕ 得到寻址偏移量,查找离散正弦表便取得波形在某时刻的数值,经过数/模变换器得到相应的阶梯波,最后由低通滤波器对阶梯波进行平滑,即得到连续变化的期望波形 $\sin(2\pi f t + \phi)$ 。

DDS 系统的基本原理框图如图 2 所示。

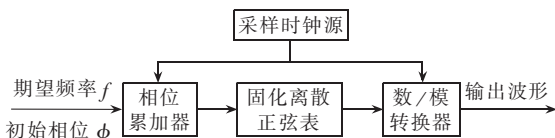


图 2 DDS 系统基本原理框图

Fig.2 The basic principle diagram of DDS system

2.2 DDS 实现方案

DDS 实现方案主要有 2 种技术。

a. 专用 DDS 芯片硬件实现。各大芯片制造厂商都相继推出采用先进 CMOS 工艺生产的高性能和多功能的 DDS 芯片,速度快、精度高,但在嵌入式开发中增加电路设计难度,且灵活性不够、价格高。

b. 基于软件算法实现。在特定场合,专用的 DDS 芯片在控制方式、配置频率等方面与系统的要求差距很大。若用 DSP、CPLD 或 FPGA 器件设计符合自己需要的 DDS 电路,即可完成 DDS 功能,而且会降低成本,另外软件算法可配置性好、性价比高。

基于成本和灵活性的考虑,采用由 DSP 完成 DDS 算法的方案。

3 改进的 DDS 及其 DSP 实现

3.1 对 DDS 实现方法的改进

DDS 算法完成波形重构是通过在采样时钟下对固化在 ROM 或 Flash 中的 N 点正弦离散表进行采样而得到。而读取 ROM 或 Flash 存储器中的数据需要一定的等待周期,以 TMS 320F 2812 为例,读取内部 Flash 数据需要 3~7 个时钟周期,读取外部 ROM 则需要更长的时间;这就对程序的实时性有较大影响,从而会影响波形的品质。

改进的方法是将离散正弦表初始化到内部高速 RAM 中运行,由于 DSP 读取内部 RAM 是零周期等

待,并支持 Read-Write Back 功能,即在单周期内完成数据的读入和写回,相对于 CPU 访问 ROM 或 Flash 所耗的指令周期要少很多。通过试验证明该方法可提高输出波形质量和系统实时性。

另外,DDS 算法在计算离散正弦表偏移量(式(1))以及对波形数据进行归一化处理(式(6))中涉及多次浮点数的乘法;作为定点 DSP, TMS 320 F 2812 在进行浮点计算特别是乘除计算所耗的指令周期和内存资源相对定点计算较多,例如 2 个浮点数的乘法需要由 70 多个指令完成,每个浮点数需要 4 Byte 的存储空间。

改进的方法是将浮点数用 Q 格式的定点数代替,将浮点数的乘除运算转化为定点的乘法和移位计算,以达到优化 DSP 算法的效果。Q 格式的数据是利用定点数据来表示浮点数的一种有效的方法,16 bit 有符号数的最高位是符号位,按照所表示浮点数值范围分为 $Q_0 \sim Q_{15}$ 16 种格式,如 Q_0 格式的数据表示浮点数的范围是 $-32768 \sim 32767$, Q_{15} 格式的数据表示浮点数的范围是 $-1 \sim 0.9999695$ 。在实际应用中,由数据精度要求以及值域选择合适的 Q 格式数据,并合理安排算法以完成浮点数的运算。例如,正弦表的值域为 $[-1, 1]$,用 Q_{15} 格式初始化离散正弦表,在计算输出波形幅值运算中由定点的乘法完成,将浮点数乘法需要的 73 个指令周期减少到单指令周期。该方法在实际应用中较大提高了信号发生器输出波形质量和系统实时性。

3.2 DDS 算法模型实现^[10]

下面以具体例子说明 DDS 算法的 DSP 实现方法。TMS 320F 2812 内部有 3 个 32 bit 定时/计数器。在 DSP 内部精确定时器作用下,每 $50 \mu s$ 完成相位累加、查找离散正弦表并将多通道的波形数值发送到相应 DAC。对于频率为 f 、幅值为 A 、初相位为 Φ 的波形,在任意时刻 $(50 \times 10^{-6} \times n) s$ 对应的值为

$$y(n) = A \sin[2\pi f (50n \times 10^{-6}) + \Phi] \quad (2)$$

式中 $y(n)$ 为当前的电气值(32 bit 浮点数); A 为当前通道的幅值; f 为期望频率; n 为时间间隔点计数器; Φ 为初相位。

根据设计指标不同,离散正弦表表长 N 不同。如在系统设计指标中,要求基波相位精度为 0.01,则对于一个周期信号需要用 36000 个点描述才可达精度要求,即 $N = 36000$ 。

对频率 f , 相位为 Φ 的信号在标准正弦波数据(以 36000 点为例)数组寻址偏移量为

$$\text{Offset} = \frac{[2\pi f (50n \times 10^{-6}) + \Phi] \% \times 2\pi}{0.01 \times 2\pi / 360} \quad (3)$$

整理得到:

$$\text{Offset} = (\text{int})(1.8nf + 100\alpha) \% \times 36000 \quad (4)$$

其中 α 是初始相位 Φ 的度数表示。则通过查询正弦函数得到该时刻函数值为

$$y(n) = A \sin \text{TBL}[\text{Offset}] \quad (5)$$

其中 $\sin TBL[]$ 是存储 36 000 点标准正弦波的数组。

将所得 $(50 \times 10^{-6} \times n)$ s 时刻波形经过相应 DA 转换,再由低通滤波器滤波输出便得到相应波形。

如转换成数 16 位双极性模转换器要求的输出格式:

$$DA = \text{unsigned int} \left[\frac{2^{15}}{U_N} \cdot y(n) \right] + 2^{15} \tag{6}$$

式中 U_N 为设计指标中波形输出幅值最大有效值。

4 结语

本文针对在微机继电保护测试仪研发过程中数字信号发生器波形产生的先进算法与技术实现方法作了介绍,尤其对基于 DDS 原理的波形产生算法在 DSP 中的应用进行了详细的阐述;并根据实时性和性能要求,研究提出了一种可行的实现 DDS 优化的技术方法。该型仪器已完成设计并通过测试、试验,交付生产使用。整机性能在波形发生、动作响应、稳定性等各方面取得良好效果。

参考文献:

[1] 辛耀中. 新世纪电网调度自动化技术发展趋势[J]. 电网技术, 2001,25(12):1-10.
XIN Yao-zhong. Development trend of power system dispatching automation in 21st century[J]. Power System Technology, 2001,25(12):1-10.

[2] 韩祯祥,曹一家. 电力系统的安全性及防治措施[J]. 电网技术, 2004,28(9):1-6.
HAN Zhen-xiang, CAO Yi-jia. Power system security and prevention[J]. Power System Technology, 2004,28(9):1-6.

[3] 杨卫东,徐政,韩祯祥. 电力系统灾变防治研究中的一些问题[J]. 电力系统自动化,2000,24(6):7-12.
YANG Wei-dong, XU Zheng, HAN Zhen-xiang. Some problems in the research of power system collapse prevention[J]. Automation of Electric Power Systems, 2000,24(6):7-12.

[4] BALU N, BERTRAM T, BOSE A, et al. On-line power system

security analysis[J]. Proc of IEEE, 1992, 80(2):262-279.

[5] 胡炎,董名垂. 电力工业信息安全的思考[J]. 电力系统自动化, 2002,26(7):1-4.
HU Yan, DONG Ming-chui. Consideration of information security for electric power industry[J]. Automation of Electric Power Systems, 2002,26(7):1-4.

[6] 胡炎. 电力信息系统安全体系设计方法综述[J]. 电网技术, 2005,29(1):35-39.
HU Yan. A survey to design method of security architecture for power information system[J]. Power System Technology, 2005, 29(1):35-39.

[7] HAUER J, TRUDNOWSKI D, ROGERS G, et al. Keeping an eye on power system dynamics[J]. IEEE Computer Applications in Power, 1997, 13(4):50-54.

[8] 曾克娥. 电力系统继电保护装置运行可靠性指标探讨[J]. 电网技术, 2004,28(14):83-85.
ZENG Ke-e. Research on operation situation and reliability indices of protective relays in power system[J]. Power System Technology, 2004,28(14):83-85.

[9] 韩晓萍,李佰国,王肃,等. 继电保护及故障信息系统的设计与实现[J]. 电网技术, 2004,28(18):16-19.
HAN Xiao-ping, LI Bai-guo, WANG Su, et al. Design and realization of relay protection and fault information system[J]. Power System Technology, 2004,28(18):16-19.

[10] 邹托武,周建中,赵炳,等. 基于 DSP 的直接数字频率合成器的研究与实现[J]. 电测与仪表, 2005,42(10):24-26.
ZOU Tuo-wu, ZHOU Jian-zhong, ZHAO Bing, et al. Research & implement of direct digital frequency synthesizer based on DSP[J]. Electrical Measurement & Instrumentation, 2005, 42(10):24-26.

(责任编辑:李玲)

作者简介:

黄晓明(1955-),男,湖北武汉人,讲师,主要研究方向为应用电子技术;
邹托武(1981-),男,湖北崇阳人,硕士研究生,主要研究方向为系统分析与集成;
周建中(1959-),男,湖北武汉人,教授,博士研究生导师,主要研究方向为工业控制及自动化系统,模糊控制与人工智能理论(E-mail:prof.zhou.hust@263.net)。

Research and realization of high performance digital signal generator in microcomputer protection tester

HUANG Xiao-ming¹, ZOU Tuo-wu², ZHAO Bing²,
HE Yu², TANG Bing², ZHOU Jian-zhong²

(1. Hubei Institute of Education, Wuhan 430064, China;

2. Huazhong University of Science & Technology, Wuhan 430074, China)

Abstract: The design concept, the operational principle, the software and hardware structure of the DDFS(Direct Digital Frequency Synthesizer) based on the high performance DSP(Digital Signal Processor) TMS 320F 2812 are introduced, with an optimized approach to it. One of improvements is to download the discrete sine table in the internal RAM(Random Access Memory) during initialization for real time operation; the other is to apply fixed point numbers in Q15 format instead of floating point numbers for changing multiply and division operations of floating point numbers into multiply and shift operations of fixed point numbers. Experiments prove that the real time performance and stability of digital signal generator are enhanced.

Key words: digital signal generator; direct digital frequency synthesis; digital signal processor; microcomputer protection tester