

数字式纵联电流差动保护算法同步策略探讨

罗晓宇¹, 王秀梅²

(1. 广东水利电力职业技术学院 电力工程系, 广东 广州 510635;

2. 北京国电华北电力工程有限公司, 北京 100011)

摘要: 数字式纵联电流差动保护的先决条件之一就是保证两侧的同步。在分析数字式纵联电流差动保护内部各环节出现的各种同步问题的基础上, 比较研究了各种同步技术策略对保护算法实现的影响, 从中可以看出各技术环节的同步策略既相互独立, 又相互紧密联系。同时, 在线路两侧的电流相量同步技术问题上, 侧重同步两侧采样时钟的绝对同步策略和侧重针对通信时延影响的相对同步策略两者之间各有利弊, 而且在某些情况下还可相互配合, 相互补充使用。

关键词: 数字式保护; 差动保护; 时钟同步; 通道同步

中图分类号: TM 773

文献标识码: A

文章编号: 1006-6047(2006)07-0090-05

1 纵联电流差动保护简单回顾

纵联电流差动保护的原理其实非常简单, 如图 1 所示^[1], 它只是电路的基尔霍夫第一定律的简单扩展, 即将一段线路看成是一个扩大的节点, 则在线路正常运行或外部穿越故障的情况下, 即无故障发生在线路内部的情况下, 流入线路的电流矢量和应该为零。而当线路内部有故障的情况下, 电流矢量和即差动电流应该明显不为零, 因此在理想条件下, 电流差动保护对内、外部故障有 100% 的选择性, 而且保护算法极其简单, 只是电流相量的简单相加, 无需引入电压等其他相量, 所以不受系统振荡、串联电容补偿、电压互感器(TV)断线等问题的影响。

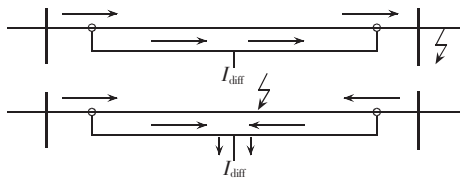


图 1 纵联电流差动保护原理图

Fig.1 Principle of longitudinal current differential protection

在早期模拟技术的支持下, 其主要实现形式为导引线电流差动保护, 因受到导引线模拟通道在信号传送、高压绝缘、抗干扰、电流互感器(TA)变比和负载匹配等诸多方面的限制, 仅在某些极短线路的保护中得到很有限的应用。但随着 20 世纪 90 年代全数字化继电保护技术的大规模推广及数字通信技术的进步, 特别是光纤通信技术的普及, 变电站之间建立直接数字通信通道成为可能, 这 2 项技术的融合促使纵联电流差动保护这一简单而古老的保护算法获得了新的应用, 成为高压和超高压线路的首选主保护之一。其优势主要表现在 2 个方面^[2]。

a. 数字化保护的数字采样技术直接在地将电流流量数字化为继电器内部数据表达的电流相量, 从而解除在 TA 变比、负载匹配等方面的制约条件, 由此对 TA 而言, 双端或多端的纵联电流差动保护与单端的过电流保护几乎一样, 没有本质的区别。

b. 数字通信通道, 特别是光纤通信通道, 不但解决了信号传送、高压绝缘、通道干扰等令人困扰的问题, 而且可以在一个通道上精确地传送每一相电流相量的精确数值到对端, 由此两端可以同时独立地进行分相的电流差动保护, 使保护的灵敏度、选择性和可靠性都可达到很高的水平。

2 数字式继电保护的基本算法流程

数字化是数字式继电保护优于传统模拟式继电保护的核心原因, 但同时也正是数字化过程中采用的数字采样技术和数值算法表达使继电保护出现了新的技术挑战, 因此熟悉和认清数字式保护内部算法各环节的主要影响因素, 是理解和掌握数字式继电保护的前提条件之一。如图 2 所示, 数字化过程大约经历 5 个环节^[3]。

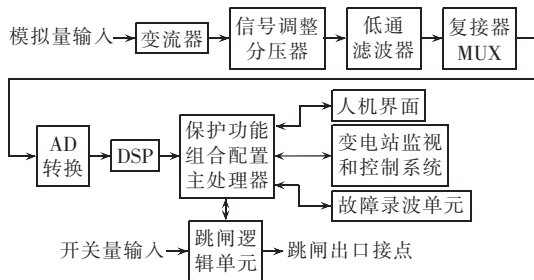


图 2 数字式继电保护数字化流程

Fig.2 Digitization process of digital relay protection

2.1 数字采样和 AD 转换

将模拟量转化为内部的数字量是所有数字式保护的第 1 步, 其中最重要的 2 个设计指标选择是采样

频率和 AD 转换精度。采样频率主要与后面介绍的数字傅里叶变换及前向的反混叠低通滤波器设计相关,而 AD 转换精度则主要用来衡量数字化所带来的量化误差,一般表达为多少比特,如目前通常采用 12 bit 或 16 bit 即已基本满足要求。同时一般而言,数字式继电保护终端大多包含多个模拟量通道,如三相电流和三相电压等,而数字采样和 AD 转换元件只有一个,因此只能顺序扫描各模拟量通道,由此使得采样转换后的数值是一系列时间序列上顺序离散值,即各通道上的采样点并不是在同一时刻。这在合成通道之间相量组合时,如线电流和线电压等,是需要特别关注的影响因素。

2.2 数字傅里叶变换

通常数字式保护不会直接利用数字采样后的瞬时值进行保护算法的计算,原因是不能有效地剔除测量传变系统所带来的直流分量和高频谐波的干扰影响,从而降低保护的灵敏度和可靠性。所以绝大多数数字式保护在采样后都要通过数字傅里叶变换(DFT)将采样后的时间序列瞬时值变换为各频域分量的相量值。根据数字采样理论,若要变换后的各频域分量完全真实再现原时间序列瞬时值,必须使得采样频率是原模拟信号所含最高次谐波分量频率的 2 倍以上,否则 $1/2$ 采样频率以上的谐波分量会叠加到数字傅里叶变换后的其他低频分量上,即产生所谓混叠效应,从而造成变换后各频域分量出现巨大误差。因此,在进行数字采样前必须将模拟量信号约束在有限的谐波分量内,即增加所谓反混叠低通滤波器,考虑到一般保护算法中可能用到的最高谐波分量为 5 次谐波,所以大部分数字式保护将滤波器截止频率设定为 300 Hz 左右,相应地采样频率则必须在 600 Hz 以上,即每周期 12 点以上。但若考虑滤波器的截止特性不可能具有理想化的垂直陡度这一因素,则 800~1 000 Hz 的采样频率,即每周期 16~20 点左右会更加合适。

2.3 保护算法实现

通过对数字傅里叶变换后计算出来的各电流、电压通道上的各频率分量的相量值进行不同的算法组合即可构成各种电流、电压保护、距离保护、差动保护等。其中,尤以反映工频基波分量的保护算法居多,而谐波分量如 3 次、5 次谐波则大多作为一些保护算法的辅助判据。有时某些保护算法还得处理一些自身独特的东西,如后面讨论的纵联电流差动保护算法除本侧的工频电流相量,还得包括对侧同一时刻的工频电流相量。

2.4 跳闸逻辑组合

与传统模拟式继电保护不同,目前数字式继电保护装置在同一终端内大多可以包含几种、甚至几十种不同的保护控制功能算法,而且各种算法功能大多可以相互独立配置计算,至于各种保护功能的输出信号如何输出到外部各种开关执行元件,则一般可以根据用户的要求,结合 I/O 通道和频通道的各种信号,进行各种跳闸逻辑的组合,体现了数字式保护的高度灵活性。

2.5 通道通信接口和串行通信接口

通道通信接口和串行通信接口是 2 个容易混淆的概念,因为最初数字式继电保护只有串行通信接口,主要用于方便采用计算机终端进行保护终端的配置、维护以及远程监控等 SCADA 功能,而且大多配置在主 CPU 模块上。而通道通信接口则是随着数字通信在变电站之间的普及,特别是光纤通信技术的引入,将与各种数字通信通道接口的功能直接集成到继电保护终端内部,以构成各种高频保护和差动保护等,它一般是由单独的通道通信模块构成,通过底板与主 CPU 以及保护算法功能块交换数据。

3 数字式纵联电流差动保护的同步概念

如上所述,数字式继电保护的一个最重要的特点就是数字化处理所带来的时间系列离散化、串行化,这是由微处理器串行顺序执行程序指令的特点决定的。以上每个环节的顺序执行都使得输出结果是时间系列的串行离散点,而保护算法中一般要求进行计算的各变量的值是发生在同一时刻的值,这与微处理器数字化处理机制存在一定的矛盾,因此必须研究各种策略在时间系列上串行的离散值上找到发生在同一时刻的相量值,这即是数字式保护中非常重要的同步概念。这一点在本文讨论的纵联电流差动保护尤为重要,而且更具技术挑战,因为它不仅要进行与本侧有关的同步策略,而且还要与对侧的相应的相量值进行同步以及连接两侧的数字通信通道的同步。由此可见:在数字式纵联电流差动保护中存在多处同步概念,即多个具有不同含义的同步点,这一点对深刻理解纵联电流差动保护算法的具体实现非常关键。如果按照上述数字式继电保护内部各环节的顺序,数字式纵联电流差动继电保护存在的同步概念表现为以下几点。

3.1 多通道采样时刻的同步

每个采样周期内顺序扫描各模拟量通道,由此产生一个时间序列上离散的采样值。但若要在继电保护装置内部合成 2 个或多个通道的相量,如 $3/2$ 接线情况下双 TA 输入内部组合及三相电流相量内部合成零序电流 $3I_0$,或电压与电流比较构成距离保护等,则要求各参与相量是发生在同一时刻,即通道之间的采样信号同步。其同步策略可分为 2 种:

a. 将它推后到数字傅里叶变换环节之后进行,与后面的相位同步概念一并考虑;

b. 可将现有采样频率加倍,如由 1 000 Hz 增加到 2 000 Hz,即每周期 20 点增加到 40 点,这对目前 AD 转换技术没有任何障碍,然后在 AD 转换后每一通道采样值按相邻两点一组进行一个简单的线性插值计算,将 2 000 Hz 的采样值又合成为 1 000 Hz 的采样序列,但现在各通道之间的对应采样点已被同步在同一时刻。

3.2 采样频率与系统频率的同步

根据数字傅里叶变换理论可知,若采样频率为

1 000 Hz, 数字傅里叶变换计算窗口为 20 点即一个全周期, 则变换计算后的基波分量频率为 50 Hz, 但若系统工频频率偏离 50 Hz, 则计算出的基波分量与实际工频分量之间会产生误差, 如果要求精确地反映系统实际的工频分量值, 则需增加工频频率跟踪元件, 通过分析接入的电压或电流信号实时计算系统的工频频率值, 然后根据该频率值实时调整采样频率或调整数字傅里叶变换计算窗口宽度, 以求一个完整的全周期采样点包含在一个数字傅里叶变换计算窗口内, 这即是采样频率与系统工频频率之间的同步问题。但若考虑到高压输电系统一般要求系统频率约束在 49.8~50.2 Hz 以维护系统的稳定, 且实际工频频率的偏移还不到一个采样点(1 000 Hz 情况下), 由此可能造成的误差其实很小。因此, 大多数情况下, 也可以在这个环节不采取任何同步策略, 以简化整个系统的设计。

3.3 数字傅里叶变换计算移动窗口与相位的同步

经过数字傅里叶变换计算出来的各频率分量均是相量, 即既有幅值大小, 也有相位大小, 其相位参考点是相对数字傅里叶变换计算窗口的, 而计算窗口不断移动, 因此相位参考点也是不断移动的, 所以若在上述采样环节未进行各模拟量通道之间采样点同步处理, 则在数字傅里叶变换后进行同步处理时, 不仅要进行幅值大小的插值计算, 而且还要进行相位大小的插值计算。因此, 它比在采样环节的同步策略要复杂一些。

3.4 纵联差动保护算法与对侧的相量同步

从纵联差动保护的数字算法可见: 它需要分相比较线路两侧同一时刻的电流相量, 因此两侧电流相量的同步成为算法的基础或前提条件。但由于两侧继电保护终端在地理空间上相距甚远, 若无有效的同步措施, 则在以上采样、数字傅里叶变换计算等环节两侧是无法自然同步的。再加上通信通道上的通信时延无法预先精确计算, 这更加大了同步策略的难度。后文将重点介绍 2 种主要的同步策略: 绝对同步策略和相对同步策略。

3.5 数字通信通道的同步

数字通信通道是以比特信号来协助两侧继电保护终端交换各自的数据信息, 因此通道的目标是能将一侧送入的比特信号在另一侧完全无误地判别接收, 这是通道的比特同步问题^[4], 其中两侧的收、发信器的时钟同步是其基本前提, 即经常在用户手册或安装调试手册中看到的需要正确设置通道的同步时钟, 如主、从时钟设置或内、外时钟设置等, 但这不要与后文讨论的电流相量同步策略时提到的主、从同步时钟混淆, 这两者完全相互独立, 没有关联关系。除此之外, 还需要针对传输通道特性, 如衰减、相移等采取各种补偿控制措施, 以及帧同步、网同步等问题^[5], 但这些一般不需要用户作任何设置, 或由专业通信工程师负责规划配置, 无需继电保护人员调试。

综上所述, 数字式继电保护内部各环节存在多种同步概念, 而且每种同步概念的内涵都不尽相同,

因此要充分发挥数字式保护的优势, 提高运行维护水平, 清晰地理解这些概念是非常必要和有效的。

4 电流相量同步的策略及其影响

前面已经提到, 数字式纵联电流差动保护的电流相量同步的主要障碍是两侧继电保护终端地理空间上分散及两侧之间通信通道的通信时延带来的影响, 因此按其所侧重因素的不同, 可以将各种同步策略主要分为 2 大类: 侧重同步两侧采样时钟的绝对同步策略和侧重排除通信时延影响的相对同步策略。

4.1 绝对同步策略

全球定位系统 GPS(Global Position System) 技术的普及, 使人自然想到若将两侧继电保护终端分别都与 GPS 这个绝对时钟同步, 则两侧之间的时钟就自然同步了, 这样只要两侧按同样的采样频率设置及相同的各种算法处理, 则在传送带绝对时标的电流相量值的基础上不难在两侧分别进行同一时刻的电流相量比较^[6]。因此, 从第一感觉看, 这应该是最简单有效的同步策略, 但若结合以上的数字式继电保护内部分析, 它也存在以下一些制约因素。

a. 需要额外增加用于 GPS 同步时钟的专用模块, 而且 GPS 同步脉冲信号来自无线传播的卫星信号, 随环境、气候等因素影响较大, 从某种程度上会降低继电保护的可靠性和可依赖性, 同时增加一定的工程成本。

b. GPS 周期性的同步脉冲可能会造成采样周期发生抖动, 如假设 GPS 脉冲 1 s 同步一次, 而继电保护终端内部的时钟晶振为 10^{-4} 的精确度, 即 1 s 之内大约有 $100\mu\text{s}$ 的误差, 而假设采样频率为 1 000 Hz, 模拟量采样通道为 10 个, 则采样周期为 1 ms, 平均分配到每个模拟量通道的采样转换时间就是 100 s, 因此有可能会出现在 GPS 同步脉冲发生时刻的采样周期被截断的风险, 从而形成采样周期的抖动, 进一步导致后期数据处理的误差。

c. 由于通信时延的预先不确定性, 因此在等待对侧传来的带绝对时标的电流相量值时, 需要缓存较多的电流相量采样值, 以便收到信息后能够选择与之真正对应的同一时刻电流相量进行比较计算。

4.2 相对同步策略

在早期 GPS 技术并不普及以及通道约束在 64 Kbit/s 或 56 Kbit/s 的条件下, 如何有效同步是个难题。而“乒-乓”式原理的构想所形成的相对同步策略是非常简单巧妙而且可靠有效。其设计的主要指导思想是将所有与同步策略相关的措施尽可能放在差动保护算法功能块内部, 而不去尝试修改调整与其他保护算法共用的扫描采样、数字傅里叶变换等公共环节, 这样更符合数字化保护的平台设计理念, 即公共环节如模拟量通道模块、I/O 通道模块是通用的统一设计, 可用在任何保护功能的继电保护终端内。否则假如为了差动保护的同步策略实现而去修改诸如采样或傅里叶计算等公共功能, 则需回

头检查这些修改对所有其他保护算法的潜在影响,所以风险很难控制。原理上而言,相对同步策略包含以下几方面措施^[3,7]。

4.2.1 措施 1

同步两侧发送时刻的相对时钟如图 3 所示。

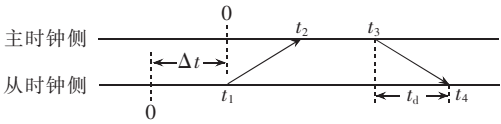


图 3 电流相量的相对同步策略

Fig.3 Relative synchronization strategy of current phase

在两侧差动保护算法功能块各设置一个用于标示电流相量发送时刻的计数定时器,也可以说是电流相量的二次采样时钟,即每隔一定的固定时间间隔或固定计数值,两侧各向对侧发送自己计算出(或采样)的这一时刻的电流相量,因此只要两侧的这 2 个内部计数定时器之间能够相互同步,则相互发送的电流相量即是发生在同一时刻。而这 2 个内部计数定时器都是通过各自保护终端内部的主晶振进行分频后脉冲信号计数来触发定时操作的,其分辨率一般设置在 1 μs 数量级,因为 1 ms 太大,相当于 18° 相位角,分辨率太差,而主晶振频率一般为兆赫兹以上,正好在微秒数量级上。由于两侧的计数定时器在没有通过通道相连同步的情况下,其计数的零起始时刻是随机的,而且两侧的晶振频率即使在完全一样的情况,也会在两者之间逐渐累积偏移误差,所以正常情况下两侧的计数值是不同的。

现将其中一侧设为主时钟,另一侧设为从时钟,让从时钟一侧的计数值同步到与主时钟侧同样的计数值大小,具体方法是从时钟侧向主时钟发送同步请求,同时记下发送这一时刻自身的计数值大小作为 t₁,请求信息经过通道时延 t_d 到达主时钟侧,主时钟记下接收到请求这一时刻所对应的自身计数值大小 t₂,然后经过一定的内部处理后,在 t₃ 时刻(主时钟对应的计数值大小)发送请求应答信息,其中包含 t₂ 和 t₃ 2 个计数值,再经过通道延时 t_d,请求应答信息到达从时钟侧,从时钟侧立即记下接收到信息这一时刻所对应的自身计数值大小 t₄,然后将应答信息中 t₂ 和 t₃ 2 个数值取出,若假设同步前两侧计数值大小在某一时刻的差值为 Δt,则有以下方程成立:

$$t_1 - \Delta t + t_d = t_2, \quad t_3 + \Delta t + t_d = t_4$$

通过解列这 2 个方程,可求出:

$$t_d = 1/2[(t_4 - t_1) - (t_3 - t_2)]$$

$$\Delta t = 1/2[(t_1 + t_4) - (t_2 + t_3)]$$

这样在从时钟侧计数定时器上加上差值 Δt 即可实现两侧时钟同步,然后每隔一定时间重复以上过程即可实时消除两侧晶振信号差异所累积的误差。

4.2.2 措施 2

确定两侧相互发送数据信息的时间间隔,要求在 64 Kbit/s 或 56 Kbit/s 的传输速率的约束下既能满足保护动作时间的要求,又要满足上述同步的要求。

如果按每相相量 4 Byte 计,三相共 12 Byte,远传、远跳、TA 饱和闭锁等信号预留 2~3 Byte,上述的同步时标 4 Byte,再加上帧同步起始、终止控制 2 Byte 及 CRC 帧检错 2~4 Byte,则每帧信息至少需要 22~25 Byte,即大约 200 bit,若每 4~5 ms 发一帧信息,则通信速率将达到 40~50 Kbit/s,接近传输速率的限制。若为了方便后续电流相量的换算,以 5 ms 发送周期为例,同时同样假设晶振频率精度为 10⁻⁴,则 5 ms 内可能出现的最大偏差应该为 20 μs,相当于 0.36° 的相位偏差,这是可以接受的。再看保护动作时间,如果差动保护计算判别一次有效就出口,其典型动作时间应该为 5 ms + 通道时延 t_d,而若为了更加安全可靠,采取 4 取 2 或 4 取 3 的判据,则典型动作时间应该为 10~15 ms + 通道时延 t_d。取 t_d 典型值为 5~10 ms,则保护的典型时间范围在 10~25 ms 数量级,这对数字式保护而言应该比较满意。

4.2.3 措施 3

根据上述确定的时间间隔,假设取 5 ms,两侧已经同步的计数定时器应该每隔 5 ms 触发一次对各自侧的电流相量进行二次采样,即根据现有的每隔 1 ms 采样计算而得电流相量时间序列值换算出来 5 ms 触发时刻的电流相量。但如前所述,这里的计数定时器并不与采样时钟发生关联或同步,且该计数定时器的零起始时刻是随机的,所以如图 4(a)所示,5 ms 的触发时刻不一定能准确落在采样的 1 ms 离散点,而是大多数情况下落在两相邻采样点之间。这里通过两相邻采样点之间简单的插值计算即可获得 5 ms 触发时刻的采样值,但是在 3.3 节中提到,该采样值所得到的相量相位是相对于移动窗口的,而不是相对于触发的计数定时器零点,因此若要进行相对于计数定时器零点的同步相量比较,还必须将获得的采样值进行如图 4(b)所示相量坐标变换后才真正得到两侧在 5 ms 间隔触发下的精确同步电流相量,进而用于差动保护的比较算法。

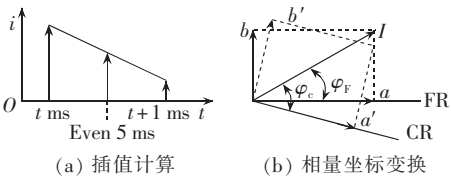


图 4 数字傅里叶变换计算移动窗口的相位同步

Fig.4 Phase synchronization of digital Fourier transformation computation using moving window

综上所述,即使在没有绝对同步时钟的情况下,完全借助通道的帮助,也能可靠地实现两侧电流相量的精确同步,而且所有的同步措施可以完全约束在差动保护算法内部,不会对同一终端内其他保护算法造成任何影响,这是其独特之处。但它也有自身无法克服的制约因素,即前面假设的数字通信通道的双向通道时延完全相等,均等于 t_d,这是上述“乒乓”式同步策略的理论基础,如果这个假设不成立,则两侧不可能形成同步关系。通常,在专用的光纤

直接连接通道或传统的基于电路交换的复接通道,由于双方向通道始终经过同样的物理路径路由,一般不会出现明显的时延差别。但在最近的光纤同步数字网 SDH(Synchronous Digital Hierarchy)单向自愈环保护机制或数字微波 SDH 保护机制中都可能出现切换单方向数据通道物理路由的机会,从而出现双方向通道时延相差很大,破坏了上述同步策略的基础^[8]。解决方法之一是应该与通信专业工程师事先进行沟通,告知双方向通道等时延的要求,要求将该保护用通道配置在双向自愈保护机制内的复用通道,即双方向同时切换到同一物理路径路由,这对目前先进的数字通信技术水平而言不难做到。

除上述2类同步策略外,还有一些将这2类策略进行不同程度结合的相互保护机制,以克服各自的制约条件,如利用GPS时钟直接作为计数定时器的源时钟,平时无须采用“乒乓”式机制进行同步操作,而一旦失去GPS时钟,则返回常规的“乒乓”式同步策略等。

5 结论

同步策略是数字式纵联电流差动保护中关键技术之一,它不仅包含多通道采样时刻同步、采样频率与系统频率同步、数字傅里叶变换移动窗口与相位的同步等数字化保护继电器中共有的同步技术或技巧,还包含纵联电流差动保护中独有的线路两侧电流相量的同步和数字通信通道的同步等同步技术和策略。它们在构成数字式线路纵联电流差动保护中既是一个个相互独立的技术环节,同时又是相互紧密联系在一起。

其中,线路两侧的电流相量同步技术目前可以分为2大类:一类是侧重同步两侧采样时钟的绝对同步策略,另一类是侧重针对通信时延影响的相对同步策略。前者原理简单,实现较为容易,但受到GPS时钟可靠性、采样周期抖动及工程成本较高等因素的制约;后者直接借助数据传输通道,无需附加设备,同时其同步策略仅发生在差动保护算法内

部,相对独立,不影响其他技术环节,但其理论基础是以传输通道延时双方向对称为前提,因此对数字通道有一定的技术要求和依赖条件。两者各有利弊,而且在某些情况下还可相互配合使用。

理解各环节发生的各种同步策略,尤其是电流相量同步策略原理、影响及其制约条件是选择配置、设计整定、运行维护该类保护装置的基础,是充分发挥差动保护优势和提高系统运行水平的必要条件。

参考文献:

- [1] ABB Automation Technology Products AB. Application manual for line differential and distance protection terminal REL561*2.5 [EB/OL]. [2006-01-30]. <http://www.abb.com/substationautomation>.
- [2] ABB Automation Technology Products AB. Installation and commissioning manual for line differential and distance protection terminal REL561*2.5 [EB/OL]. [2006-01-30]. <http://www.abb.com/substationautomation>.
- [3] ABB Automation Technology Products AB. Technical reference manual for line differential and distance protection terminal REL561*2.5 [EB/OL]. [2006-01-30]. <http://www.abb.com/substationautomation>.
- [4] 张宇,王丽琼. 通信工程建设与技术标准规范使用手册[M]. 吉林:延边人民出版社,2001.
- [5] 纪越峰. 现代通信技术[M]. 北京:北京邮电大学出版社,2002.
- [6] GE Multilin. L90 line differential relay-UR series instruction manual [EB/OL]. [2006-01-30]. <http://www.GEindustrial.com/multilin>.
- [7] AREVA T & D. Technical guide for MiCOM P54x current differential protection [EB/OL]. [2006-01-30]. <http://www.areva-td.com/contactcenter>.
- [8] 鲜继清,张德民. 现代通信系统[M]. 西安:西安电子科技大学出版社,2003.

(责任编辑:李玲)

作者简介:

罗晓宇(1968-),男,江西赣州人,硕士,长期从事电气工程及自动化专业方面的工程、教学及科研工作(E-mail:xy.luo@163.com);

王秀梅(1953-),女,河北石家庄人,高级工程师,长期从事高压及超高压输变电工程的系统及继电保护设计、工程及科研工作。

Discussion on synchronization strategy for digital longitudinal current differential protection

LUO Xiao-yu¹, WANG Xiu-mei²

(1. Guangdong Technical College of Water Resources and Electric Engineering,

Guangzhou 510635, China; 2. North China Power Engineering Co., Ltd., Beijing 100011, China)

Abstract: One of prerequisites for the digital longitudinal current differential protection is to make sure the synchronization of both sides. Based on the analysis of different synchronization problems happened inside the digital longitudinal current differential protection, influences of various technical strategies for synchronization on protection algorithms are compared, from which synchronization strategies for different technical sections are independent and related to each other. As to the current vector synchronization of both line sides, with their own advantages and disadvantages, the absolute synchronization strategy, emphasizing on synchronization sampling clock, and the relative synchronization strategy, emphasizing on the influence of communication time delay, may cooperate in some cases.

Key words: digital protection; differential protection; clock synchronization; channel synchronization