

基于 DSP 的 UPFC 监控平台设计

曹玉胜, 陈允平

(武汉大学 电气工程学院, 湖北 武汉 430072)

摘要: 为实时监控一台 $20\text{ kV}\cdot\text{A}$ 的统一潮流控制器(UPFC)物理模型试验装置, 满足研究在不同控制规律下 UPFC 动态性能和系统响应的需要, 开发研制了基于 DSP 的多通道高性能同步数据采集监控系统。在 TI 高性能浮点数数字信号处理器的支持下, 该系统能够以 100 kHz 的速率对 36 路模拟量、64 路开关量实现并行同步采样, 并支持以 4 MB/s 的速率通过 PCI 接口芯片将数据传送到主机内存; 同时, 提供 8 路继电器输出和 RS-232 串行通信接口用于控制 UPFC 模型试验系统的运行。基于 Labwindows/CVI 开发的平台应用层监控软件实现了对 UPFC 模型系统运行数据的实时采集、分析处理和显示录波, 并提供了控制 UPFC 模型装置运行方式的人机接口。现场实测表明, 该平台实现了对 UPFC 模型装置的实时在线监控功能。

关键词: 统一潮流控制器; 监控系统; DSP; PCI

中图分类号: TM 274

文献标识码: B

文章编号: 1006-6047(2007)12-0070-06

统一潮流控制器(UPFC)作为灵活交流输电系统(FACTS)中最具灵活性的控制装置, 其研制和开发受到世界范围内电力行业的重视^[1-5]。

武汉大学电气工程学院为配合本院动模实验室建设, 自主开发研制了一台 $20\text{ kV}\cdot\text{A}$ 的 UPFC 物理模型装置^[6]。目前, 业已完成该装置的安装调试工作。同时, 为了对 UPFC 模型装置和动模实验室其他电气设备的动态性能进行监测控制, 同期开发研制了基于 TI DSP TMS320C6713 的多通道同步数据采集监控系统。本文在介绍其监控的 UPFC 仿真模型系统的基础上, 详细说明了 DSP 监控系统的硬件原理、软件结构和功能组成。现场运行经验表明, 该系统实现了对 UPFC 模型装置主要物理参数的实时动态采集、分析处理、数据录波和运行模式控制, 基本达到预期设计目标。

1 UPFC 模型装置系统结构

图 1 给出了 UPFC 模型装置的系统结构框图。图中, UPFC 模型装置通过其并联电流源变压器和串联电压源变压器接入试验用单机无穷大双回路输电系统。为了便于对 UPFC 控制系统进行说明, 图中省略了断路器等开关设备, 突出了需要测量的各种电量。

图 1 中的 UPFC 控制系统分为管理级、协调级和执行级 3 层。最上层的 UPFC 管理层主要负责 UPFC 运行方式的选择和实现人机接口功能。运行人员可根据需要选择并联电流源无功补偿运行模式、自动电压控制模式、串联电压源直接电压注入模式、移相模式、线路阻抗仿真模式、自动潮流控制模式等 UPFC 基本运行方式^[7], 或者上述运行方式的组合。UPFC 管理层将根据选定的运行方式决定需要输送

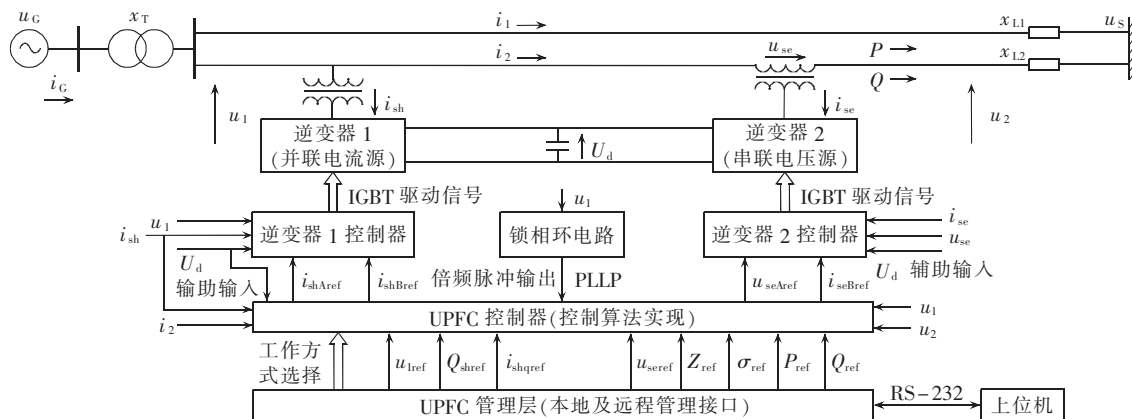


图 1 UPFC 模型系统结构图

Fig.1 System structure of UPFC model

的有功功率参考信号 P_{ref} 、无功功率参考信号 Q_{ref} 、电压源参考注入电压 $u_{\text{se ref}}$ 、线路参考阻抗 Z_{ref} 、参考相移角 σ_{ref} 、电流源无功补偿功率参考信号 $Q_{\text{sh ref}}$ 、参考注入电流 $i_{\text{sh ref}}$ 和送端参考电压 u_{lref} 。管理层具有独立的本地和远程人机接口,运行人员既可借助控制面板在装置前设置 UPFC 运行方式,也可以由上位监控计算机经 RS-232 串行通信接口设置 UPFC 的运行方式和指令参考信号值。协调级 UPFC 控制器用于将上层发出的参考指令信号转化为控制电流源逆变器的两相瞬时参考电流信号 i_{shAref} 、 i_{shBref} 和控制电压源逆变器的两相瞬时电压参考信号 u_{seAref} 、 u_{seBref} 。最下层执行级电流源控制器和电压源控制器将 UPFC 控制器发出的参考信号转换为实际控制逆变器三相桥的 PWM 信号。

UPFC 装置使用送端电压 u_{1A} 作为系统同步信号,经锁相环倍频后供 UPFC 控制器使用。为方便上位机监控,UPFC 装置测量电路直接引出 10 路电压量(直流仅一路信号,其他交流量为三相信号) U_d 、 u_1 、 u_2 、 u_{se} 和 9 路电流 i_{sh} 、 i_{se} 、 i_2 信号输出接口。考虑到等值模拟发电机的 8 路信号(机端电压 u_G 、电流 i_G 和励磁电压 U_f 、电流 I_f)、无穷大网络 3 路电压信号 u_S 和线路 L_1 的 3 路电流信号 i_1 需要纳入监测范围,上位计算机监控系统至少应具备 33 路模拟量输入接口和控制 UPFC 模型装置需要的 RS-232 串行通信接口。

2 UPFC 监控平台硬件原理框图

为了监控 UPFC 系统并能够兼容容模实验室其他模拟试验装置的监控,设计研制了基于 TI 公司高性能浮点 DSP 芯片 TMS320C6713 的大容量多通道同步数据采集卡。它以外同步脉冲为基准参考信

号,实现对 36 路模拟量和 64 路开关量的并行同步实时数据采集,同时支持 8 路继电器输出和串行通信接口,并使用 PCI 接口将采集到的数据转储到上位机内存中。图 2 展示了基于 DSP 的数据采集卡的硬件原理框图。

图 2 所示的数据采集卡采用 TI 最新高性能浮点数字信号处理器 TMS320C6713 作为核心数据处理单元。采用 2 级总线结构,实现信号的电平转换和系统功能分区。内总线直接同 DSP 芯片相连,利用该处理器强大的外部存储器扩展接口 EMIF 外接 1 片 8 M 16 位 SDRAM 芯片 MT48LC8M16A2 和 1 片 1 M 16 位 Flash 芯片 Am29LV160D,提供 16 MB SDRAM 动态数据存储空间和 2 MB Flash 程序存储空间。DSP 的 IO 接口功能由内总线经总线驱动器隔离后通过外总线扩展实现。在外总线上实现数据采集接口逻辑和设备驱动控制逻辑;以 6 片 ADS7864 构成 36 路、12 位高速同步采样模拟量输入环节;由 4 片 74ALVC16245 构成 64 通道开关量采集环节;同时由 2 片 74ABT573 提供 8 路继电器信号输出和 4 路状态指示输出;使用异步串口控制芯片 TL16C550BN 实现串行通信接口。

TMS320C6713 引出了 4 根可屏蔽中断线,分别分配给了同步脉冲信号中断、AD 转换完成中断、开关量状态变化中断和串行通信接口中断。DSP 通过监测同步脉冲中断,使用内部 32 位定时器 T_1 测量同步脉冲宽度 T_{syn} ,按照预设值 N 等分后设置内部 32 位定时器 T_0 ,参照 T_0 的输出触发模拟量和开关量采样,实现多路数据的同步并行采集。采集到的数据由 DSP 初步处理后经 DSP 的 HPI 接口通过 PCI 桥接芯片 PCI2040 从 PCI 总线送入主机内存,最后存储到主机硬盘中。

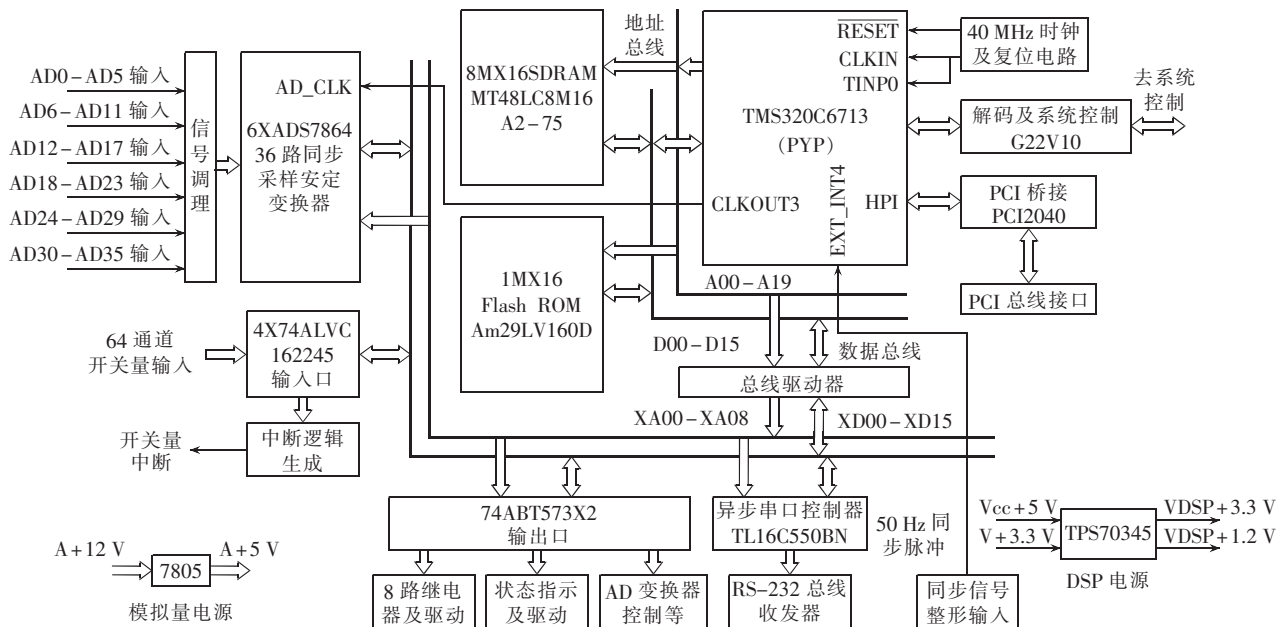


图 2 PCI 数据采集卡硬件框图

Fig.2 Block diagram of PCI data acquisition card

TMS320C6713 为 32 位处理器,但由于其外围芯片 SDRAM、FLASH、ADS7864、74ALVC164245 及其 HPI 接口均设计使用 16 位数据总线,故为方便接口,本设计采用了仅有 16 根引出数据线的 PYP 封装芯片。采集卡使用可编程逻辑器件 GAL22V10 完成系统的地址译码、总线控制和驱动逻辑。采集卡核心和 PCI 桥接芯片采用 3.3 V 电源;模拟量 5 V 电源通过 1 片 7805 由 12 V 降压生成;TMS320C6713 所需的 3.3 V 和 1.2 V 电源由 TPS70345 专门提供;采集卡其余部分采用 5 V 数字电源。3.3 V 和 5 V 数字电路间使用 74LVC4245A 作为电平转换和总线缓冲。

同 TI C6000 系列的其他 DSP 相比,TMS320C6713 的一个显著优点是它的内部锁相环 PLL 功能非常丰富。它集成了 1 个乘法器和 5 个分频器,可以输出 4 种不同频率的时钟供 DSP 内核、片内集成单元、SDRAM 时钟和片外芯片使用。利用这种特性,本系统只需要外接 1 片 24 MHz 或 40 MHz 的时钟源,就解决了 DSP、SDRAM 和 ADS7864 所需的时钟信号。ADS7864 需外接 8 MHz 时钟源,它是通过 TMS320C6713 的 CLKOUT3 引脚输出信号经 74ALVC4245A 缓冲后提供的;SDRAM 所需的 66 MHz 或 100 MHz 时钟则直接由 TMS320C6713 的 ECLKOUT 引脚输出。表 1 给出了 TMS320C6713 的 PLL 和时钟参数参考设置,该表给出了不同 PLL 控制寄存器的系数和对应的输出频率。表中各锁相环寄存器 PLLDIV 名称的含义可以参考 TMS320C6713 数据手册^[8]。

为保证良好的电磁兼容性,采集卡使用 4 层电

表 1 PLL 控制寄存器参数设置

Tab.1 Settings of PLL registers

寄存器	时钟频率/MHz				寄存器	时钟频率/MHz			
	24		40			24		40	
PLLM	x25	200 M	x5	200 M	SYSCLK1	1/1	200 M	1/1	200 M
	x25	200 M	x5	200 M	PLLDIV2	1/2	100 M	1/2	100 M
PLLDIV0	1/3	8 M	1/1	40 M	SYSCLK2	1/2	100 M	1/2	100 M
	1/3	8 M	1/1	40 M	PLLDIV3	1/3	66 M	1/3	66 M
PLLDIV1	1/1	200 M	1/1	200 M	SYSCLK3	1/2	100 M	1/2	100 M

注:对于 24 M 时钟源,OSCDIV1 取 1/3,对于 40 M 时钟源,OSCDIV1 取 1/5,用于生成 8 M 时钟供 ADS7864 使用。

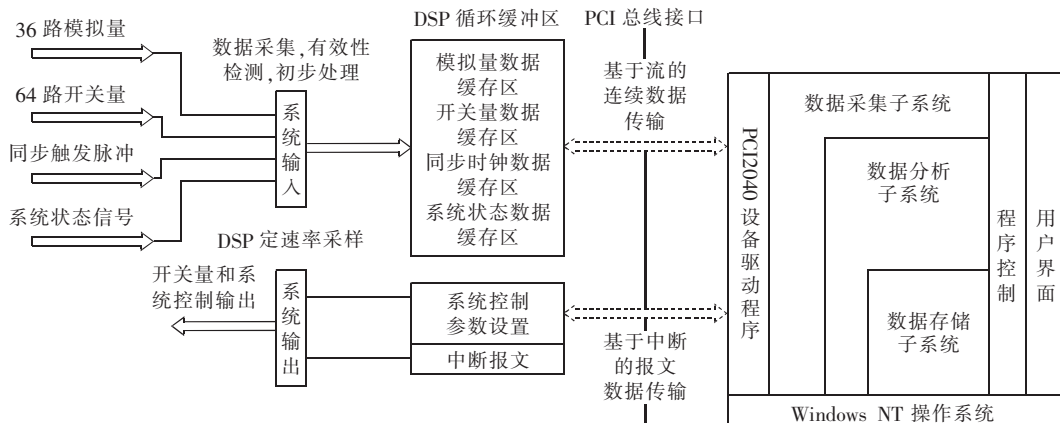


图 3 UPFC 监控系统软件结构图

Fig.3 Software architecture of UPFC supervisory control system

路板制作,将所有器件布置在标准的 PCI 长卡上,设计中严格区分布置模拟和数字电路部分。同时,设计模拟量隔离卡和开关量隔离卡各 1 块;模拟量隔离卡用于提供 36 路模拟量信号隔离,开关量隔离卡用于提供 64 路开关量输入和 8 路继电器输出的信号隔离。将隔离卡与采集卡分开,有效避免了强电和弱电间的相互干扰,提供了较强的抗干扰性能。

按照需要监控的信号规模,仅使用 1 块采集卡、1 块模拟量隔离卡和 1 块开关量隔离卡即可构建 UPFC 监控系统硬件平台,整个装置能够安装在一台标准工控机箱内。其他动模实验装置监控系统也可参照 UPFC 监控系统根据需要监控信号的规模选择采集卡和隔离卡的数目灵活配置。

3 UPFC 监控平台软件结构

对于计算机监控系统,硬件是基础,软件是灵魂。要充分发挥出硬件平台的功能,需要合理的软件结构设计。对于 UPFC 监控平台的软件设计,同样采用了层次化结构设计的思想。图 3 给出了 UPFC 监控系统的软件结构框图。监控系统以 PCI 总线为界划分为 DSP 固件程序和主机数据处理程序 2 层,而主机数据处理程序又根据程序执行权限不同分为 ring0 级运行的 PCI2040 设备驱动程序和 ring3 级运行的应用层程序,其中应用层程序可再次划分为数据采集子系统、数据分析子系统、数据存储子系统、程序控制和用户界面多个模块^[9-10]。

整个系统实现了基于数据流的连续数据传输和基于中断的报文数据传输 2 种数据传输模式。下层 DSP 固件程序采用固定速率采样,将数据存到 SDRAM 内的循环数据缓冲区中;上层应用程序通过 PCI2040 设备驱动程序从下层的循环数据缓冲区中读取数据并在处理后存入主机硬盘。以这种方式实现基于数据流的动态数据传输过程,上下层的工作相对独立,互不影响。对于开关量输出、系统控制和参数设置等信息,因其数据量较小,实时性要求高,采

用基于中断的报文数据传输模式。在这种模式下,DSP 或主机先填写中断控制报文,然后再以中断的方式通知主机或 DSP 处理,DSP 或主机的中断服务子程序完成对中断报文的数据处理工作。由于主机程序在读写底层 DSP 数据缓冲区数据时并不使用中断,仅依靠中断传送少量控制数据,同其他类型的数据采集装置相比,能够有效避免底层产生大量中断而导致上层主机忙于处理中断所处的假死状态。

从开发效率和系统性能 2 个方面出发,针对不同的编程对象采用不同的编程语言和开发工具编制 UPFC 监控平台软件:底层采用 TI C6000 汇编语言编制 DSP 固件程序^[11];中层基于 Intel X86 汇编语言编制 PCI2040 设备驱动程序^[12-13];上层使用虚拟仪器开发平台 Labwindows/CVI^[14-15]编制人机接口和数据处理应用层程序。由于使用汇编语言能够方便地操作系统硬件,同时具有最高的执行效率,因此采用汇编语言编制 DSP 固件程序和 PCI2040 设备驱动程序,使监控系统性能得以有效地发挥;而以 ANSI C 为核心的虚拟仪器开发平台 Labwindows/CVI 以其集成化开发平台、交互式编程方法、丰富的功能面板和库函数为人机界面开发、数据分析处理提供了一个理想的软件开发环境。

3.1 DSP 固件编程

DSP 固件程序的基本功能是在同步脉冲的作用下 N 倍频同步采样同一时刻输入的模拟量和开关量,并连同采样时刻的系统状态一同保存到 SDRAM 的循环数据缓冲区中;同时,处理上位机的中断报文,控制开关量输出和系统状态,并通过 RS-232 接口传达上位机对 UPFC 模型控制器的控制指令,转发 UPFC 模型控制器的工作状态信息。这一层主要是针对 DSP 采集卡上的硬件进行编程,包含 DSP 系统初始化子程序、同步脉冲中断处理子程序、串行通信中断处理子程序、开关量中断处理子程序、定时采样时钟中断处理子程序、AD 变换结束中断处理子程序、通过 PCI 桥由上位机触发的 HPI 中断处理子程序和主循环数据处理程序。由于 DSP 仅在检测到开关量状态变化和接收到 UPFC 工作状态变化信息时向上位机发中断,正常数据采集处理时并不需要上位机干预,故在这种工作模式下,将 DSP 固件程序设计为以固定速率采样的实时同步数据采集处理系统是一个合理的选择。

3.2 PCI2040 驱动程序实现

PCI2040 设备驱动程序的基本作用在于实现 Windows NT(2000/XP/2003)平台下通过 PCI2040 访问采集卡上存储器中数据的接口。这部分采用了 MASM32 下的驱动开发包 KMDKIT(Kernel Mode Driver Development Kit)编制 KMD 内核模式设备驱动程序。主要是在驱动中实现 DriverEntry、DriverUnload、DispatchOpen、DispatchClose、DispatchRead、DispatchWrite 与 DispatchDeviceControl 过程以及中断处理过程。在 DriverEntry 中完成大部分初始化配置过程,包括通过读写 PCI 配置空间数据枚举 PCI

总线识别板卡、向操作系统申请硬件资源、将 PCI2040 的控制寄存器空间和 HPI 控制状态寄存器空间映射到系统内存空间、创建中断对象并连接中断处理程序、初始化 PCI2040 内 HPI 控制与状态寄存器、创建读写自旋锁、创建设备对象和符号链接。DriverUnload 用于释放 DriverEntry 中占用的系统资源。DispatchOpen 和 DispatchClose 用于响应应用程序打开关闭设备句柄的操作。DispatchRead 和 DispatchWrite 实现了对 DSP 的寻址空间内存储器的访问。中断处理过程用于处理来自 DSP 的中断信号,它识别中断源并修改中断次数计数器。DispatchDeviceControl 用于处理应用程序对设备的控制指令,在此实现了获取和修改读写存储器当前地址、查询 DSP 中断状态、向 DSP 发出中断 4 种访问控制代码以及相关的处理函数。对于采集卡的识别,由于 PCI 配置空间内的 VendorID 和 DeviceID 标识仅表示使用了 PCI2040 芯片,不足以据此判断为找到自己的板卡,故需要采用 Subsystem VendorID 和 Subsystem ID 标识做进一步判断。这 2 个数据可由存储于 Serial ROM AT24C04 中的数据改写。由于 PCI2040 仅使用 AT24C04 中的前 32 字节,其后的 480 字节可以用于储存应用相关数据。

TMS320C6713 内的 EDMA 控制器实现了对 DSP 内核和 HPI 接口访问 DSP 可寻址空间内存储器的仲裁逻辑。PCI2040 接口芯片则将 DSP 的 HPI 接口映射到主机的 PCI 总线地址空间。PCI2040 设备驱动程序进一步将 PCI 总线地址空间映射到操作系统内核空间。在这种映射关系和 EDMA 仲裁逻辑的控制作用下,主机 CPU 和 DSP 内核对 DSP 可寻址空间内存储器的访问类似于对双口 RAM 的访问,可以在互不干扰的情况下进行。虽然可以使用内核空间和用户空间共享存储器的方式进一步将采集卡上的存储器直接暴露给应用程序,但依靠应用程序来实施进程间对存储器的同步访问显然不是一种好的做法。PCI2040 设备驱动使用读写自旋锁来同步对 DSP 可寻址空间内存储器的读写操作,并将对 DSP 的 4 GB 可寻址空间的读写操作转换为对一个 4 GB 文件的读写操作。这样,应用程序就可以使用常用的文件操作 API,例如 CreateFile、ReadFile、WriteFile、CloseHandle 来完成对采集卡上存储器的访问。由于应用程序仅是对虚拟文件进行操作,真正的读写操作在驱动程序内同步进行,故可以使用不同的进程同时多次打开文件进行读写数据。

3.3 人机接口与数据处理

人机接口和数据处理应用层程序将 UPFC 模型装置的运行状态展现给操作人员,同时提供了一个控制 UPFC 模型装置运行模式的接口。虚拟仪器开发平台 Labwindows/CVI 为这部分程序的编写提供了良好的支持。它的用户界面编辑器允许开发者以拖放方式编辑程序图形界面,并对界面元素如菜单、面板、工具条、对话框、波形显示器的属性进行设置。

开发者完成界面设计后,其 CodeBuilder 能够自动生成基于用户界面的程序框架,并实现相应的界面控件事件处理函数;而开发者的工作将致力于在响应控件事件消息的回调函数中实现相关的数据处理代码。这部分工作可在 Labwindows/CVI 代码编辑器的辅助下完成。值得一提的是,对于数据分析、处理和存储工作,Labwindows/CVI 提供了丰富的库函数可供调用。常用的信号处理方法,如时域分析、频域分析、统计分析、曲线拟合等,可借助于 Labwindows/CVI 的高级分析库轻松完成。

需要指出,对于应用层的数据采集部分,美国 NI 公司为其生产的板卡提供了完善的库函数(NI-DAQ)支持。在 Labwindows/CVI 中直接调用数据采集库函数即可获得 NI 板卡采集的数据。由于使用自行开发研制的板卡,需要编制类似的接口函数库,实现对底层硬件的控制。接口函数库的作用在于将 PCI2040 驱动程序提供的基于虚拟文件的数据缓冲区读写操作转换为基于对板卡物理设备的数据读写操作,以及提供对板卡进行配置的接口。具体而言,即实现打开和关闭板卡 CardOpen、CardClose、配置板卡 SetCardConfig、读板卡状态 GetCardStatus、读模拟量通道 AIRead、读开关量通道 SIREad、设置开关量输出 SOSet、向 DSP 发送中断 SetDSPInt、读取 DSP 中断状态 GetDSPInt 等函数。这些函数使用标准 C 调用 Windows 通用 API 实现,可以直接使用 Labwindows/CVI SDK 编写,也可使用其他开发工具如 Microsoft VC 编写。

在定义了统一的接口数据结构和接口标准以后,这种分层开发的方法极大加快了 UPFC 监控系统的开发进度,同时方便了系统软件的升级更新。

4 UPFC 监控平台功能

UPFC 监控平台的功能如图 4 所示,它包括通道设置、系统测试、系统设置、在线监测、运行控制、录波分析、在线帮助等基本功能^[16]。

4.1 通道设置

通道设置用于对数据采集的相关参数进行设置。它包括联系具体物理量和采样通道的通道名称、用于单位转换的标度设置、零偏校正、滤波设置、规定物理量正常运行范围的报警设置和波形显示方式设置。对于开关量,仅用通道名称设置将开关量和具体通道相联系,并设计保存开关量的初始状态。对于这些设置以及其他系统参数的修改,将被自动保存到系统配置文件中,并在下次程序启动时自动载入。

4.2 系统测试

系统测试提供了对监控平台各项硬件功能的测试。它包括主机自检、通信测试、模拟通道性能检测、开关通道性能检测、中断响应性能测试。其中,通信测试又包括同采集卡 DSP 相互通信的 PCI 接口测试和经过采集卡 RS-232 接口和 UPFC 控制器相互通信的测试。

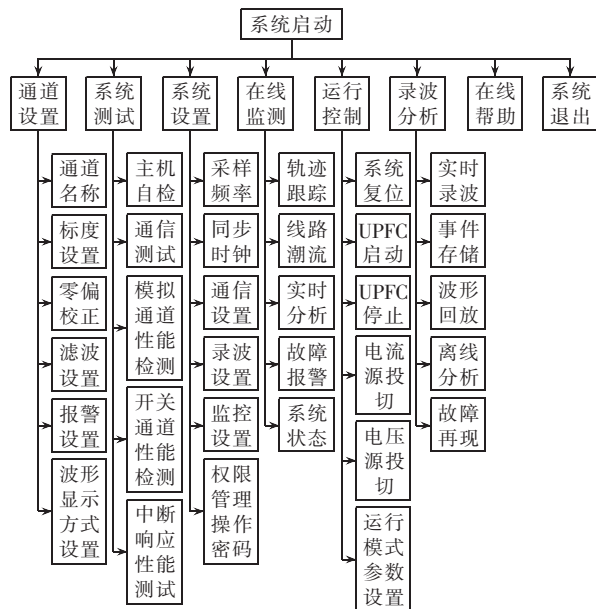


图 4 UPFC 监控系统功能

Fig.4 Functions of UPFC supervisory control system

4.3 系统设置

系统设置用于修改平台相关的系统参数。它包括采样频率、同步时钟、通信设置、录波设置、监控设置和权限管理操作密码。采样频率设置决定了同步跟踪采样运行方式下 DSP 每周采集模拟量的点数和固定频率采样运行方式下的采样频率。同步时钟用于设置录波记录等所需的日期时间信息。录波设置决定了数据记录的存放位置和存储格式等信息。监控设置决定了系统当前运行方式:调试运行、监测运行、监控运行。权限管理用于设置合适操作密码,对系统的控制实施分级管理。

4.4 在线监测

在线监测提供 UPFC 模型系统和相关试验装置的各物理量和开关状态的实时显示功能。它包括轨迹跟踪、线路潮流、实时分析、故障报警和系统状态。轨迹跟踪用于实时显示选定物理量的波形。线路潮流给出了 UPFC 所在线路的有功功率、无功功率、端点电压、线路电流等相关信息。实时分析可以提供监测物理量的有效值、频率、最大最小值等信息和一些简单的数据处理操作。故障报警提供了越限物理量的报警和故障处理功能。系统状态指示 UPFC 模型装置当前的运行状态信息。

4.5 运行控制

运行控制实现了对 UPFC 模型装置运行模式的选择和在线控制操作。它实现的动作包括系统复位、UPFC 启动、UPFC 停止、电流源投切、电压源投切和 UPFC 运行模式选择及相关参数设置。在本文第 1 节里详细给出了 UPFC 的基本运行模式,对于每一种运行模式,实现了设置相关 UPFC 运行参数的界面接口。

4.6 录波分析

录波分析用于实现现场实测数据的记录和离线分析功能。它包括实时录波、事件存储、波形回放、故

障再现和离线分析。实时录波实现了对监测物理量的实时记录;波形回放用于离线显示记录的波形数据。事件存储用于记录对 UPFC 模型装置运行过程中的控制操作和系统故障时的运行状态;故障再现实现了对系统故障时刻各个物理量和系统状态的动态追忆。离线分析利用录波存储的数据实现 FFT 变换、统计分析等高级分析功能。

4.7 在线帮助

在线帮助用于提供对监控平台各项功能的描述和 UPFC 模型系统操作使用方法说明。

5 现场实测

在完成了主要程序编写和相关设备调试之后,通过现场运行实测获得以下数据:DSP 数据采集卡能够以 100 kHz 的最高采样速率对 36 路模拟通道并行同步采样;通过 PCI2040 的接口能够以最高 4 MB/s 的数据传输率在主机内存和 DSP 采集卡存储器间互传数据。在设置每周采集 256 点的采样频率下(对应 50 Hz 同步脉冲下采样频率为 12.8 kHz),若保存所有的模拟量、开关量和系统状态信息,DSP 采集卡每秒将产生 1.05 MB 的实时数据;采集卡上的 SDRAM 可以缓存 15 s 的数据记录;使用 P41.7 G CPU、256 M 内存配置的主机可以实时将这些数据读入主机内存,并实现连续录波和实测波形在线显示。

其他测试同样验证 UPFC 监控平台的功能,基本达到了预期设计目标。该系统的研制开发,为进一步掌握 UPFC 的运行控制规律,提供了一个强大的监控工具;同时,也为动模实验室其他装置监控系统的开发提供了范例。

参考文献:

- [1] GYUGYI L, SCHAUDER C D. The unified power flow controller—a new approach to power transmission control[J]. IEEE Transactions on Power Delivery, 1995, 10(2): 1085-1097.
- [2] RAHMAN M, MOHAMMED A, RICHARD G. UPFC application on the AEP system: planning considerations [J]. IEEE Transactions on Power Systems, 1997, 12(4): 1697-1701.
- [3] RENZ B A, KERI A, SCHAUDER C, et al. AEP unified power flow controller performance [J]. IEEE Transactions on Power Delivery, 1999, 14(4): 1374-1381.
- [4] KIM S Y, YOON J S, CHANG B H, et al. The operation experience of KEPCO UPFC [C]//ICEMS 2005, Proceedings of the Eighth International Conference. Nanjing, China; China Electrotechnical Society, Chinese Society for Electrical Engineering, 2005: 2502-2505.
- [5] 阳世荣, 唐爱红, 王少荣. 基于实时数据同步交换技术的统一潮流控制器监控系统[J]. 电网技术, 2006, 30(11): 35-39.
YANG Shi-rong, TANG Ai-hong, WANG Shao-rong. A UPFC supervisory control system based on synchronous exchange of real-time data[J]. Power System Technology, 2006, 30(11): 35-39.
- [6] 陈光大. 统一潮流控制器物理模型研究 [D]. 武汉: 武汉大学, 2004.
CHEN Guang-da. The studies of physical model of unified power flow controller[D]. Wuhan: Wuhan University, 2004.
- [7] SCHAUDER C D, GYUGYI L, LUND M R, et al. Operation of the

- Unified Power Flow Controller (UPFC) under practical constraints[J]. IEEE Transactions on Power Delivery, 1998, 13(2): 630-639.
- [8] Texas Instruments. TMS320C6713 floating-point digital signal processors[EB/OL]. [2007-01-16]. <http://focus.ti.com/lit/ds/symmlink/tms320c6713.pdf>.
 - [9] 陈光大, 蔡维由. 基于 Labwindows/CVI 的水轮发电机组在线振动监测系统[J]. 工业仪表与自动化装置, 2003, 14(1): 26-29.
CHEN Guang-da, CAI Wei-you. A Labwindows/CVI-based on-line vibration monitoring system for a hydroelectric generating set [J]. Industrial Instrumentation & Automation, 2003, 14(1): 26-29.
 - [10] 王宝安, 蒋平, 高亮, 等. 基于 DSP 技术的电能质量监测仪研制[J]. 电力自动化设备, 2003, 23(4): 56-58.
WANG Bao-an, JIANG Ping, GAO Liang, et al. Research on power quality analyzer based on DSP [J]. Electric Power Automation Equipment, 2003, 23(4): 56-58.
 - [11] 李宏刚, 全玉生, 焦麒麟, 等. 一种基于 DSP 技术的配电网实时监测与故障诊断装置[J]. 继电器, 2004, 32(9): 48-52.
LI Hong-gang, QUAN Yu-sheng, JIAO Shao-lin, et al. A real-time monitoring and fault diagnosis device based on DSP in the distribution network[J]. Relay, 2004, 32(9): 48-52.
 - [12] 兰明蛟, 董超, 田畅, 等. 基于 WDM 模式的八串口卡驱动程序开发[J]. 电力自动化设备, 2006, 26(12): 82-85.
LAN Ming-jiao, DONG Chao, TIAN Chang, et al. Design of 8-channel synchronous serial interface card based on WDM[J]. Electric Power Automation Equipment, 2006, 26(12): 82-85.
 - [13] 陈德莉, 肖山竹, 卢焕章. TMS320C6000 系列 DSP PCI 接口模块 WDM 驱动开发及高速数据传输方法[J]. 现代电子技术, 2006, 13(5): 22-24.
CHEN De-li, XIAO Shan-zhu, LU Huan-zhang. Development of WDM driver for TMS320C6000 series of DSP's PCI interface module and high speed data transmission [J]. Modern Electronics Technique, 2006, 13(5): 22-24.
 - [14] 高志华. 基于虚拟仪器技术的自动控制系统综合检测系统的研制[J]. 现代电子技术, 2005, 12(23): 57-59.
GAO Zhi-hua. Research of automatic control complex detective system based on virtual instrument [J]. Modern Electronics Technique, 2005, 12(23): 57-59.
 - [15] 阮奇植. 可互换虚拟仪器驱动程序的开发[J]. 测控技术, 2006, 26(5): 78-80.
RUAN Qi-zhen. IVI specific driver development [J]. Measurement & Control Technology, 2006, 26(5): 78-80.
 - [16] 王哲, 焦彦军, 张新国, 等. 高性能故障录波器的方案设计[J]. 电力自动化设备, 2003, 23(3): 40-42.
WANG Zhe, JIAO Yan-jun, ZHANG Xin-guo, et al. Design of high performance fault recorder [J]. Electric Power Automation Equipment, 2003, 23(3): 40-42.

(责任编辑: 康鲁豫)

作者简介:



曹玉胜

曹玉胜(1976-), 男, 湖北襄樊人, 博士研究生, 主要从事电力系统自动控制、灵活交流输电系统、有源滤波、电力电子应用等方面的研究 (E-mail: c03261998@163.com);

陈允平(1945-2007), 男, 湖南新化人, 教授, 博士研究生导师, 博士, 主要从事电力系统继电保护、高电压技术、电力系统运行及自动化方面的研究。

(下转第 80 页 continued on page 80)

Design of UPFC supervisory control system based on DSP

CAO Yu-sheng, CHEN Yun-ping

(School of Electrical Engineering, Wuhan University, Wuhan 430072, China)

Abstract: A multiple - channel high - performance synchronous SCADA system based on DSP is developed to study the dynamic performances and system response of a physical test model of 20 kV·A UPFC under different control rules. With TI high-performance float-point DSP, the system implements synchronous parallel sampling of 36 analogs and 64 binaries with sampling rate at 100kHz, and transfers data from DSP to host memory with 4 MB/s rate via PCI bus interface chip. It has 8 output relays and a RS-232 serial communication interface to control the operation of UPFC model. The application software developed with Labwindows/CVI realizes the real-time acquisition, analysis, display and archiving of UPFC model operating data, as well as the human - machine interface to control the operation of UPFC model. Field experiments have verified these functions.

This project is supported by the National Natural Science Foundation of China(50477018).

Key words: unified power flow controller; supervision and control system; DSP; PCI