

直接接地装置 I/O 端口及接地设计

景 展¹, 余华武², 陈庆旭², 徐 波¹

(1. 南京工程学院 电力工程学院, 江苏 南京 211167;

2. 国电南京自动化股份有限公司, 江苏 南京 210003)

摘要: 介绍了变电站微机保护和测控装置接地方式的现状, 以及不同接地方式的优缺点。针对直接接地系统的微机装置中干扰入口处的信号输入/输出接口回路, 利用电阻、光耦、继电器和磁珠等器件对干扰信号进行阻尼或隔离, 在印刷电路板(PCB)布局上, 纵向划分多道干扰拦截面, 减少不同拦截面间相互耦合或窜扰, 同时结合多道电容对地的干扰泄放功能, 在抗干扰成本几乎不增加的前提下, 增强端口抗干扰水平。对直接接地系统的屏蔽地布线方法进行了研究, 提出 PCB 端口屏蔽地就近直接与内部数字地平面共地, 可以改善屏蔽接地效果。

关键词: 浮地; 直接接地; 电磁兼容; 抗干扰; 印刷电路板

中图分类号: TM 862

文献标识码: A

文章编号: 1006-6047(2010)12-0106-04

0 引言

在变电站微机保护测控装置的开发工作中, 电磁兼容(EMC)设计和验证占很大一部分工作量, 往往需要试验和修改调整才能最终达到所要求的 EMC 性能。技术上很难用理论计算来确定微机装置的设计是否达到预期的 EMC 水平。不同装置之间的任何差异都可能改变 EMC 性能。同样的电路原理在不同装置, 其 EMC 性能也可能差别很大。因此, 一方面, 装置的 EMC 必须系统性设计, 另一方面, 电路设计根据不同系统情况要做适当调整。对于变电站微机保护测控装置而言, 交流采集、开关量输入/输出、通信接口以及辅助电源等主要电路虽然不同产品设计可能各不相同, 但仍有一些共通的经验或设计原则可以借鉴。有关微机装置的 EMC 设计, 文献[1-2]从屏蔽、接地、隔离、滤波以及印刷电路板(PCB)布局布线等方面, 对一些常用 EMC 设计原则进行了阐述。文献[3-5]结合骚扰源的机理、特性和传播途径对电源、输入/输出和通信等回路的抗干扰设计进行了研究。文献[5]还对微机装置系统地采用浮地和直接接地的方式进行了探讨。本文将主要针对直接接地系统, 结合开关量输入/输出回路原理及其 PCB 布局布线, 探讨提高装置抗干扰能力的一些方法。

1 直接接地系统

关于装置系统地(即 CPU 系统数字逻辑地)采用浮地、经电容接地还是直接接地等方式的讨论已有很多, 几种方式各有优缺点^[5-9]。

浮地方式主要优点有: 由外部共模干扰引起的

流过电子线路的干扰电流很小, 对直接传入的传导干扰也有较好抑制作用, 并能避免因接地不当而产生的干扰。浮地系统电路不受大地电性能的影响。浮地可使功率地(强电地)和信号地(弱电地)之间的隔离电阻很大, 所以能阻止共地阻抗电路性耦合产生的电磁干扰。

浮地方式主要缺点有: 抗雷击和静电感应能力稍差, 存在静电积累问题, 静电和电压反击会对设备和人身产生危害^[9], 浮地优越性与实际悬浮程度相关, 对各种复杂电磁环境的应用适应性稍差。浮地系统的电路易受寄生电容的影响, 而使该电路的地电位变动, 并增加了对模拟电路的感应干扰, 因此尽量提高浮地系统的对地绝缘电阻(不低于 100 MΩ), 有利于降低进入浮地系统之中的共模干扰电流。

直接接地方式的优缺点与浮地方式基本相反, 直接接地系统的抗干扰器件接地更方便, 效果更好, 但要更加关注对高频骚扰的隔离和衰减^[5]。直接接地方式不存在静电积累问题, 但如果接地不够良好, 也会对装置的测量和正常工作产生影响。经电容接地的方式主要是为高频干扰分量提供对地的通道, 抑制分布电容的影响, 但电容对低频仍是开路, 浮地方式的缺点在低频时仍然存在^[7], 因此也衍生了经电容和电阻并联接地的一种方式, 在国外的一些微机装置中开始有这种用法。

在国产主流变电站微机保护测控装置中, 长期以来一直采用装置内部电路系统浮地的方式, 而国外的装置采用直接接地方式较多^[10]。由于各种接地方式各有优缺点, 且随着国内变电站接地技术和管理的加强, 目前国内主流二次设备厂家也出现了一些直接接地和经电容接地的保护测控产品。从实际装置运行和 EMC 试验情况看, 装置采用浮地或直接

接地,在 EMC 设计良好的情况下,都可达到表 1 中很高的 EMC 性能^[11-17]。而且从实验情况看,直接接地系统的 EMC 性能更容易实现。本文主要对直接接地的保护测控装置进行讨论。

表 1 国内外主流保护测控装置的 EMC 试验等级水平
Tab.1 EMC test level of main protection and control units

试验项目	参考标准	试验等级			
		外壳	通信	输入/ 输出	辅助 电源
静电放电	GB/T 14598.14 GB/T 17626.2	4 级 8 kV /15 kV	-	-	-
电快速瞬 变脉冲群	GB/T 14598.10	-	A 级 2 kV	A 级 4 kV	A 级 4 kV
	GB/T 17626.4	-	4 级 2 kV	4 级 2 kV	4 级 4 kV
浪涌(冲击) 线对地 /线对线	GB/T 14598.18	-	1 kV /-	2 kV /1 kV	2 kV /1 kV
	GB/T 17626.5	-	4 kV /-	4 kV /2 kV	4 kV /2 kV
射频场感应 的传导干扰	GB/T 14598.17	-	3 级	3 级	3 级
	GB/T 17626.6	-	10 V	10 V	10 V

2 开关量输入

保护测控装置中开关量输入通常路数较多,PCB 布局布线较密,因此 EMC 试验时遇到问题较多。经典的开关量输入电路比较简单,主要靠光耦隔离,这对低于表 1 的 EMC 试验一般没有问题。当 EMC 等级要求更高,器件布置紧密时,常常需要采取一些措施才能达到要求。图 1 是一块 32 路开关量输入插件的最后一路相关电路图,除 L_1 和 $C_4\sim C_6$ 属 5 V 电源公用滤波外,其余电路与其他 31 路开入相同。 R_4 左端 K32 网络接到逻辑器件的输入。最初设计的插件不含 5 V 电源滤波、 R_4 、 C_1 和 C_2 ,在做表 1 的试验时,电快速瞬变和浪涌差数百伏才能达到 4 kV。由于系统采用直接接地方式,每路开入增加 C_1 ,每组开入公共端增加 C_2 高压电容比较方便,这样将干扰在进入电路板之前泄放掉,经试验可以达到 4 kV,但这种方法占用电路板空间较多,也增加了成本。

经分析,电路中还可以进一步设计一些干扰阻尼措施,配合 PCB 干扰阻尼带设计,进一步提高抗干扰能力。参见图 1、图 2,干扰从 DI32 和 DIGND 引入,已设计有 R_1 、 R_2 2 路电阻对高频干扰进行阻尼,衰减后的干扰继续到达光耦,由于光耦原、副方之间存在杂散电容,干扰经光耦衰减后继续侵入内部逻辑系统。参见图 2,原先设计中没有电阻 R_4 阻尼和磁珠 L_1 、电容 C_4 、 C_5 滤波,因此光耦副方干扰就会直接到达逻辑系统。而增加这些器件后,光耦副方的干扰一方面经 C_4 、 C_5 对地进行释放,另一方面,调整 PCB 布局布线,通过 L_1 、 R_4 、 R_5 以及其他路类似 R_4 、 R_5 的电阻形成一条垂直的干扰阻尼带,进一步阻尼干扰。图 1 中 +5 Vin 是插件接入的 5 V 电源。参见图 2,经 3 级隔离或阻尼,使 PCB 布局形成 4 个干扰逐级衰减的域。这样设计更改后重新制板,顺利通过表 1 严酷的 EMC 试验。

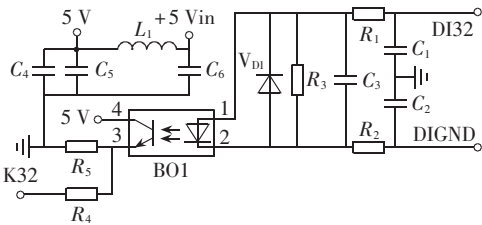


图 1 开关量输入电路
Fig.1 Digital input circuit

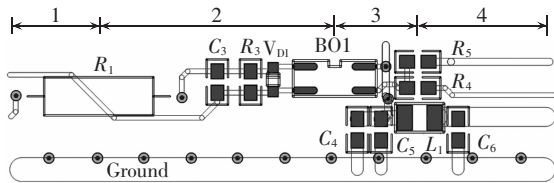


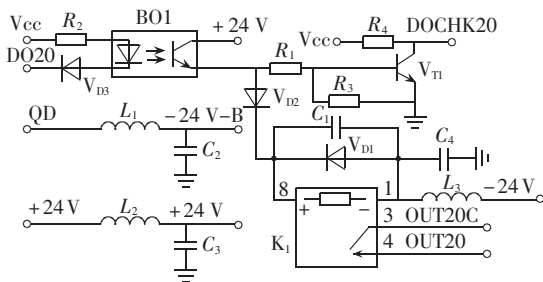
图 2 开关量输入印刷电路板图
Fig.2 PCB for digital input

直接接地系统必须有良好的接地设计。整个机箱应保证导电连续性,每个 PCB 上下边、金属小面板都与机箱构成导电连续体,并有可靠接地点。图 2 中最下方导线是地线,PCB 顶层和底层都布有该地线,通过多个过孔相连。 C_4 、 C_5 电容接地端都与地线就近相连,确保低阻抗接地,起更好的干扰泄放作用。

3 开关量输出

开关量输出板强电侧布局布线通常比开关量输入板宽松,抗干扰一般要好一些。但当出口路数较多,或由于装置整体原因,在做严酷的干扰试验时,有时也会碰到问题。一例 20 路出口的开出板在做 4 kV 快速瞬变和浪涌时,偶尔有 CPU 报开出异常告警,在改进设计,增加干扰泄放和阻尼,并重新布局后,试验通过。

开关量输出继电器通常使用装置内部 24 V 电源驱动。对于浮地系统的装置,内部的 24 V 电源通常与 5 V 逻辑电源隔离,交流耐压为 500 V。这样,外部干扰经过继电器和光耦 2 级隔离,抗干扰测试容易通过。对于直接接地系统,5 V 电源地与大地连接,24 V 电源地如果不接地,就必须达到对地 2000 V 电源交流耐压,这样增加了电源系统设计难度,而且也没必要。图 3 为 20 路出口开出板的最后一路开出及相关电路原理图(图中, K_1 为继电器, -24 V-B 是 -24 V 电源经启动闭锁开放后的输入电源),24 V 和



5 V 电源共地,并直接接地。

从干扰侵入路径看,可以把电路板划分为 3 部分,见图 4。首先,干扰通过继电器接点引入,这是干扰最强的第 1 部分,经继电器隔离衰减后,干扰到达继电器线圈,包括 V_{D1} 、 C_1 和 V_{D2} ,这是第 2 部分。原先设计不到位,此处干扰会不经阻尼到达 CPU 系统。但经设置磁珠 L_1 、 L_2 和 L_3 ,以及配合光耦 BO1 和电阻 R_1 ,在 PCB 布局上做一些调整,就增加了一道垂直的干扰阻尼带,即增加了阻尼带右侧第 3 部分区域,使得这一部分区域的 CPU 接受的干扰进一步减弱。同时,在 L_1 、 L_2 、 L_3 干扰侵入侧放置对地共模抗干扰电容 C_2 、 C_3 、 C_4 ,进一步泄放来自第 2 部分总线上的干扰,进一步提高了抗干扰能力。在直接接地系统中, C_2 、 C_3 和 C_4 采用普通低压电容即可,无需高压电容,而且可以方便可靠地就近低阻抗接地。

该 20 路密集开出的插件经改进后,顺利通过表 1 的严酷 EMC 等级测试。

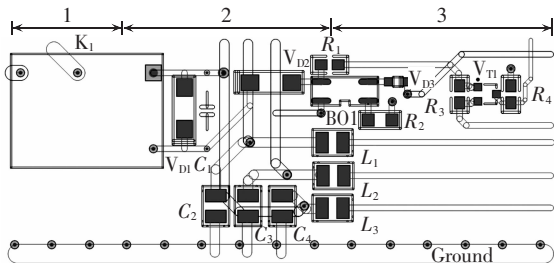


图 4 开关量输出印刷电路板

Fig.4 PCB for digital output

4 抗干扰接地

微机装置中有不少屏蔽接地,如交流小互感器的屏蔽接地,通信接口屏蔽接地,以及一些屏蔽罩接地等,通常这些接地点在电路板上需要通过单独走线连接,汇总后一点接地。对于浮地系统的装置必须这样设计,对于直接接地系统以往通常也是这样设计,但有些情况下这种设计过于保守。

图 5 是直接接地系统装置中一块以太网通信板的局部图,该板为多层 PCB 板,系统数字地通过 PCB 两边地线以及母板端子地与机箱共地。 J_1 、 J_2 是金属屏蔽外壳的光纤接口, J_3 、 J_4 是金属屏蔽外壳的 8 口 RJ45 端口。起初按图 5 在 PCB 上单独连接 J_1 ~ J_4 的屏蔽地到 PCB 边上的接地柱,以防屏蔽线干扰电流穿过 PCB 电路系统地,影响系统正常工作。但在进行快速瞬变干扰试验时,仅能通过 +2 kV 的瞬变干扰,负电压不能满足,最多只能到 -1.8 kV,特别是离接地点远的 RJ45 端口最差。进一步加粗接地线也效果甚微。经过分析,直接接地系统中数字地是接地的,而且由于多层板地层设计,干扰电流的危害很小,因此将图 5 中屏蔽地线直接就近接至内部数字地电源层和覆铜地,见图 6。重新做快速瞬变干扰试验,发现每个 RJ45 口都可达到 ± 2.5 kV 的瞬变干扰。

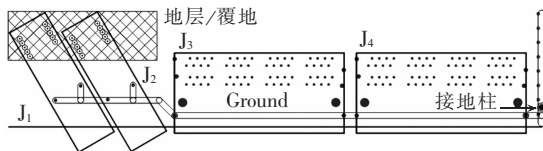


图 5 屏蔽地与逻辑地分开

Fig.5 Shield ground apart from logic ground

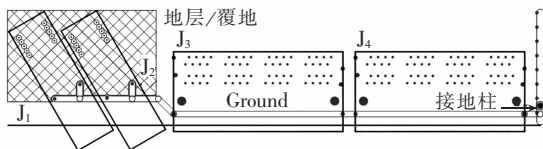


图 6 屏蔽地与逻辑地就近连接

Fig.6 Shield ground connected to nearby logic ground

这样接地对能量较低的快速瞬变干扰有利,但对其他抗干扰试验,特别是浪涌,是否可行需要进一步验证。对表 1 中 EMC 项目以及射频电磁场辐射抗扰度、工频磁场、脉冲磁场、阻尼振荡磁场、阻尼振荡波、传导发射等多项干扰进行全面试验,结果全部通过。

进一步考虑这种就近接地对直接接地系统抗干扰效果是否具有普遍性,在直接接地系统的其他不同装置中,将屏蔽地接地远端就近跨接一根短粗线到内部数字地,进行了对比试验。结果表明,原先接地线较长时,对快速瞬变和浪涌干扰都有明显的改善。当原先接地线较短,接地很好时,抗干扰性能不低于原来的性能。

对于二次设备间互联电缆的屏蔽地,由于干扰水平得到控制,在 PCB 有专用可靠接地连续地平面时,其屏蔽地可以就近接至该地平面,进一步减小接地阻抗,提高抗干扰能力。需要注意的是,屏蔽地不能就近连接到模拟地或穿过模拟地,以避免影响模拟电路性能。对于通过电缆接至一次设备的端口,或远距离通信连接端口,不建议其屏蔽地与装置系统地随意就近连接,以避免电缆屏蔽层上可能出现的大干扰电流穿过内部电路地系统。

5 结论

在开关量输入/输出等前端端口回路中,合理增加电容泄放回路,增加电阻、磁珠等阻尼抗干扰器件,并配合 PCB 布局布线,设立干扰阻尼带,可以提高端口的抗干扰能力,这些方法对浮地系统同样具有借鉴意义。对地共模抗干扰电容在直接接地系统中能够更容易、更可靠地实现低阻抗接地。直接接地系统中,屏蔽地就近接到低阻抗的内部数字地平面,可提高装置的抗干扰能力。本文介绍的方法已在电力系统测控装置和可编程逻辑控制器产品中得到良好应用。

参考文献:

- [1] 骆飞,王富荣,王海霞. 微机继电保护的电磁兼容[J]. 电子质量, 2004(4): 33-35.

- LUO Fei,WANG Furong,WANG Haixia. The EMC of micro-computer-based protective relay[J]. Electronics Quality,2004(4): 33-35.
- [2] 周冰航,周有庆,刘敏. 变电站微机保护装置的电磁兼容研究[J]. 继电器,2008,36(10):1-4.
ZHOU Binghang,ZHOU Youqing,LIU Min. Research on the EMC of microprocessor-based protection for substation[J]. Relay,2008, 36(10):1-4.
- [3] 程利军. 微机继电保护装置电磁兼容研究[D]. 北京:华北电力大学电气工程学院,2001.
CHENG Lijun. Research on electromagnetic compatibility for the microprocessor based protective relay [D]. Beijing:North China Electric Power University,2001.
- [4] 王剑乔. 微机保护装置的电磁兼容研究[D]. 保定:华北电力大学电气工程学院,2004.
WANG Jianqiao. Research on electromagnetic compatibility for the microprocessor based protective equipment [D]. Baoding:North China Electric Power University,2004.
- [5] 曹小拐. 超高压变电站微机保护的电磁兼容研究[D]. 北京:华北电力大学电气工程学院,2003.
CAO Xiaoguai. The EMC research on microcomputer-based protective relays of UHV substations[D]. Beijing:North China Electric Power University,2003.
- [6] 汉泽西,李彪,郭正虹. 接地抗干扰技术的探讨[J]. 测控技术, 2007,26(12):74-77.
HAN Zexi,LI Biao,GUO Zhenghong. Discussion of grounding anti-interference technique[J]. Measurement & Control Technology, 2007,26(12):74-77.
- [7] 王幸之,王雷,翟成,等. 单片机应用系统抗干扰技术[M]. 北京:北京航空航天大学出版社,2001:86.
- [8] 丁小东. 电子设备的接地和接地设计[J]. 环境技术,2001(1): 32-36.
DING Xiaodong. Ground and ground design for electronic equipment[J]. Environmental Technology,2001(1):32-36.
- [9] 吴胤旻. 变电所地电位干扰防护措施研究[J]. 机电信息,2009 (24):149-150.
WU Yinmin. Study of protective measures of substation ground potential interference [J]. Mechatronic Information, 2009 (24): 149-150.
- [10] 李宾皑. 电力系统二次设备的接地和接地铜排的敷设[J]. 华东电力,2005,33(9):60-63.
- LI Bin'ai. Ground of power system secondary equipment and laying of ground copper bars[J]. East China Electric Power,2005, 33(9):60-63.
- [11] 国家质量技术监督局,全国量度继电器和保护设备标准化技术委员会. GB/T 14598.14 量度继电器和保护装置的电气干扰试验 第 2 部分:静电放电试验[S]. 北京:中国标准出版社,1999.
- [12] 中华人民共和国国家质量监督检验检疫总局,中国国家标准化管理委员会. GB/T 17626.2 电磁兼容 试验和测量技术 静电放电抗扰度试验[S]. 北京:中国标准出版社,1999.
- [13] 中华人民共和国国家质量监督检验检疫总局,中国国家标准化管理委员会. GB/T 14598.10 电气继电器 第 22-4 部分:量度继电器和保护装置的电气骚扰试验-电快速瞬变/脉冲群抗扰度试验[S]. 北京:中国标准出版社,2007.
- [14] 中华人民共和国国家质量监督检验检疫总局,中国国家标准化管理委员会. GB/T 17626.4 电磁兼容 试验和测量技术 电快速瞬变脉冲群抗扰度试验[S]. 北京:中国标准出版社,2008.
- [15] 中华人民共和国国家质量监督检验检疫总局,中国国家标准化管理委员会. GB/T 14598.18 电气继电器 第 22-5 部分:量度继电器和保护装置的电气骚扰试验-浪涌抗扰度试验[S]. 北京:中国标准出版社,2007.
- [16] 中华人民共和国国家质量监督检验检疫总局,中国国家标准化管理委员会. GB/T 17626.5 电磁兼容 试验和测量技术 浪涌(冲击)抗扰度试验[S]. 北京:中国标准出版社,2008.
- [17] 中华人民共和国国家质量监督检验检疫总局,中国国家标准化管理委员会. GB/T 17626.6 电磁兼容 试验和测量技术 射频场感应的传导骚扰抗扰度[S]. 北京:中国标准出版社,2008.

(编辑:柏英武)

作者简介:

景 展(1971-),女,河南商丘人,讲师,硕士,从事电力系统测量与控制研究工作(E-mail:zhqyh@sohu.com);

余华武(1970-),男,安徽全椒人,高级工程师,硕士,从事电力系统自动化产品开发工作;

陈庆旭(1974-),男,黑龙江北安人,工程师,主要从事变电站自动化方向的研究工作;

徐 波(1971-),女,陕西西安人,讲师,硕士,从事电力电子技术研究工作。

Design of I/O ports and grounding for solidly grounded equipment

JING Zhan¹, YU Huawu², CHEN Qingxu², XU bo¹

(1. School of Power Engineering, Nanjing Institute of Technology, Nanjing 211167, China;

2. Guodian Nanjing Automation Co., Ltd., Nanjing 210003, China)

Abstract: The present grounding modes of the microcomputer protection and control units in substations are introduced with their merits and demerits. To enhance the anti-interference capability with little additional cost for the input and output circuits of solidly grounded microcomputer units, where the interferences enter, the resistor, optocoupler, relay or magnetic bead could be used to damp or isolate the interference, the vertical multi-barrier design of PCB (Printed Circuit Board) applied to reduce the intercoupling and the multi-capacitor mode adopted to discharge interference. The shield ground disposal of solidly grounded system is studied. It is proposed to directly connect the shield ground of PCB ports with the nearby internal logic ground plane, which improves the effect of shield.

Key words: floating ground; solid ground; EMC; anti-interference; PCB