

# 适用于行波传变的电子式互感器信号采集 与合并单元的设计与实现

董义华<sup>1</sup>, 孙同景<sup>1</sup>, 徐丙垠<sup>2,3</sup>

(1. 山东大学 控制科学与工程学院, 山东 济南 250061; 2. 山东理工大学 电气技术研究所, 山东 淄博 255049;  
3. 科汇电气自动化公司, 山东 淄博 255087)

**摘要:** 提出了一种实现宽频带数据传输的电子式电流互感器方案。该设计方案包含了普通信号功能模块和行波信号处理模块, 可同时满足数字化变电站间隔层设备的普通信号处理要求和行波测距等设备的暂态行波信号处理要求; 在采集端采用分路采集的方式, 后续的数据处理利用现场可编程门阵列(FPGA)器件。试验结果表明, 运用了所提方案的电子式电流互感器, 可正确还原原始信号、采集/处理/传送行波信号, 满足行波传输的要求。

**关键词:** 电子式互感器; 采样; 行波信号; 频带宽度; 现场可编程门阵列

**中图分类号:** TM 452

**文献标识码:** B

**DOI:** 10.3969/j.issn.1006-6047.2013.03.025

## 0 引言

基于暂态行波信号的行波测距等装置是变电站中的重要设备, 其所需的有效信号频带宽度较高, 达到 MHz 级, 即使考虑线路阻波器的影响, 所需频带宽度也要达到 500 kHz, 而现有的电子式互感器的采样频率多在 12.8 kHz 级以下<sup>[1]</sup>, 这就影响了基于暂态行波信号的行波测距等设备在数字化变电站中的推广应用。

本文以某型号纯光型电子式电流互感器为转换头, 提出并设计了一种实现宽频带数据传输的电子式电流互感器方案。该设计方案在采集端采用分路采集的方式, 后续的数据处理利用现场可编程门阵列(FPGA)器件, 设计了能够同时满足数字化变电站间隔层设备的普通信号(相对行波而言)和行波测距等设备的暂态行波信号要求的宽频带电子式电流互感器。

## 1 IEC61850 标准下的采样值数据集及传输分析

### 1.1 IEC61850-9-2 特定通信服务映射映射到 ISO/IEC8802-3 的采样值简述

IEC61850-9-2 采用标准以太网为链路, 传送的数据和内容均可配置, 数据共享方便, 能灵活满足数字化变电站的需求。IEC61850-9-2 支持基于模型的灵活数据映射, 对 ASCII 模型的支持很完备, 可以直接映射到数据链路层的“SendMSVMessage”服务, 也支持向 MMS 的映射, 通过“GetMSVCBVlaues/SetMSVCBVlaues”等控制服务可重新设定输入通道数、采样频率等参数, 支持对数据集的更改和对数据对象

的直接访问; 帧格式可灵活定义, 并支持单播方式<sup>[2]</sup>。

### 1.2 行波信号在 IEC61850 标准下的传输分析

基于普通信号的间隔层设备, 所需的数据采样频率较低, 在向同一个接收设备传送采样值的合并单元(MU)不超过 3 个的前提下, 完全可以实现正常的数据传输。基于暂态信号的行波测距等装置, 所需频带宽度达到 MHz 级, 即使考虑线路阻波器的影响, 频带宽度也要达到 500 kHz。按照 Nyquist 采样定理, 即使在 500 kHz 的频带宽度下, 采样频率至少达到 1 MHz, 才能最大限度地还原原始信号。假定遵循 IEC61850-9-2 的采样值包含 7 个电流量、5 个电压量, 其最大以太网帧报文长度为 159 Byte(其中包括 26 Byte 以太网报头、4 Byte 优先权标记、8 Byte 以太网型、2 Byte ASN.1 标记、2 Byte 块数目、12 Byte 帧间隔, 共占 54 Byte, 报文有效长度为 105 Byte)。如果采样频率较低, 设定采样频率为 4.8 kHz, 只有 1 个合并单元, 每路大约需要带宽 6 MHz, 则在百兆链路和不超过 15 个合并单元的前提下, 可以实现数据的实时传输。现有的电子式互感器的采样频率多在 12.8 kHz 级以下<sup>[3]</sup>, 在不超过 3 个合并单元的前提下, 实际均可实时传输遵循 IEC61850-9-2 的采样值。行波的有效信号带宽较宽, 采样频率较高, 如果物理层仍然选择 100 Base-FX 光纤传输系统, 报文格式一致, 则百兆链路无法满足行波信号的实时传输。吉比特以太网的光纤传输系统已经开始应用, 如果物理层选择吉比特以太网的光纤传输系统传输信号, 仅可以实现单路行波信号的传输, 而基于普通信号(相对行波而言)的间隔层设备无需如此高的采样频率, 造成了网络资源的浪费。IEC61850-9-2 的帧格式可灵活定义, 可以根据行波传输的时延要求组帧, 在实时性和数据带宽之间找一个平衡点, 在百兆

链路下实现行波信号的传输。

基于上述内容,在不增加模拟传感头的前提下,本文提出了通过分路采集的方式研制宽频带电子式电流互感器的方案。该方案可同时满足 IEC61850 标准下的基于普通信号的间隔层设备和基于暂态行波信号的行波测距等设备要求。

## 2 行波信号的功能模块分析与方案实现

行波信号的功能模块主要分 5 个部分,以 3 路模拟量输入为例,其功能模块如图 1 所示。

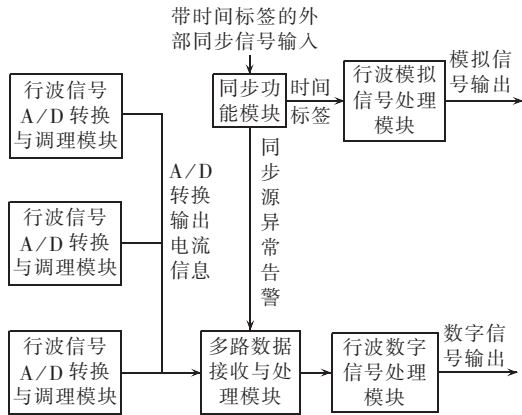


图 1 行波信号功能模块

Fig.1 Functional module of traveling-wave signal

### 2.1 行波信号 A/D 转换与调理模块

行波信号 A/D 转换与调理模块实现见图 2。

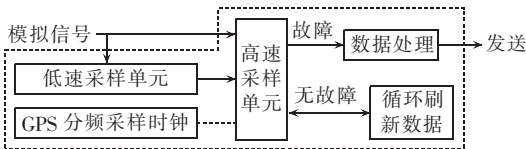


图 2 行波信号 A/D 转换与调理模块

Fig.2 A/D conversion and conditioning module of traveling-wave signal

电流被转换成一个可以放大和 A/D 转换的电压信号后,系统对该电压信号进行采样保持。系统所需要的行波信号频率较高,所以先后通过高通滤波和低通滤波,仅保留有用的行波信号。因为现场干扰源较多,采样频率很高,如果所有数据实时传输,必将引起系统的额外负担,所以数据在进入 FPGA 进一步处理前,加入判断机制,低速采样环节判断是否发生故障,如果发生故障,高速采样环节对行波信号进行采样、存储和处理,否则循环刷新数据。行波信号频率较高,暂态过程很短,高速采样环节必须具备多次、连续、实时、无死区的超高速数据采集功能,采样存储的原理如图 3 所示。

采用的数据采样率为每秒 1 M 样本数,采样精度为 14 bit。FPGA 的先入先出(FIFO)队列构成高速 A/D 转换的采样缓存区,数据转换速度较快,利用

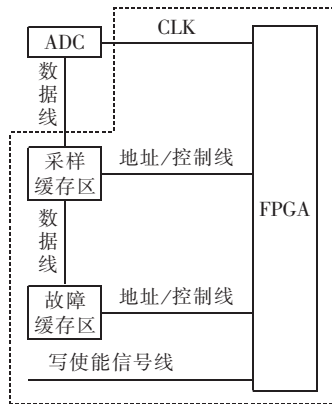


图 3 采样存储原理框图

Fig.3 Schematic diagram of sample storage

FPGA 控制时序和数据传输,一个相对稳定的外部晶振时钟源直接输入到 FPGA,经数字时钟管理模块(DCM)分频后作为 FIFO 队列和模数转换器(ADC)的时钟源。A/D 转换时钟和 FIFO 写时钟为同一时钟源,自上电起,ADC 和时钟电路一直处于工作状态,持续进行数据的转换,但数据是否写入故障缓存区,由低速采样单元发出的写使能信号来决定。当写使能信号有效时,FPGA 控制采样缓存区数据迅速传送到故障缓存区中并进行相应处理,其传送速度和 ADC 转换速度一致,整个过程由 FPGA 控制完成。A/D 转换数据的输出和转换时钟有一定的相位差,在 FPGA 内部通过延时或时钟管理器来满足建立时间和保持时间。FPGA 将高速采集到的行波数据编码,加入校验码,按照一定格式组帧,通过专用链路传送给合并单元。另外,为了通用性,设置了可以通过光纤头接收外部输入的同步采样信号部分,高速 ADC 可以通过外部的时钟分频信号频率进行采样,如果没有外部时钟信号输入,则按照 DCM 分频的频率进行采样。

### 2.2 同步功能模块

同步时钟在接收站端输入信号(一般来自于 GPS 接收机的输出)后,保证全站的合并单元时钟同步。行波信号的同步有 2 种选择:一种是合并单元给各路 ADC 发送同步的启动转换信号,其频率应符合行波采样频率要求,其命令格式及传输速率可根据实际情况自定义;另外一种是在采集端采用固定晶振频率分频采样,然后在合并单元内采用插值法同步。考虑到行波原理测距或保护对数据精度要求相对较低,在采集端采用高稳定、高精度的晶振后,采样频率通过内置时钟调节,每秒产生固定的采样脉冲信号触发 ADC 芯片进行采样,然后在合并单元部分用最简单的线性插值法实现数据同步是满足要求的。笔者根据现场要求采用的是第 2 种方式,即在合并单元内部进行最简单的线性插值法实现数据同步。

### 2.3 多路数据接收与处理模块

多路数据接收与处理模块仅处理电流故障信息,但故障信息量较大,所以最多设置处理 6 路的信息量,FPGA 接收 6 路 A/D 转换电路发送的串行数字信号,在可能到来的起始位启动计数器,当计数器连续计数达到规定的值时,确认为数据起始位,计数器清零,开始采样数据,重复上述步骤直至停止位被采样。然后将数据传送给行波模拟信号处理模块和行波数字信号处理模块。数据通信环境比较恶劣,传输的数据由于噪声和干扰的影响,容易发生畸变而造成误码(差错),需要加入差错控制码,使不可靠的通信链路变成可靠链路,因此采用串行通信广泛使用的循环冗余校验(CRC)对各路 A/D 转换输出的数据有效性进行检验,CRC 在 FPGA 中较容易用硬件电路实现。如果判断传输中有误码,保留该数据并告知此路数据错误。各路数据到达合并单元的时刻不一致,需 FPGA 利用 FIFO 队列对到达的各路数据进行正确排序,使得从 FIFO 队列输出的数据是按照第 1、2、...、6 路正确顺序排列。如果传输介质出现故障,导致某路数据无法传输,需不影响其他各路数据的处理和传输<sup>[4]</sup>,此问题可以通过设置最长等待时间来解决。如果有效信息在最长等待时间内没有到达,则认为该路数据通信出现问题,并向行波测距等设备发出告警。

### 2.4 行波数字信号处理模块

数字信号处理器(DSP)在接收到 FPGA 发送的中断信号后,读取缓冲区内的数据,对接收到的行波数据进行相应的数字滤波,给数据包打上正确的时标,按照 IEC61850-9-2 要求的标准格式组帧编码,由光纤收发器通过光纤将数据发送到行波测距等设备。

IEC61850-9-2 中支持基于 ISO/IEC8802-3 的采样值传输,帧格式定义灵活,为高速采样的行波采样值传输提供了可能。试验时采用的规约只支持 SendMSVMessage 服务,不支持 MMS,数据通信为单向组播,从合并单元传向智能电子设备。模块按照 ASN.1 的基本编码规则对采样数据编码,1 个协议数据单元(APDU)对应 3 个应用服务数据单元(ASDU),帧格式为:8 Byte 前导码+12 Byte MAC 首部+4 Byte 优先级+2 Byte 以太网类型+8 Byte 以太网类型 PDU+APDU+4 Byte 帧校验序列。1 帧中的采样数据为每个通道 100 点,3 个通道共 300 点,大约占用 50 MHz 的带宽,100 MHz 的通道显然可以实现数据的传输,只是占用带宽较大。试验发现,组帧时间延迟、前级及合并单元的数据处理延迟、数据通道传输延迟的总和虽然较大,但在补偿后,满足行波测距设备的要求。

### 2.5 行波模拟信号处理模块

为了适应现有的需要输入模拟信号的设备需

求,设置了本模块。合并单元接收几路的电流信号,模拟输出接口也应有几路的模拟输出。为减小误差,采用了多通道并行数据数模转换器(DAC)进行数模转换,FPGA 完成 DAC 的多路控制。DAC 的参考源固定,额定数字输入的情况下,数模转换得到的模拟输出不一定是电子式互感器标准规定的额定模拟输出,所以在 DAC 后面加入放大器调整模拟输出。数模转换后,可能存在干扰噪声,必须进行滤波处理,整个系统存在时延,而且滤波器也会带来较大的相移,则在滤波器后面加入移相器来获得与被测信号一致的相位。

## 3 普通信号的功能模块分析与方案实现

普通信号的采集与合并单元功能模块主要分为 4 个部分,以 3 路模拟量输入为例,其功能模块如图 4 所示。

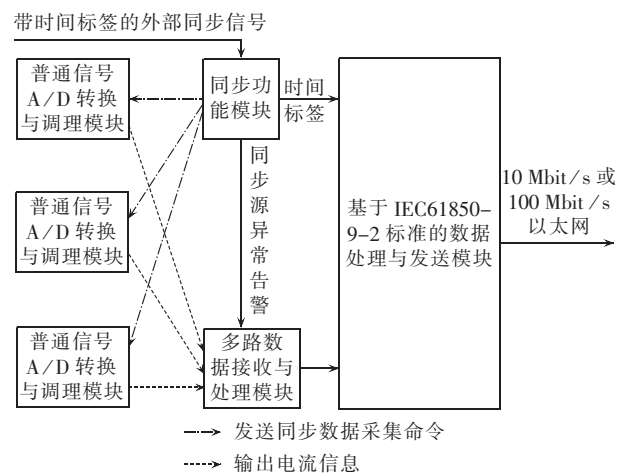


图 4 普通信号功能模块

Fig.4 Functional module of common signal

### 3.1 普通信号 A/D 转换与调理模块

电流信号经过调理转换成一个可以放大和 A/D 转换的电压信号,通过开关电容滤波器滤除高频噪声,由高速 A/D 按照同步采样的频率进行模数变换。FPGA 对 A/D 转换的数字信号进行编码,加入校验码,按照一定格式组帧,通过专用链路传送给合并单元。过零比较电路和锁相环电路进行测量时每周期相位的锁定,FPGA 接收同步转换的信号,使得 A/D 按照要求的采样频率同步采样。

### 3.2 同步功能模块

同步的目的是全站的合并单元能提供同一时刻的电压、电流信号供继电保护二次设备使用<sup>[5]</sup>。

同步时钟在接收站端输入信号(一般来自于 GPS 接收机的输出)后,FPGA 通过对高精度、高稳定度的晶振时钟分频来产生满足采样率要求的同步采样命令,通过光纤给各路 ADC 发送同步转换命令,其命

令格式及传输速率可根据实际情况自定义。理想情况下,合并单元发送的采样命令是等间隔的,但由于晶振时钟误差的存在,这是无法做到的。随着时间的推移,误差累计增大,而且初始相位也不一致,这是差动保护所不允许的。多个合并单元每隔 1 s 被强制同步一次,在秒脉冲间隔内则依靠各自的晶振保证采样频率的恒定。如果外部秒脉冲丢失或者受到干扰,一边发出告警信息,一边实时跟踪并判断秒脉冲信号是否恢复,采样命令按照晶振时钟继续执行。

### 3.3 多路数据接收与处理模块

多路数据接收与处理模块的主要任务是接收 12 路 A/D 转换电路发送的串行数字信号,对其进行校验、排序后送入 DSP 进行处理。该模块与行波信号的多路数据接收与处理模块的功能相似,只是要处理 12 路的 A/D 转换电路发送的串行数字信号,其中包括电压和电流的数字信号。

### 3.4 基于 IEC61850-9-2 标准的数据处理与发送模块

DSP 编程灵活、运行速度快、数据通信能力强,用来完成合并单元的数字滤波、相位补偿和对数据组帧编码。

ADC 带来噪声和 高频分量,输出的数字量和实际的电流值之间存在相位误差,所以需对信号进行滤波、相位补偿。DSP 在接收到 FPGA 发送的中断信号后,读取缓冲区内的数据,对数据进行相位补偿,打上正确的时间标签和进行定标运算后,按照 IEC61850-9-2 要求的格式组帧编码,然后把该数据发送到网络适配器,由其通过双绞线发送到间隔层相关设备。

## 4 装置试验验证

电子式互感器的普通信号处理模块部分已相对成熟,所以本试验针对行波信号功能模块采用了 2 种试验方式来验证装置的可行性。

### 4.1 行波信号功能模块试验 1

试验验证方式如图 5 所示,信号发生器产生如正弦波的 0.8 MHz 的高频信号,一路直接输入到示波器,另一路输入到电子式互感器的采集端,经过合并单元处理后,通过合并单元的行波模拟信号处理模块后输出到示波器。

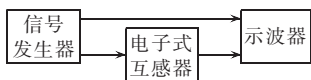
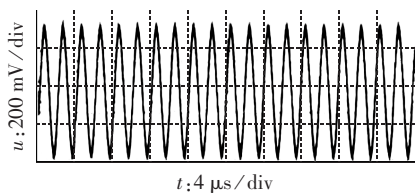


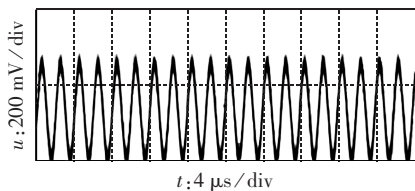
图 5 高频信号测试框图

Fig.5 Block diagram of high-frequency signal test

对 2 路波形不同位置的形状、幅值和相位进行比较,以确定装置是否能正确还原原始信号,试验结果如图 6 所示。



(a) 原始波形



(b) 处理后的波形

图 6 高频信号测试结果图

Fig.6 Results of high-frequency signal test

由图 6 可见,2 路波形的形状基本一致;因为经过处理的信号过滤掉了部分行波测距装置不需要的频段信号而导致两者的幅值有差异;经过处理的信号和直接输入信号的不同步性导致了相位不同,但相位差基本一致。试验结果说明装置能正确处理高频信号。

### 4.2 行波信号功能模块试验 2

试验验证方式如图 7 所示,模拟实际故障发生,3 路电流信号输入到电子式互感器的采集端,经过合并单元后,接入到行波测距装置 XC-21,其线路参数参考某变电站实际的线路参数进行设置,对 3 路电流信号采集后进行分析、处理。

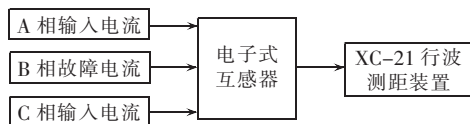


图 7 行波测距测试故障信号框图

Fig.7 Block diagram of traveling-wave fault location test

模拟实际故障发生,故障信号经装置的数据采集和合并单元的处理后发送至行波测距装置,行波测距装置对故障信号录波和测距处理,结果如图 8 所示。对图中曲线进行分析得出:线路故障相为 B 相,A 相和 C 相有耦合的行波信号但非故障相,这与模拟故障一致;故障的测距结果为 0 km,即无法准确测得故障距离,这是因为受实验室条件的限制,模拟故

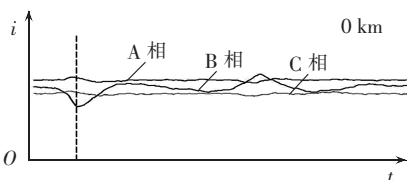


图 8 行波测距装置录波和测距结果图

Fig.8 Results of traveling-wave fault location and corresponding wave record

障无法和实际故障完全一样,且单端行波测距原理是利用线路故障后线路一端(本端)测量点提取的第1个正向行波浪涌与其在故障点反射波之间的时延计算本端测量点到故障点之间的距离,但模拟故障时,是由直流电源冲击来模拟B相故障发生,这样故障行波就无法在故障点产生反射波,这就导致行波测距装置无法进行测距算法处理,图中显示的测距结果与模拟故障的实际情况相吻合。试验结果说明装置能正确采集、处理和传送行波信号,满足行波传输的要求。

## 5 结论

基于电子式互感器的行波测距系统已在江西兴国智能化站和延安750 kV变电站智能化改造中正式投入运行。智能变电站通用规约 IEC61850 对于基于行波信号的行波测距等装置未作具体规定,限制了其在智能化变电站中的应用。本文提出的方案解决了基于暂态行波信号的行波测距等装置在智能化变电站中的应用难题,其性能和稳定性仍需实际运行的检验。下一步工作争取在采集端利用过采样技术,取消采集端的同步采集信号,使普通信号和行波信号共用一个采集端和合并单元,根据间隔层设备的采样频率需求,在合并单元部分进行重采样,通过重采样实现数据同步并获得间隔层设备需求频率的数据。

## 参考文献:

- [1] 国家电网公司. Q/GDW\_396—2009 IEC61850 工程继电保护应用模型[S]. [S.l.]:IEC,2010.
- [2] IEC. IEC61850-9-2 Communication networks and systems in substations part 9-2:Specific Communication Service Mapping (SCSM) sampled values over ISO/IEC8802-3[S]. [S.l.]:IEC,2004.
- [3] 王立辉,许扬,陆于平,等. 数字化变电站过程层采样值时间同步性分析及应用[J]. 电力自动化设备,2010,30(8):37-40.  
WANG Lihui,XU Yang,LU Yuping,et al. Synchronized sampling of process layer in digital substation[J]. Electric Power Automation Equipment,2010,30(8):37-40.
- [4] 施慎行,任立,刘泽宇,等. 符合 IEC61850 标准的行波电流选线装置[J]. 电力自动化设备,2011,31(3):131-134.  
SHI Shenxing,REN Li,LIU Zeyu,et al. Faulty feeder selector based on traveling wave according to IEC61850 standard[J]. Electric Power Automation Equipment,2011,31(3):131-134.
- [5] 曹团结,尹项根,张哲,等. 电子式互感器数据同步的研究[J]. 电力系统及其自动化学报,2007,19(2):108-113.  
CAO Tuanjie,YIN Xianggen,ZHANG Zhe,et al. Discussion on data synchronization of electronic instrument transformers[J]. Proceedings of the CSU-EPSA,2007,19(2):108-113.
- [6] IEC. IEC61850-5 Communication networks and systems in substations part 5:communication requirements for functions and device models[S]. [S.l.]:IEC,2003.
- [7] IEC. IEC60044-8 Instrument transformers part 8:electronic current transformers[S]. [S.l.]:IEC,2002.
- [8] 徐雁,向柯,肖霞. 一种基于 FPGA & DSP 的电子式互感器数字接口实现方案[J]. 高电压技术,2006,42(3):208-210.  
XU Yan,XIANG Ke,XIAO Xia. Realization of the digital interface in electronic instrument transformer based on FPGA & DSP[J]. High Voltage Engineering,2006,42(3):208-210.
- [9] 殷志良,刘万顺,秦应力,等. 一种基于 FPGA 技术的电子式互感器接口实现新方法[J]. 电力系统自动化,2004,28(14):93-99.  
YIN Zhiliang,LIU Wanshun,QIN Yingli,et al. A new FPGA-based method for realizing the interface to electronic instrument transformer[J]. Automation of Electric Power Systems,2004,28(14):93-99.
- [10] 刘琨,周有庆,彭红海,等. 电子式互感器合并单元(MU)的研究与设计[J]. 电力自动化设备,2006,26(4):67-71.  
LIU Kun,ZHOU Youqing,PENG Honghai,et al. Research and design electronic transducer merging unit[J]. Electric Power Automation Equipment,2006,26(4):67-71.
- [11] 乔洪新,黄少锋,刘勇. 基于二次插值理论电子式互感器数据同步的研究[J]. 电力系统保护与控制,2009,37(15):48-52.  
QIAO Hongxin,HUANG Shaofeng,LIU Yong. Discussion on data synchronization of electronic current transducer based on quadratic interpolation[J]. Power System Protection and Control,2009,37(15):48-52.
- [12] 殷志良. 数字化变电站中采样值同步技术研究[J]. 华东电力,2008,36(7):38-41.  
YIN Zhiliang. Synchronization of sampled values in digital substation[J]. East China Electric Power,2008,36(7):38-41.
- [13] 张园园,龚庆武. 基于 IEC61850 的数字化变电站开关设备接口装置[J]. 电力自动化设备,2009,29(1):108-111.  
ZHANG Yuanyuan,GONG Qingwu. Switchgear interface equipment of digital substation based on IEC61850[J]. Electric Power Automation Equipment,2009,29(1):108-111.
- [14] 刘慧源,郝后堂,李延新,等. 数字化变电站同步方案分析[J]. 电力系统自动化,2009,33(3):55-58.  
LIU Huiyuan,HAO Houtang,LI Yanxin,et al. Research on a synchronism scheme for digital substations[J]. Automation of Electric Power Systems,2009,33(3):55-58.
- [15] 童晓阳,李岗,陈德明,等. 采用 IEC61850 的变电站间隔层 IED 软件设计方案[J]. 电力系统自动化,2006,30(14):54-57.  
TONG Xiaoyang,LI Gang,CHEN Deming,et al. IEC61850 based software design scheme of bay level IED in substation[J]. Automation of Electric Power Systems,2006,30(14):54-57.
- [16] 葛耀中. 新兴继电保护和故障测距的原理与技术[M]. 西安:西安交通大学出版社,2007:256-333.

## 作者简介:

董义华(1976-),男,山东潍坊人,博士研究生,研究方向为基于高频电子式互感器的智能故障测距系统(E-mail: dongyihua163@163.com);

孙同景(1948-),男,山东菏泽人,教授,博士研究生导师,主要研究方向为工业自动化、计算机先进控制、智能系统;

徐丙垠(1961-),男,山东滕州人,教授,博士研究生导师,主要研究方向为电力线路故障监测、配电自动化、智能配电网。

(下转第 161 页 continued on page 161)

of smart grid at information age[J]. Power System Technology, 2009,33(13):18-19.

[10] 毕文辉,严楠,崔德邦. 数据采集系统中 A/D 转换器的正确选择[J]. 计量与测试技术,2009,36(4):20-22.

BI Wenhui,YAN Nan,CUI Debang. How to select the A/D converter correctly in DAQ[J]. Test and Measurement Technology,2009,36(4):20-22.

[11] 潘小波,吴彩林. MAX1320 及其在电能质量监测仪数据采集中的应用[J]. 国外电子测量技术,2007,26(9):62-65.

PAN Xiaobo,WU Cailin. MAX1320 and its application in the

data-acquisition of the electric power quality monitoring instrument[J]. Foreign Electronic Measurement Technology,2007,26(9):62-65.

[12] 李宁. 基于 MDK 的 STM32 处理器开发应用[M]. 北京:北京航空航天大学出版社,2008:283-387.

作者简介:  
支艳华(1986-),女,河南周口人,硕士研究生,主要从事建筑电气设计工作(E-mail:iris86\_23@sohu.com)。

Digital technology of low-voltage distribution cabinet

ZHI Yanhua,WANG Jinquan,TANG Youhuai,LIU Yuan  
(Engineering Institute of Engineering Corps,PLA University of Science and Technology,Nanjing 210007,China)

**Abstract:** A digital distribution cabinet is designed based on STM32F103 high-performance microprocessor and RealView MDK software,which makes full use of the rich peripheral interfaces of STM32F103 to detect different parameters with the externally expanded circuits,such as the voltage and current of feeders,the temperature of bus connectors,the environmental temperature and humidity inside cabinet and the switch status,calculates the active power,reactive power,apparent power,power factor,frequency and harmonics,and transfers these parameters to host computer via CAN bus to realize its real-time monitoring and remote control. Test results show the trial operation of the system is stable and reliable.

**Key words:** distribution cabinet; digitization; microprocessor chips; CAN bus; design

.....  
(上接第 151 页 continued from page 151)

Design and implementation of electronic transformer signal acquisition and merging unit for traveling-wave transfer

DONG Yihua<sup>1</sup>,SUN Tongjing<sup>1</sup>,XU Bingyin<sup>2,3</sup>  
(1. School of Control Science and Engineering,Shandong University, Ji'nan 250061,China;  
2. Shandong University of Technology,Zibo 255049,China;  
3. Kehui Power Automation Co.,Zibo 255087,China)

**Abstract:** A design scheme of electronic current transformer is proposed for broadband data transmission, which includes the common signal functional module and the traveling-wave signal processing module to meet the requirements of digital substation for the common signal processing of bay-level devices and the transient traveling-wave signal processing of traveling-wave fault location devices. The multi-channel data acquisition mode is applied at data collection terminal and the field programmable gate arrays are used for the follow-up data processing. Experimental results show that,the designed electronic current transformer can restore the original signal correctly and collect/process/transfer the traveling-wave signal,which meets the requirements for traveling-wave transmission.

**Key words:** electronic transformer; sampling; traveling-wave signal; bandwidth; Field Programmable Gate Arrays(FPGA)