

基于时间数字转换器的数字输出 电子式互感器校验系统

范洁¹,程含渺²,季欣荣¹,陈刚¹,周玉¹,陈霄¹,易永仙¹

(1. 江苏省电力公司电力科学研究院,江苏 南京 211103;2. 华中科技大学 电气与电子工程学院,湖北 武汉 430074)

摘要: 为了提高基于高精度采集卡的数字输出电子式互感器校验系统的相位测量精度,分析了其相位测量误差产生的原因。基于此,提出通过时间数字转换器(TDC)测量采集卡从触发采样到开始采样的时间差,再将时间差换算为角度以校正相位,给出了所提方法在校验系统中的实现方法。对应用所提方法的校验系统的准确度进行理论分析,结果表明其测量准确度为0.05级,可用于校验精度为0.2级及以下的电子式互感器。

关键词: 电子式互感器; 校验系统; 采样; 非同步; 时间数字转换器; 相位校正; 测量误差

中图分类号: TM 743

文献标识码: A

DOI: 10.3969/j.issn.1006-6047.2014.10.027

0 引言

随着智能电网的推广建设,具有数字输出的电子式互感器被大量应用于数字化变电站。为了确保测量准确性,需要定期对已投运的电子式互感器的准确度进行校验。根据电子式互感器现场校验规范,新投运的电子式互感器校验周期为1 a,实际可能更短^[1]。因此需要研究数字输出电子式互感器校验系统。

针对数字输出电子式互感器校验系统的相关研究已经有很多,且取得了一定成果。早在1999年,瑞典CHALMERS大学的Jon Ivar Juvik等人就研究出了一种数字量输出的互感器校验仪^[2]。2004年,加拿大的B. Djokic等人研究出了数字量输出电子式互感器校验仪,兼容IEC60044-7/8、IEC61850-9等协议^[3]。国内近几年对数字输出电子式互感器校验系统也进行了研究。文献[4]和文献[5]提出了基于高精度采集卡构成的电子式互感器校验系统,但该系统不能克服由于采集卡触发采样和开始采样非严格同步(以下简称非同步)造成的相位测量误差,使得校验系统整体准确度等级受到角差测量准确度制约。文献[6]和文献[7]提出的同步方式能有效克服采集卡非同步造成的相位测量误差,但其缺陷是同步信号是由采集卡的采样时钟分频而来,不能接收外同步信号,只能由校验系统发出同步信号。

综观目前已有的电子式互感器校验系统,根据A/D转换单元的区别,基本分为嵌入式A/D方案和采集卡方案。嵌入式A/D方案即使用A/D转换芯片实现A/D转换,虽然优点很突出,但其设计复杂度高,调试难度大。相比之下,直接使用采集卡则要简

便得多,而且采集卡具有集成度高、精度高、性能稳定可靠等优点,结合当前的虚拟仪器技术,能快捷搭建高精度、高稳定性的校验平台。目前由采集卡构成的校验系统有2个固有缺陷:一是不能克服采集卡非同步,二是不能接收外同步信号,二者始终至少存在其一。产生这2个缺陷本质原因是采集卡采样非同步。本文针对上述问题,深入分析了非同步的原因并提出了解决方案。

1 采集卡触发原理分析

采集卡的本质是A/D转换器。A/D转换器的原理有很多种,尽管不同原理的A/D转换器的转换速度和精度不同,但其工作过程是相同的,即由采样触发信号控制,在工作时钟同步下工作。一次转换需要的时钟数由A/D转换器的原理和位数决定,一次A/D转换完成到下一次A/D转换开始的最短时间的倒数就是A/D转换器能达到的最大采样率。A/D转换器的转换精度主要受量化误差影响,即取决于A/D转换器的位数^[8]。A/D转换器从接收到采样触发信号至开始采样存在微小的延时,在一般使用时并未考虑。但是在应用于校验系统时,这个延时会造成相位测量误差,有时该误差会相对较大,不得不予以考虑。采集卡触发采样和开始采样的时序图如图1所示。

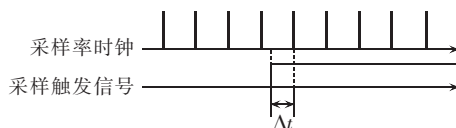


图1 触发采样时序

Fig.1 Time difference between triggering and sampling

图1中,上面的脉冲序列为采样率时钟,下面的脉冲为采样触发信号。从图中可以看出,采集卡从触发采样到开始采样,并不严格同步,有 Δt 的延时,从

收稿日期:2014-03-05;修回日期:2014-08-25

基金项目:国家电网公司科技项目(52100113058M)

Project supported by the Science & Technology Program of SGCC(52100113058M)

而造成相位测量误差 $\Delta\Phi$ 。具体地,当被采样信号周期为 T 、采样率为 f_s 时,最长采样延时(单位 s)为:

$$\Delta t_{\max} = 1/f_s \quad (1)$$

由采样延时引起的最大角差(单位 $^{\circ}$)为:

$$\Delta\Phi_{\max} = \Delta t_{\max} / T \times 360 \times 60 \quad (2)$$

以 4 kHz 采样率为例,采样触发信号为外部秒脉冲(PPS)同步信号,与采样率时钟没有任何时间相关性。由图 1 可以看出,从采样触发信号上升沿到开始采样有延时 Δt ,其最大值为 250 μs 。对于 50 Hz 工频信号,1 μs 时间差对应 1.08 $^{\circ}$ 相位差,250 μs 即对应 270 $^{\circ}$ 。目前的电子式互感器的准确度一般为 0.2 级,要求相应的校验系统的准确度至少为 0.05 级,对应的角差测量准确度为 2 $^{\circ}$ 。过采样技术能在一定程度上改善幅值和相位测量准确度,但在相位测量方面,其效果仍然不十分理想。以 24 位高精度采集卡 PXI/PCI-5922 为例,在确保 24 位采样精度的条件下,即使以最高采样率(500 kHz)采样,对于 50 Hz 工频信号,由采样延时引入的相位差最大仍然可达 2.16 $^{\circ}$,已经超出角差限值。此外,经济性也是重要的考虑因素。

由此可见,使用采集卡构建的校验系统,当接收外部同步信号时,由采集卡采样延时引起的测量相位差是必然存在的,且相位差与采样率和被采样信号频率均有关,制约了校验系统的整体准确度。使用过采样在一定程度上可以克服上述问题,但效果有限,且成本相对较高。为了提高校验系统的相位测量准确度,本文提出通过时间数字转换器 TDC(Time-to-Digital Converter)技术测量采集卡触发采样到开始采样的时间差,再将时间换算为角度以校正相位的方法,具有良好的效果和经济性。

2 TDC 单元的原理及实现

以上分析表明,采集卡的相位测量误差是由触发采样到开始采样的延时 Δt 引起的,如果能测量出 Δt ,则可以根据 Δt 校正相位。若被采样信号周期为 T ,则需要校正的相位值即为 $\Delta\Phi$ 。

TDC 技术是时间测量的基本手段和常用技术,常用的有计数器、电流积分、时间放大等方法^[9]。针对本文中提到的需求,宜选择计数器法,下面介绍采用基于现场可编程门阵列(FPGA)的计数器法实现 TDC 时间差测量的原理。计数器法的基本原理是以被测时间起止时刻为计数门控信号,控制计数器对已知频率的脉冲信号计数。计数器在被测时间的开始时刻“开门”即开始计数,在被测时间结束的时刻“关门”即停止计数。具体地,以 PPS 采样触发信号的上升沿为“开门”信号开始计数,以该上升沿后的第 1 个采样率时钟的上升沿为“关门”信号停止计数,测

量原理框图如图 2 所示。

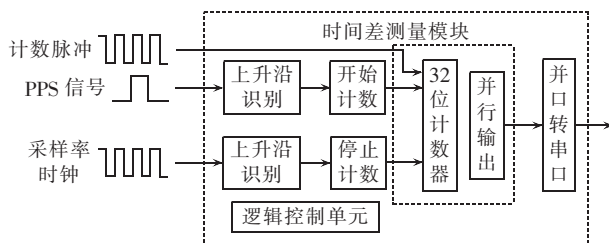


图 2 基于 TDC 的时间差测量原理框图

Fig.2 Block diagram of time difference measuring based on TDC

在图 2 中,假设计数脉冲频率为 f_{clk} ,计数器在 PPS 信号上升沿到来时开始计数,在紧接着的采样率时钟的上升沿到来时停止计数。在被测时间段内,计数器的计数值为 N ,那么被测时间 Δt 为:

$$\Delta t = 1/f_{\text{clk}} N \quad (3)$$

由上式可知, f_{clk} 越大,测量时间的分辨率越高, Δt 测量越精确。

选用 Altera 公司的 Cyclone II 系列的 FPGA 器件 EP2C8T144C8,外接 50 MHz 有源晶振,作为 EP2C8-T144C8 工作时钟和计数器输入脉冲。在 Quartus II 开发环境下,使用 Verilog HDL 开发图 2 所示的时间差测量电路的各个功能模块,最终生成顶层原理图,下载到 EP2C8T144C8 中^[10],从而实现上述 TDC 单元。

TDC 单元测量采集卡从触发采样到开始采样的时间差的具体实现方法如下:将采集卡的采样率时钟由 RTSI 总线路由出来,和 PPS 触发信号分别输入到时间测量电路的 2 个输入端,作为计数器开始计数和停止计数的控制信号,测量结果由串口反馈至校验系统的计算机,以据此校正测量的相位。

经实验验证,上述 TDC 单元的时间差测量准确度为 $\pm 0.02 \mu\text{s}$,对应相位校正量的准确度在 50 Hz 条件下为 $\pm 0.02^{\circ}$ 。

3 校验系统实现及其准确度分析

3.1 校验系统实现

基于 TDC 的数字输出电子式互感器校验系统由采集卡、标准电磁式互感器、标准信号变换器、TDC 单元、计算机和校验软件等组成。校验系统的构成框图如图 3 所示。

图 3 中,标准电磁式互感器、标准信号变换器和采集卡构成标准通道,标准数据经 PCI 总线送入计算机;被校电子式互感器作为被校通道,被校数据经网口以 IEC61850-9-2 格式帧送入计算机;标准路和被校路数据由外部 PPS 信号进行同步;同时,外部 PPS 信号和采集卡的采样时钟输入到 TDC 单元,测量采集卡从触发采样到开始采样的延时,测量结果由串口送入计算机。

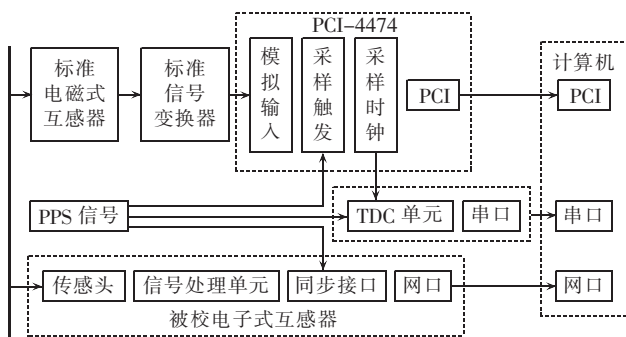


图 3 校验系统结构

Fig.3 Structure of calibration system

计算机获取标准通道数据、被校通道数据和延时时间之后,由校验程序计算标准通道数据和被校通道数据的幅值和相位并进行对比,得出被校电子式互感器相对标准电磁式互感器的比差和角差。最后,根据测量的采样延时时间,对计算出来的角差予以校正。校验程序流程图如图 4 所示。

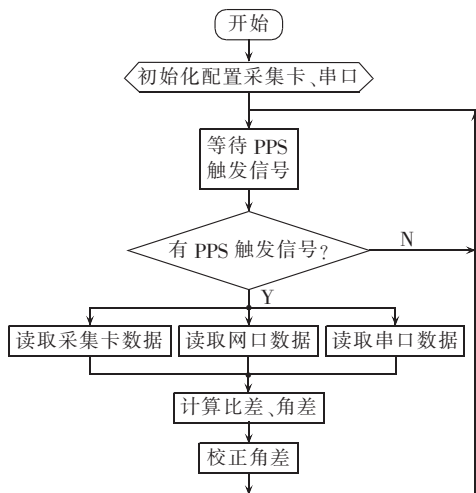


图 4 校验程序流程图

Fig.4 Flowchart of calibration program

当被测电流或电压的频率偏移 50 Hz,或者采样时间为非工频周期整数倍时,直接使用离散傅里叶变换计算相位和幅值会因非整周期采样而产生误差^[11]。为了减小非整周期采样产生的误差,常用的有准同步算法、相位修正方法和加窗插值算法^[12-15],本文的校验系统采用加二阶汉宁卷积窗的误差修正算法,对由于非整周期采样而产生的频谱泄漏误差做了修正^[16]。

3.2 准确度分析

图 3 的校验系统引入测量误差的环节有标准电磁式互感器、标准信号变换器和采集卡 A/D 转换,引入的幅值误差分别记为 σ_1 、 σ_2 、 σ_3 ,引入的相位误差分别记为 φ_1 、 φ_2 、 φ_3 ,以下分别分析其误差。

采用 0.02 级标准电磁式互感器,引入的幅值误差 σ_1 和相位误差 φ_1 符合 0.02 级准确度要求。

采用 0.02 级标准信号变换器,引入的幅值误差 σ_2 和相位误差 φ_2 符合 0.02 级准确度要求。

本文校验系统使用 PCI-4474 采集卡,具有 24 位量化位数、45 kHz 带宽和 PCI 通信总线,满量程为 20 V,最大动态范围可达 110 dB。A/D 转换的最小分辨率为:

$$\Delta = 1 / (2^{N_c} - 1) \times U_{\max} \quad (4)$$

其中, N_c 为 A/D 转换器位数; $U_{\max}$ 为满量程输入电压。所以,24 位采集卡的最大量化误差为:

$$\varepsilon = \pm \Delta / 2 \quad (5)$$

本文实现的校验系统设计为额定条件下,采集卡输入电压为 5 V。在校验 S 级电流互感器时,在 1% 的额定电流测试点处,由 A/D 量化引入的幅值误差为:

$$\sigma_3 = \pm [1 / (2^{N_c} - 1) \times U_{\max}] / (5 \times 1\%) \times 100\% \quad (6)$$

代入数值计算得到 σ_3 约为 $\pm 0.0024\%$,远小于 $\pm 0.01\%$ 。

PCI-4474 采集卡使用 T-Clock 同步技术,使得各通道以等时间间隔同步采样,同步时间误差小于 10 ns,引入的相位误差 φ_{31} 在 50 Hz 条件下为:

$$\varphi_{31} \leq \pm 0.01' \quad (7)$$

TDC 单元采用基于 FPGA 的计数器法实现时间差测量,使用频率为 50 MHz 的计数脉冲,时间测量准确度为 $\pm 0.02 \mu s$,在 50 Hz 条件下相位校正分辨率可达 $\pm 0.02'$ 。经校正之后由采集卡非同步采样引入的相位测量误差 φ_{32} 在 50 Hz 条件下为:

$$\varphi_{32} \leq \pm 0.02' \quad (8)$$

由采集卡引入的相位测量误差在 50 Hz 条件下为:

$$\varphi_3 = \varphi_{31} + \varphi_{32} \leq \pm 0.03' \quad (9)$$

上述误差远小于 0.01 级互感器的角差限值。

标准通道的总体幅值测量误差为:

$$\sigma = \sigma_1 + \sigma_2 + \sigma_3 \quad (10)$$

标准通道的总体相位测量误差为:

$$\varphi = \varphi_1 + \varphi_2 + \varphi_3 \quad (11)$$

由误差分析可知,标准通道的总体幅值误差和相位误差均小于 0.05 级准确度互感器的幅值和相位误差限值。

综上所述,该校验系统在接收外同步信号时,能克服由于采集卡从触发采样到开始采样存在延时而造成的相位测量不稳定误差。配合加二阶汉宁卷积窗校验算法,该校验系统整体准确度可达 0.05 级,能对 0.2 级及以下电子式互感器进行校验。

4 测试结果

为了验证本校验系统所采用方案的可行性和校验系统的准确性,使用更高准确度等级的测量仪器对本校验系统进行了比对测试,测试的原理图如图 5 所示。

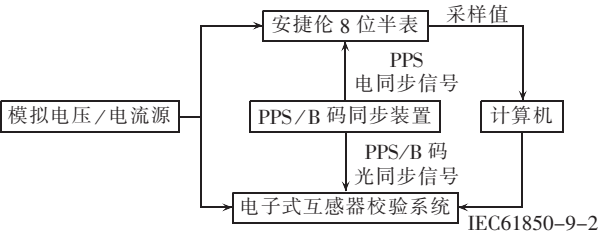


图 5 校验系统测试原理图
Fig.5 Schematic diagram of calibration system test

测试实验在国家高电压计量站互感器校验实验室进行,采用安捷伦 8 位半表测量的数据作为标准数据,通过 GPIB 总线传输到计算机,再转换为 IEC 61850-9-2 帧格式发送到被测试的电子式互感器校验系统。电子式互感器校验系统的测量数据作为被校数据,利用校验系统计算其和标准数据的幅值和相位,比对得出角差和比差。以电流校验为例,标准信号变换器的电流变换选择为 5 A/4 V,即额定电流 I_r 为 5 A,在 1% I_r 、5% I_r 、20% I_r 、100% I_r 和 120% I_r 测试点处的 10 次测试数据的比差和角差平均值分别列于表 1 和表 2。

表 1 比差测试数据
Table 1 Results of ratio error test

测试点	比差平均值/%	测试点	比差平均值/%
1% I_r	0.03	100% I_r	0.01
5% I_r	0.02	120% I_r	0.01
20% I_r	0.01		

表 2 角差测试数据
Table 2 Results of phase error test

测试点	角差平均值/(′)	测试点	角差平均值/(′)
1% I_r	-1.12	100% I_r	-0.48
5% I_r	-0.51	120% I_r	-0.49
20% I_r	-0.48		

由表 1、表 2 可以看出,在上述测试点处,本校验系统均满足 0.05 级准确度要求,且通过多次测试,比差的单点波动不超过 0.02%,角差的单点波动不超过 0.2′。由于电流互感器测试点比电压互感器测试点动态范围更大,因此校验系统的测量准确度在校验电压互感器时也满足 0.05 级。

测试结果表明:本校验系统稳定性好,能够接收外同步信号,测量准确度可以达到 0.05 级。

5 结论

本文分析了基于采集卡的校验系统存在的 2 个固有缺陷,指出这 2 个固有缺陷的根本原因是采集卡采样触发机制,即触发采样到开始采样不严格同步,并定量分析了这种触发机制对相位测量准确度的影响。据此,提出了一种新的电子式互感器校验系统,通过 TDC 单元测量采集卡从触发采样到开始采样

的延时,对测量的相位进行校正,有效解决了上述问题。在校验算法上,采用加二阶汉宁卷积窗算法,抑制非整周期采样对测量精度的影响。

本文所实现的 TDC 单元,其时间差测量准确度为 $\pm 0.02 \mu\text{s}$,在 50 Hz 工频条件下,对应相位校正准确度理论上可以达到 $\pm 0.02'$,为实现基于采集卡并能接收外同步信号的高精度校验系统提供了一种切实可行的方案。受某公司委托研发的基于 TDC 的数字输出电子式互感器校验系统已应用于该公司电子式电流互感器出厂误差检验。

参考文献:

[1] 国家电网公司. Q/GWD 690—2001 电子式互感器现场校验规范[S]. 北京:中国电力出版社,2012.

[2] JON I J. A calibration system for instrument transformers with digital output[D]. Gothenburg,Sweden:Chalmers University of Technology,2001.

[3] BRANISLAV D,EDDY S. Calibration system for electronic instrument transformers with digital output[J]. IEEE Transactions on Instrumentation and Measurement,2005,54(2):479-482.

[4] 张明珠,李开成,李振兴,等. 基于高精度采集卡的电子式互感器校验系统设计[J]. 电力系统保护与控制,2010,38(15):114-118. ZHANG Mingzhu,LI Kaicheng,LI Zhenxing,et al. Design of calibration technology of electronic transformers based on high-precision acquisition card[J]. Power System Protection and Control, 2010,38(15):114-118.

[5] 童悦. 数字化输出的电子式电流互感器在线校验系统的研制[J]. 高电压技术,2010,36(7):1742-1746. TONG Yue. Development of on-site calibration system of electronic current transformer with digital output[J]. High Voltage Engineering,2010,36(7):1742-1746.

[6] ZHANG Zhi,LI Hongbin. An accurate system for onsite calibration of electronic transformers with digital output[J]. Review of Scientific Instruments,2012,83(6):065111-1-065111-7.

[7] 张秋雁,李鹏程,肖监,等. 电子式互感器数字输出校验系统的研究[J]. 电测与仪表,2012,49(1):45-48. ZHANG Qiuyan,LI Pengcheng,XIAO Jian,et al. An all-digital and high-accuracy system for calibration of electronic transformers with digital output[J]. Electrical Measurement & Instrumentation, 2012,49(1):45-48.

[8] 阎石. 数字电子技术基础[M]. 5 版. 北京:高等教育出版社,2006:524-547.

[9] 宋健. 基于 FPGA 的精密时间-数字转换电路研究[D]. 合肥:中国科学技术大学,2006. SONG Jian. Research on precise time-to-digital converter circuit based on FPGA[D]. Hefei:University of Science and Technology of China,2006.

[10] BHASKER J. Verilog HDL 入门[M]. 夏宇闻,甘伟,译. 3 版. 北京:北京航空航天大学出版社,2008:135-161.

[11] 张月明,周鸣籁. 一种非整周期采样的高精度 FFT 电压闪变算法[J]. 电测与仪表,2011,47(7):28-29. ZHANG Yueming,ZHOU Minglai. An high accuracy FFT algorithm of voltage flicker based on non-integer-period samp-

- ling[J]. Electrical Measurement & Instrumentation, 2011, 47(7): 28-29.
- [12] 戴先中. 准同步采样及其在非正弦功率测量中的应用[J]. 仪器仪表学报, 1984, 5(4): 390-396.
- DAI Xianzhong. The quasisynchronous sampling and its application in the measurement of nonsinusoidal power[J]. Chinese Journal of Scientific Instrument, 1984, 5(4): 390-396.
- [13] 黄迪山. FFT相位误差分析及实用修正方法[J]. 振动工程学报, 1994, 7(2): 185-189.
- HUANG Dishan. Analysis on phase error in FFT and a practical approach method[J]. Journal of Vibration Engineering, 1994, 7(2): 185-189.
- [14] 梅永, 王柏林. 电力系统谐波分析的同步校正法[J]. 电力自动化设备, 2011, 31(1): 34-36.
- MEI Yong, WANG Bolin. Synchronizing correction for harmonics analysis of power system[J]. Electric Power Automation Equipment, 2011, 31(1): 34-36.
- [15] 许珉, 刘凌波. 基于三次样条函数的加 Blackman-Harris 窗插值 FFT 算法[J]. 电力自动化设备, 2009, 29(2): 59-63.
- XU Min, LIU Lingbo. Blackman-Harris window interpolated FFT algorithm based on cubic spline function[J]. Electric Power Automation Equipment, 2009, 29(2): 59-63.
- [16] 王刘旺, 黄建才, 孙建新, 等. 基于加汉宁窗的 FFT 高精度谐波检测改进算法[J]. 电力系统保护与控制, 2012, 40(24): 28-33.
- WANG Liuwang, HUANG Jiancai, SUN Jianxin, et al. An improved precise algorithm for harmonic analysis based on Hanning-windowed FFT[J]. Power System Protection and Control, 2012, 40

(24): 28-33.

作者简介:



范洁

范洁(1977—), 女, 江苏南通人, 高级工程师, 从事数字化电能计量技术、用电信息采集技术方面的研究(E-mail: fanjie125@163.com);

程含渺(1988—), 男, 湖北汉川人, 博士研究生, 从事电子式互感器及其校验、电能计量方面的研究(E-mail: chenghanmiao@whu.edu.cn);

季欣荣(1983—), 女, 江苏南通人, 从事用电信息采集技术方面的研究(E-mail: xuanhan@vip.sina.com);

陈刚(1984—), 男, 湖北黄梅人, 硕士, 从事数字化电能计量技术、电子式互感器及其校验技术方面的研究(E-mail: cg09_jseprc@sina.com);

周玉(1982—), 男, 江苏镇江人, 从事用电信息采集技术、数字化电能计量技术方面的研究(E-mail: longhu205@sohu.com);

陈霄(1985—), 男, 江苏连云港人, 博士, 从事用电信息采集技术、数字化电能计量技术方面的研究(E-mail: cx_012003@163.com);

易永仙(1988—), 男, 浙江温州人, 硕士, 从事电力电子技术、用电信息采集技术、数字化电能计量技术方面的研究(E-mail: cnyyx@sina.com)。

TDC-based calibration system of electronic transformer with digital output

FAN Jie¹, CHENG Hanmiao², JI Xinrong¹, CHEN Gang¹, ZHOU Yu¹, CHEN Xiao¹, YI Yongxian¹

(1. Jiangsu Electric Power Company Research Institute, Nanjing 211103, China;

2. Huazhong University of Science and Technology, Wuhan 430074, China)

Abstract: In order to improve the phase measurement accuracy of the electronic transformer with digital output based on the high-accuracy data acquisition card, the causes of its phase measurement error are analyzed. It is proposed that, the time difference between triggering and sampling should be measured and converted to degree by a TDC(Time-Digital Converter) for correcting the phase angle. Its implementation in the calibration system is given. The accuracy of the calibration system applying the proposed method is theoretically analyzed and results show its accuracy is of 0.05 grade, suitable for calibrating the electronic transformers of 0.2 grade and below.

Key words: electronic transformers; calibration system; sampling; asynchronization; TDC; phase correction; measurement errors