

模块化多电平换流器的分频均压控制策略

郝亮亮¹, 张 静¹, 黄银华², 熊 飞¹

(1. 北京交通大学 电气工程学院, 北京 100044; 2. 福建省电力勘测设计院, 福建 福州 350003)

摘要:随着模块化多电平换流器(MMC)子模块个数的增多,传统基于排序的均压方法存在开关频率偏高和排序计算量偏大的问题。为此提出了分频均压控制策略,使电容电压排序频率远小于触发控制频率,并从理论上给出了此控制策略的排序频率选取方法。通过厦门柔性直流输电示范工程的电磁暂态仿真算例验证了所提出的分频均压控制策略在一定范围内减小排序频率时,可以在满足 MMC 的运行性能及安全性的前提下,明显减小开关频率和减轻排序计算负担。

关键词:模块化多电平换流器;分频控制;开关频率;电压均衡控制

中图分类号: TM 46

文献标识码: A

DOI: 10.16081/j.issn.1006-6047.2018.06.029

0 引言

2002年,德国学者 Marquardt R 及其合作者提出了模块化多电平换流器 MMC (Modular Multilevel Converter) 的拓扑结构^[1],其因具有高度模块化、易扩展等优点,受到了国内外专家学者广泛的关注^[2-7]。随着电压和容量的提高,实际工程中 MMC 子模块级联的数目逐渐增大,如西门子的 Trans Bay Cable 工程,每个桥臂含有 216 个子模块^[8],用于法国和西班牙联网的 INELFE 工程的 MMC 电平数目达到 401 个^[9-10]。

最近电平调制 NLM (Nearest Level Modulation) 策略通常应用于子模块数量较多的场合,该调制策略为了维持电容电压均衡一般需要附加基于排序的均压控制方法^[11],其本质是根据子模块电容电压的排序情况和电流方向来调节子模块导通时间。但附加的排序均压控制往往会造成不必要的开关动作,导致开关频率增大、损耗增加。针对该问题,文献[12]通过设定上、下限,对电容电压未越限的子模块引入保持因子,使其具有一定的保持原来投切状态的能力,该方法能够降低开关器件的开关频率,但如何选择保持因子使控制性能最优有待进一步研究。文献[13]引入子模块间最大电压偏差量,避免因排序算法导致的同一个 IGBT 不必要的反复投切现象。文献[14]则在每个控制周期内按电压大小对处于投入和切除状态的 2 组子模块分别进行排序,再根据设定的电容电压允许偏差值、可调换的子模块数量,对投入和切除的子模块进行对调,减小开关频率。

传统的排序均压方法随着子模块数量的增大还会导致排序算法本身的计算量偏大,加重了控制器

的运算负担。针对该问题,文献[15]根据质因子分解算法对桥臂子模块进行多层分组,按质因子从大到小的顺序,逐层使用组间电压平衡算法,减小排序次数。文献[16]通过引入希尔排序算法大幅度降低排序次数,从而降低了仿真时间,减小对系统硬件的要求。

以往的这些均压控制方法中的排序算法在每个控制器周期内都运行,只是在电容电压平衡策略和排序算法上有所区别。而本文则认为电容电压的排序算法执行的频率可以远小于控制频率,基于此提出了一种 MMC 的分频均压控制策略,使得电容电压排序频率不同于触发控制频率,并从理论推导了排序频率的选取依据,对传统基于排序的 MMC 电容均压方法从降低开关频率和减轻排序计算负担两方面同时进行优化。最后,通过厦门柔性直流输电示范工程的电磁暂态仿真算例验证了本文方法的正确性。

1 MMC 控制器的触发频率

三相 MMC 主电路拓扑结构如图 1 所示,每个相单元由上、下 2 个桥臂构成,每个桥臂有 N 个子模块,每个子模块由 2 个带反并联二极管的 IGBT 和 1 个电容构成。图中, u_{vx} ($x=a, b, c$) 为交流侧电压; i_{vx} 为交流侧电流; u_{px} 、 u_{nx} 分别为上、下桥臂电压; i_{px} 、 i_{nx} 分别为上、下桥臂电流; U_{dc} 和 i_{dep} 、 i_{den} 分别为直流侧电压和电流; R_0 为 MMC 的桥臂等效损耗电阻; L_0 为桥臂等效电感。

MMC 拓扑结构多应用于高压大容量场合,单个桥臂级联的子模块往往达到数百个,此时触发控制频率 f_c 将直接影响换流器输出波形的电平数,而电平数的多少将影响输出电压总谐波畸变率 (THD) 的大小。所以从满足实际工程中对输出波形谐波含量要求的角度,触发控制频率必须选定合适的值。文献[17]给出了选择控制器触发频率 f_c 的 2 个临界值 f_{c1} 和 f_{c2} ,各自的表达式和意义如下。

f_{c1} 为控制器触发频率的下限,当 $f_c < f_{c1}$ 时,电平

收稿日期: 2017-04-05; 修回日期: 2018-01-08

基金项目: 国家重点研发计划资助项目 (2017YFB0902600)

Project supported by the National Key R&D Program of China (2017YFB0902600)

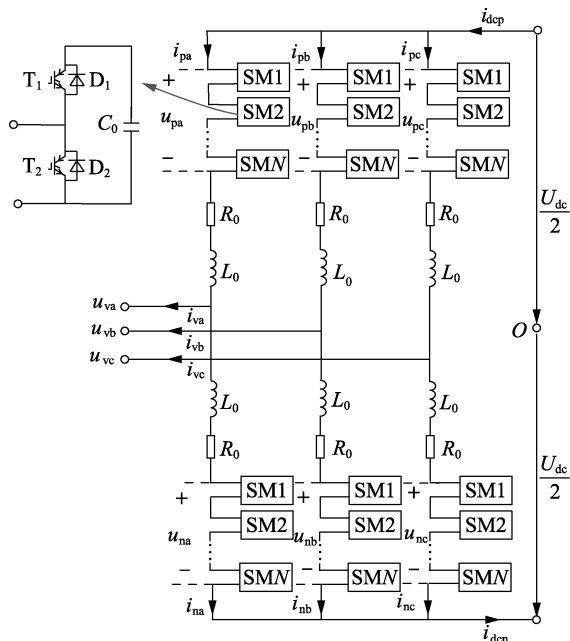


图 1 三相 MMC 拓扑结构

Fig.1 Topology of three-phase MMC

数将显著下降。其表达式为：

$$f_{c1} = \pi f_0 \sqrt{2kN} \quad (1)$$

其中, f_0 为电网基波频率; k 为电压调制比; N 为子模块个数。

f_{c2} 为控制器触发频率的上限, 当 $f_c > f_{c2}$ 时, 电平数将不随 f_c 的变化而变化, 此时输出电平数达到最大。其表达式为:

$$f_{c2} = \pi f_0 k N \quad (2)$$

以 $N=200$ 、 $f_0=50$ Hz、 $k=0.9$ 为例, 利用式(1)和式(2)计算可得 $f_{c1}=2\,980$ Hz、 $f_{c2}=28\,274$ Hz。可以看出, 当子模块个数很多时, 系统需要较高的触发控制频率。

2 分频均压控制策略的提出

2.1 分频均压控制策略的理论基础

在传统的 NLM 策略中, 为了保证子模块的电容电压平衡, 在确定了需要投入的子模块个数后, 还需要根据子模块电容电压排序情况, 来确定具体投入哪些子模块。因此, 在每个控制器触发周期内都需要对所有子模块电容电压进行排序。当子模块个数很多时, 系统要求的控制器触发频率很高, 这样在一个控制周期时间内子模块电容电压变化很小。但若采用传统的均压控制策略^[12], 即使一个控制周期内电容电压的改变量很小, 子模块也会重新排序, 引起不必要的开关动作和较大的排序计算量。

实际上, 电容电压均衡控制的目标并不是追求各子模块电容电压的完全一致, 而是使得各子模块电容电压相对其额定值的波动幅度在一定范围内,

保证 MMC 的安全性及运行性能即可。由此, 针对上述传统电容电压均衡控制策略的问题, 本文提出一种分频均压控制策略。如图 2 所示, 使子模块电容电压排序更新频率 $f_s = f_c / j$ (j 为大于 1 的整数), 即不在每个控制周期内都对子模块电容电压进行排序, 每经过 j 倍的触发控制周期, 才测量子模块电容电压并排序, 将新的排序结果覆盖原来的排序结果。

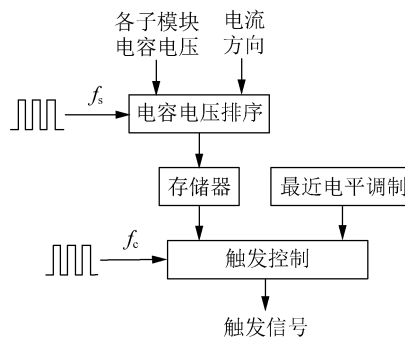


图 2 分频均压控制策略结构

Fig.2 Diagram of frequency dividing control for capacitor voltage balance

2.2 分频控制策略下器件的开关过程分析

子模块平均开关频率主要由两部分组成^[18]:

$$f_{avg} = f_{avg1} + f_{avg2} \quad (3)$$

其中, f_{avg1} 为必要开关频率, 是由于参考电压改变, 使得需要投入的子模块个数改变而引起的必要开关动作, 约为 50 Hz; f_{avg2} 为附加开关频率, 是由于电容电压均衡控制策略引起的附加开关动作, 可以通过优化电容电压均衡控制方法减小此值。

在采用分频均压控制策略后, 必要开关动作和附加开关动作时刻如图 3 所示。图中, 控制器触发周期为 $T_c = 1/f_c$; 排序更新周期为 $T_s = 1/f_s$ 。此时, 只在 nT_s 和 $(n+1)T_s$ 时刻对子模块电容电压进行排序, 而在中间的 $(m+1)T_c$ 至 $(m+j-1)T_c$ 这些时刻不对子模块电容电压进行排序, 这些时刻在确定需要投入的子模块时, 仍采用 mT_c 时刻 (即 nT_s 时刻) 的排序结果, 所以在 $(m+1)T_c$ 至 $(m+j-1)T_c$ 时刻的开关动作只有必要开关动作, 而 nT_s 和 $(n+1)T_s$ 时刻的开关动作既有必要开关动作也有附加开关动作。

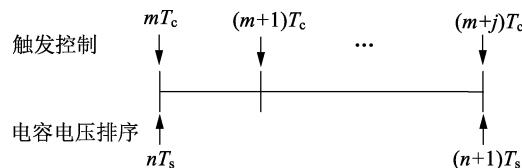


图 3 分频控制开关过程示意图

Fig.3 Switching diagram of frequency dividing control

mT_c 时刻处于投入状态的子模块个数为:

$$n_{ap}(mT_c) = \frac{N}{2} [1 - k \sin(\omega_0 m T_c)] \quad (4)$$

其中, $m=0,1,2,\dots$; ω_0 为基波角速度。

$(m+1)T_c$ 时刻子模块相比于 mT_c 时刻子模块个数改变量为:

$$\Delta n_{ap}((m+1)T_c) = n_{ap}((m+1)T_c) - n_{ap}(mT_c) \quad (5)$$

因此,在 $(m+1)T_c$ 时刻因参考电压变化而需要额外多投入或切除 $|\Delta n_{ap}((m+1)T_c)|$ 个子模块,这部分开关动作是必要开关动作。

进一步分析附加开关的动作情况,在 nT_s ($n=1,2,\dots$) 这些时刻由于排序引起的附加开关动作次数与此时投入的子模块个数、电容电压排序情况有关。以图4给出的桥臂子模块数为4、电流为充电电流为例,假设在第 n 个排序周期开始时,子模块从小到大的排序情况是 SM1、SM2、SM3、SM4,其中 SM1、SM2 处于投入状态,电流将对这2个子模块充电,经过 T_s 时间,排序周期结束后,子模块电容电压的排序情况将有图4中(a)、(b)、(c)、(d)、(e)、(f)6种情况,如情况(f),在不考虑必要开关动作时,由于排序均压策略,则需要关断 SM1、SM2,再投入 SM3、SM4,所以附加开关动作的次数为4。同理可得,情况(a)附加开关动作为0,情况(b)、(c)、(d)、(e)的附加开关动作为2。本文采用分频控制策略后,排序频率减小,进而减小由排序引起的附加开关动总数。

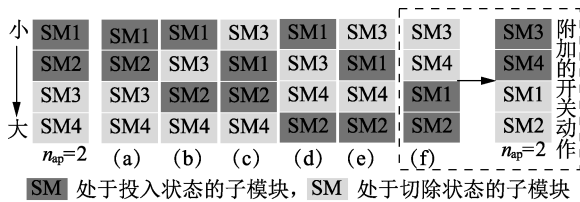


图4 一个排序周期后子模块电容电压排序情况

Fig.4 Sorting diagram of SM voltage after a sorting period

总之,采用分频均压控制策略后,在 $(m+1)T_c$ 至 $(m+j-1)T_c$ 这些时刻不对子模块电容电压进行排序,所以在 $(m+1)T_c$ 至 $(m+j-1)T_c$ 这些时刻的开关动作没有附加开关动作,这将大幅地减小总开关次数,减小器件平均开关频率。而由于减小了排序频率,在相同时间内总的排序次数也将减小,减轻了计算负担。

3 MMC 电容电压排序频率的确定

由上述分析可知,分频均压控制策略中,排序频率的选择将影响器件的开关频率,当 f_s 取值较大,如 $f_s = f_c$ 时,则与传统的排序均压方法相同,无法起到减小开关频率的目的;当 f_s 取值较小时,则会使得子模块电容电压偏差过大,不能达到良好均压效果,影响 MMC 的运行性能及安全性。因此,有必要从理论上分析如何选取合适的排序频率 f_s 。

以 a 相上桥臂为例,根据交、直流侧功率守恒,可得:

$$\frac{3}{2} U_{va} I_{va} \cos \varphi = U_{dc} I_{dc} \quad (6)$$

其中, U_{va} 为交流侧电压峰值; I_{va} 为交流侧电流峰值; φ 为功率因数角。

上桥臂电流为:

$$i_{ap} = \frac{I_{dc}}{3} + \frac{1}{2} I_{va} \sin(\omega_0 t + \varphi) \quad (7)$$

结合式(6),则式(7)可表示为:

$$i_{ap} = \frac{k}{4} I_{va} \cos \varphi + \frac{1}{2} I_{va} \sin(\omega_0 t + \varphi) \quad (8)$$

其中, $k = 2U_{va}/U_{dc}$, 为电压调制比。

在一个基频周期内, a 相上桥臂中每个子模块的能量脉动 $\Delta W_{SM}^{[11]}$ 为:

$$\Delta W_{SM} = \frac{2}{3} \frac{S}{k N \omega_0} \left[1 - \left(\frac{k \cos \varphi}{2} \right)^2 \right]^{3/2} \quad (9)$$

其中, S 为视在功率, $S = 3U_{va} I_{va}/2$, $U_{va} = k N U_{c0}/2$, U_{c0} 为子模块电容额定电压。

从子模块电容电压波动角度,子模块能量脉动的另外一个表达式为:

$$\Delta W_{SM} = \frac{1}{2} C_0 [U_{c0}(1+\varepsilon)]^2 - \frac{1}{2} C_0 [U_{c0}(1-\varepsilon)]^2 = 2\varepsilon C_0 U_{c0}^2 \quad (10)$$

其中, C_0 为子模块电容值; ε 为电容电压波动百分比。

子模块电容电压波动峰峰值为:

$$\Delta U_{C_{max}} = U_{C_{max}} - U_{C_{min}} = U_{c0}(1+\varepsilon) - U_{c0}(1-\varepsilon) = 2\varepsilon U_{c0} \quad (11)$$

联立式(9)——(11)可得:

$$\Delta U_{C_{max}} = \frac{I_{va}}{2\omega_0 C_0} \left[1 - \left(\frac{k \cos \varphi}{2} \right)^2 \right]^{3/2} \quad (12)$$

当采用本文所提出的分频均压控制策略后,考虑实际系统为离散系统,则在一个排序周期内处于投入状态的子模块电容由于充电或放电引起的电压变化等于流过子模块的电流在 $[nT_s, (n+1)T_s]$ 时间的积分:

$$\Delta u_{c-p}(t) = \frac{1}{C_0} \int_{nT_s}^{(n+1)T_s} \bar{i}_{c-p} dt \quad (13)$$

其中, $\bar{i}_{c-p}$ 为 $[nT_s, (n+1)T_s]$ 时间内流过子模块的电流平均值。

当流过子模块的电流最大时,单个排序周期内子模块电容电压的改变量取最大,由式(8)可知,该最大值为:

$$\bar{i}_{c-p} = i_{ap_max} = \frac{k}{4} I_{va} \cos \varphi + \frac{1}{2} I_{va} \quad (14)$$

由于 $f_s \gg f_0$, 结合式(14)可得出式(13)的最大值为:

$$\Delta u_{c-p_max} = \frac{I_{va}}{2C_0 f_s} \left(1 + \frac{k}{2} \cos \varphi \right) \quad (15)$$

显然,分频均压控制策略下的单个排序周期内子模块电容电压改变量的最大值(式(15))需小于子模块电容电压波动峰峰值(式(12)),即 $\Delta u_{c-p_max} < \Delta U_{Cmax}$ 。联立式(12)和(15)可得:

$$f_s > \frac{\left(1 + \frac{k \cos \varphi}{2} \right) \omega_0}{\left[1 - \left(\frac{k \cos \varphi}{2} \right)^2 \right]^{3/2}} \quad (16)$$

再结合 $f_s = f_c / j$ (j 为大于1的整数), 可得 j 的取值为:

$$j < \frac{f_c \left[1 - \left(\frac{k \cos \varphi}{2} \right)^2 \right]^{3/2}}{\left(1 + \frac{k \cos \varphi}{2} \right) \omega_0} = \frac{\left[1 - \left(\frac{k \cos \varphi}{2} \right)^2 \right]^{3/2}}{2\pi \left(1 + \frac{k \cos \varphi}{2} \right)} \frac{f_c}{f_0} \quad (17)$$

在满足式(17)的基础上,必须保证 j 、 f_s 都为整数,再代入系统参数 k 、 φ 、 ω_0 ,即可求出合适的 j 、 f_s 。

4 仿真分析

为了验证所提分频均压控制策略的正确性,根据实际参数,建立了厦门柔性直流输电示范工程的电磁暂态仿真模型,系统具体参数如下:子模块电容 $C_0 = 10$ mF,子模块电容额定电压 $U_{c0} = 1.6$ kV,单个桥臂子模块个数 $N = 216$,桥臂电抗器 $L_0 = 60$ mH,平波电抗器 $L_s = 50$ mH,直流母线额定电压 $U_{dc} = 320$ kV,有功功率 $P = 500$ MW,无功功率 $Q = 0$,控制器触发频率 $f_c = 10$ kHz。

4.1 分频均压控制策略的验证

图5给出了不同频率下整流站a相上桥臂子模块电容电压,由于模型有216个子模块,不可能使所有的子模块电容电压都显示出来,所以图5给出了从中等间隔取出的SM0、SM20、SM40、...、SM200这11个子模块电容电压波形图。

由图5(a)~(c)可以看出,随着排序频率的减小,子模块电容电压之间的差值增大,但是子模块电容电压波动的最大值相比于传统控制方法(排序频率取10 000 Hz)没有明显增大;但随着排序频率进一步的减小,如图5(d)排序频率取500 Hz,电容电压最大波动幅度有较明显增大。

本文仿真算例的参数为 $\varphi = 0$ 、 $k = 0.8$ 、 $\omega_0 = 314$ rad/s,利用式(16)计算得出 $f_s > 571$ Hz。所以,从理论上当取 $f_s = 500$ Hz时,电容电压相对于额定

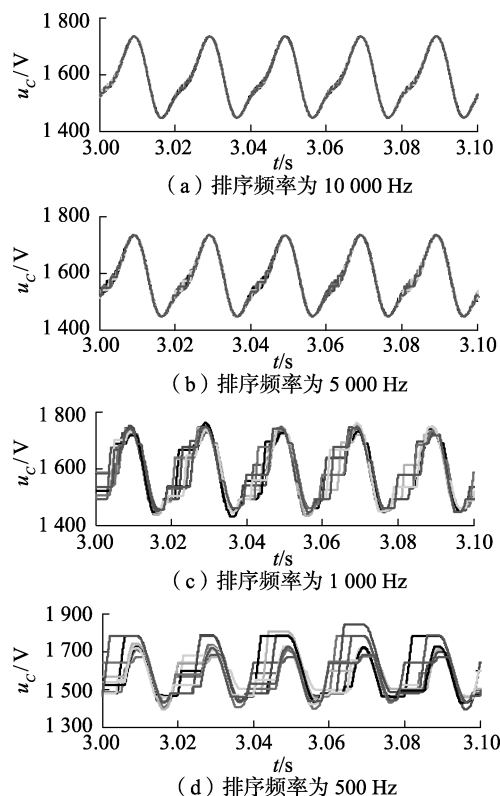


图5 不同排序频率下a相上桥臂子模块电容电压波形

Fig.5 Waveforms of sub-module capacitors voltages in upper leg of phase-a under different sorting frequencies

值的最大波动幅度有稍许增大,与图5(d)仿真结果相符。再由式(17)计算得出 $j < 17.5$,进一步由 $f_s = f_c / j$ (j 为大于1的整数),且 f_s 须为整数,所以从理论上 $f_s = 1 000$ Hz 是比较合适的排序频率。

图6为排序频率取10 000 Hz和1 000 Hz时a相上、下桥臂输出电压波形,图7和图8分别为排序频率取10 000 Hz、1 000 Hz时交流侧输出电压和电流波形。可以看出,排序频率取1 000 Hz时的上/下桥臂输出电压波形、交流侧输出电压和电流波形与传统控制方法(排序频率取10 000 Hz)的波形基本一致。

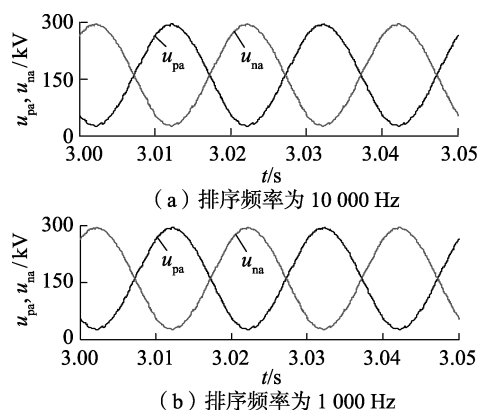


图6 不同排序频率下a相上、下桥臂输出电压波形

Fig.6 Waveforms of output voltage in upper and lower legs of phase-a under different sorting frequencies

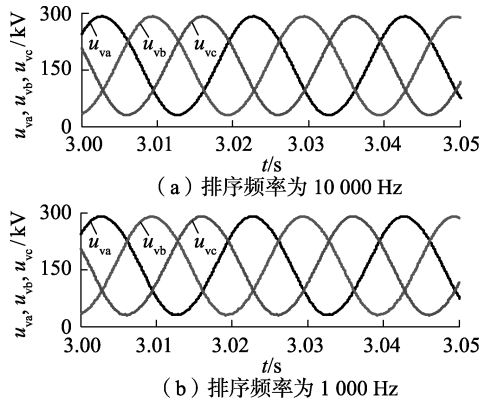


图7 不同排序频率下交流侧输出电压波形
Fig.7 Waveforms of AC voltage under different sorting frequencies

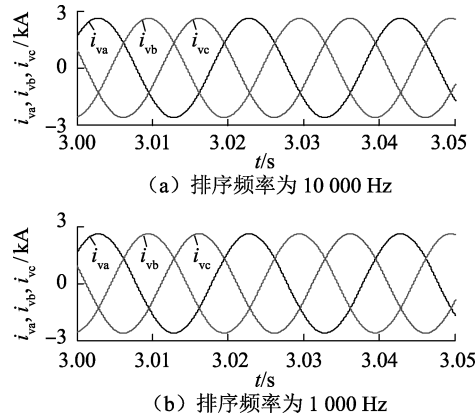


图8 不同排序频率下交流侧输出电流波形
Fig.8 Waveforms of AC current under different sorting frequencies

表1给出了不同排序频率下器件的平均开关频率和a相上桥臂输出电压THD。可以看出,随着排序频率的减小,器件平均开关频率显著减小,基本呈正比的关系。通过不同排序频率下a相上桥臂输出电压THD可以看出,在一定范围内($f_s > 1\,000\text{ Hz}$)减小排序频率,输出电压THD基本不变,但随着排序频率进一步的减小,如 f_s 取500 Hz时,输出电压THD明显增加。所以对于本文算例工况,当排序频率为1 000 Hz时,可以在满足MMC的运行性能及安全性的前提下,明显减小开关频率。

表1 不同排序频率下器件平均开关频率和a相上桥臂输出电压THD

Table 1 Average switching frequency and THD of output voltage in upper leg of phase-a under different sorting frequencies

排序频率/Hz	a相上桥臂输出电压THD/%	平均开关频率/Hz
10 000	1.60	2 490
5 000	1.61	1 247
2 500	1.65	649
1 000	1.97	262
500	3.22	162

本文模型设定仿真时间为5 s,仿真步长为 $10\text{ }\mu\text{s}$,采用快速电磁暂态仿真算法^[19],程序运行在Intel(R) Core(TM) i7-4790S CPU、3.2 GHz主频的计算机。表2给出了不同排序频率下的仿真完成时间统计结果。可以看出,随着排序频率的减小,仿真完成所需时间也在减小。这是由于减小排序频率将使得单位时间的平均计算量减小,降低了控制器运算时间,减轻了控制器运算的负担。

表2 不同排序频率下仿真时间

Table 2 Simulation time under different sorting frequencies

排序频率/Hz	仿真时间/s	排序频率/Hz	仿真时间/s
10 000	298	2 500	235
5 000	255	1 000	220

4.2 与现有的改进均压方法比较

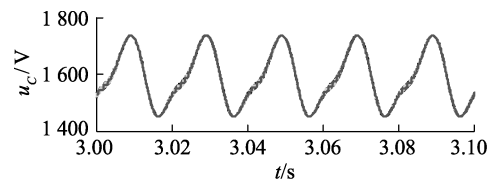
将本文算法与现有的改进排序算法比较,基于厦门柔性直流输电示范工程,通过引入上下限和保持因子,进而减小开关频率^[12]。电容电压的上、下限分别设置为1 700 V和1 500 V。

表3给出了不同保持因子下器件的平均开关频率;图9给出了不同保持因子下子模块电容电压波动的仿真波形图。结合本文所提出的分频均压控制

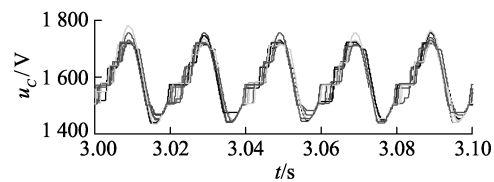
表3 不同保持因子下器件平均开关频率

Table 3 Average switching frequency under different maintaining factors

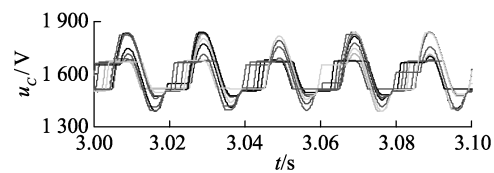
保持因子	平均开关频率/Hz
1	2 511
1.04	711
1.1	263



(a) 保持因子为1



(b) 保持因子为1.04



(c) 保持因子为1.1

图9 不同保持因子下a相上桥臂子模块电容电压波形

Fig.9 Waveforms of sub-module capacitors voltages in upper leg of phase-a under different maintaining factors

策略下的波形图(图5)和器件平均开关频率(表1),可以看出,这2种改进的排序算法都可以明显减小开关频率。对比表3和图9可以发现,当采用本文方法(排序频率 $f_s=1\ 000\ \text{Hz}$)时,开关频率为262 Hz,子模块电容电压最大波动幅度相比传统的排序算法($f_s=10\ 000\ \text{Hz}$)没有明显的增大;而当保持因子为1.1时,虽然现有方法可以实现开关频率为263 Hz,但此时子模块电容电压波动最大值相比于传统方法(保持因子为1)和本文方法均有所增大。所以,在相同的子模块电容电压波动下,本文方法可以实现更低的平均开关频率。

另一方面,通过对上文的分析可知:现有改进的排序算法仍需要在每个控制周期内对子模块电容电压进行排序计算,所以排序频率并没有降低,只是附加的上下限和保持因子使子模块尽量保持在原有的排序位置以降低开关频率。当子模块个数很多时,排序算法本身的计算量非常大,加重了控制器的运算负担。但是本文的分频均压控制策略直接降低了排序频率,减轻了控制器计算的负担。

5 结论

针对大规模 MMC-HVDC 系统,本文提出了分频均压控制策略,该策略使电容电压排序频率远小于触发控制频率,并从理论上给出了分频控制策略排序频率 f_s 的选取方法,该策略有效解决了传统均压控制策略存在的开关频率高、排序计算量大的问题。

厦门柔性直流输电示范工程的电磁暂态仿真结果表明,在一定范围内减小排序频率,可以在满足 MMC 的运行性能及安全性的前提下,明显减小开关频率和排序计算量,验证了所提分频均压控制策略的有效性。

参考文献:

- [1] GLINKA M, MARQUARDT R. A new single phase AC/AC-multilevel converter for traction vehicles operating on AC line voltage[J]. Epe Journal, 2004, 14(4): 7-12.
- [2] DEBNATHS, QIN J, BAHRANI B, et al. Operation, control, and applications of the modular multilevel converter: a review[J]. IEEE Transactions on Power Electronics, 2015, 30(1): 37-53.
- [3] 孙栩, 朱晋, 刘文龙, 等. 一种具有故障隔离能力的 MMC-HVDC 换流站子模块拓扑研究[J]. 电力自动化设备, 2017, 37(3): 120-125.
SUN Xu, ZHU Jin, LIU Wenlong, et al. Fault-isolated sub-module topology of MMC-HVDC converter station[J]. Electric Power Automation Equipment, 2017, 37(3): 120-125.
- [4] 杨晓峰, 林智钦, 郑琼林, 等. 模块组合多电平变换器的研究综述[J]. 中国电机工程学报, 2013, 33(6): 1-14.
YANG Xiaofeng, LIN Zhiqin, ZHENG Trillion Q, et al. A review of modular multilevel converters[J]. Proceedings of the CSEE, 2013, 33(6): 1-14.
- [5] 蔡新红, 赵成勇. 模块化多电平换流器型高压直流输电系统控制保护体系框架[J]. 电力自动化设备, 2013, 33(9): 157-163.
- CAI Xinhong, ZHAO Chengyong. Framework of control and protection system for MMC-HVDC transmission system[J]. Electric Power Automation Equipment, 2013, 33(9): 157-163.
- [6] 徐政, 薛英林, 张哲任, 等. 大容量架空线柔性直流输电关键技术及前景展望[J]. 中国电机工程学报, 2014, 34(29): 5051-5062.
XU Zheng, XUE Yinglin, ZHANG Zheren, et al. VSC-HVDC technology suitable for bulk power overhead line transmission[J]. Proceedings of the CSEE, 2014, 34(29): 5051-5062.
- [7] 张芳, 张光耀, 李传栋. MMC-HVDC 的二阶线性自抗扰控制策略[J]. 电力自动化设备, 2017, 37(11): 92-98.
ZHANG Fang, ZHANG Guangyao, LI Chuandong. Second-order linear active disturbance rejection control strategy of MMC-HVDC[J]. Electric Power Automation Equipment, 2017, 37(11): 92-98.
- [8] MESHRAMP M, BORGHATE V B. A simplified Nearest Level Control(NLC) voltage balancing method for Modular Multilevel Converter(MMC)[J]. IEEE Transactions on Power Electronics, 2015, 30(1): 450-462.
- [9] PERALTAJ, SAAD H, DENNETIERE S, et al. Detailed and averaged models for a 401-level MMC-HVDC system[J]. IEEE Transactions on Power Delivery, 2012, 27(3): 1501-1508.
- [10] FRANCOSE L, VERDUGO S S, ÁLVAREZ H F, et al. INELFE-Europe's first integrated onshore HVDC interconnection[C]//2012 IEEE Power and Energy Society General Meeting. San Diego, USA: IEEE, 2012: 1-8.
- [11] 丁冠军, 丁明, 汤广福, 等. 新型多电平 VSC 子模块电容参数与均压策略[J]. 中国电机工程学报, 2009, 29(30): 1-6.
DING Guanjun, DING Ming, TANG Guangfu, et al. Submodule capacitance parameter and voltage balancing scheme of a new multilevel VSC modular[J]. Proceedings of the CSEE, 2009, 29(30): 1-6.
- [12] 管敏渊, 徐政. MMC 型 VSC-HVDC 系统电容电压的优化平衡控制[J]. 中国电机工程学报, 2011, 31(12): 9-14.
GUAN Minyuan, XU Zheng. Optimized capacitor voltage balancing control for modular multilevel converter based VSC-HVDC system[J]. Proceedings of the CSEE, 2011, 31(12): 9-14.
- [13] 屠卿瑞, 徐政, 郑翔, 等. 一种优化的模块化多电平换流器电压均衡控制方法[J]. 电工技术学报, 2011, 26(5): 15-20.
TU Qingrui, XU Zheng, ZHENG Xiang, et al. An optimized voltage balancing method for modular multilevel converter[J]. Transactions of China Electrotechnical Society, 2011, 26(5): 15-20.
- [14] 辛业春, 王朝斌, 李国庆, 等. 模块化多电平换流器子模块电容电压平衡改进控制方法[J]. 电网技术, 2014, 38(5): 1291-1296.
XIN Yechun, WANG Chaobin, LI Guoqing, et al. An improved balance control for sub-module capacitor voltage of modular multilevel converter[J]. Power System Technology, 2014, 38(5): 1291-1296.
- [15] 彭茂兰, 赵成勇, 刘兴华, 等. 采用质因子分解法的模块化多电平换流器电容电压平衡优化算法[J]. 中国电机工程学报, 2014, 34(33): 5846-5853.
PENG Maolan, ZHAO Chengyong, LIU Xinghua, et al. An optimized capacitor voltage balancing control algorithm for modular multilevel converter employing prime factorization method[J]. Proceedings of the CSEE, 2014, 34(33): 5846-5853.
- [16] 何智鹏, 许建中, 苑宾, 等. 采用质因子分解法与希尔排序算法的 MMC 电容均压策略[J]. 中国电机工程学报, 2015, 35(12): 2980-2988.

Status and progress of research on transformer vibration characteristics with DC bias

LI Changyun¹, HAO Aidong², LOU Yu¹

(1. School of Electrical Engineering and Automation, Qilu University of Technology(Shandong Academy of Science), Ji'nan 250353, China;

2. Experimental Management Center, Qilu University of Technology(Shandong Academy of Science), Ji'nan 250353, China)

Abstract: Based on the analysis of the forming reason of DC bias and the vibration mechanism of transformer in power system and combined with the fundamental theory of ferromagnetic material constitutive relation deduction, the modeling mechanism of magnetostriction and corresponding problems are elucidated from aspects of the magnetic domain theory, thermodynamic relationship, phenomenological theory and elasticity. On this basis, the existing computing models of magnetostriction with DC bias are compared, and the inadequacies of silicon steel sheet and onsite transformer tests when DC bias occurs are discussed. Furthermore, the inducing modes of DC power source during the experimental study of transformer vibration are explored and analyzed. According to the comprehensive analysis of the current research progress, it is pointed out that special attention should be paid on science problems such as ferromagnetic material magnetization characteristics and magnetostriction modeling, so as to provide a reference for evaluating the transformer withstand ability of DC bias and guiding the transformer construction design.

Key words: power transformers; DC bias; magnetostriction; vibration

(上接第200页 continued from page 200)

HE Zhipeng, XU Jianzhong, YUAN Bin, et al. A capacitor voltage balancing strategy adopting prime factorization method and shell sorting algorithm for modular multilevel converter[J]. Proceedings of the CSEE, 2015, 35(12): 2980-2988.

[17] TU Q, XU Z. Impact of sampling frequency on harmonic distortion for modular multilevel converter[J]. IEEE Transactions on Power Delivery, 2011, 26(1): 298-306.

[18] 黄守道, 廖武, 高剑, 等. 基于改进均压算法的模块化多电平变流器开关频率分析[J]. 电工技术学报, 2016, 31(13): 36-45.
HUANG Shoudao, LIAO Wu, GAO Jian, et al. Switching frequency analysis of modular multilevel converter based on the improved capacitor voltage balancing algorithm[J]. Transactions of China Electrotechnical Society, 2016, 31(13): 36-45.

[19] GNANARATHNAU N, GOLE A M, JAYASINGHE R P. Efficient

modeling of Modular Multilevel HVDC Converters(MMC) on electromagnetic transient simulation programs[J]. IEEE Transactions on Power Delivery, 2011, 26(1): 316-324.

作者简介:



郝亮亮

郝亮亮(1985—),男,山东烟台人,副教授,博士,主要研究方向为直流输电、电力系统主设备保护(E-mail: llhao@bjtu.edu.cn);

张静(1993—),女,安徽凤阳人,硕士研究生,主要研究方向为柔性直流输电(E-mail: 15121505@bjtu.edu.cn)。

Frequency dividing control of capacitor voltage balance for modular multilevel converter

HAO Liangliang¹, ZHANG Jing¹, HUANG Yinhua², XIONG Fei¹

(1. School of Electrical Engineering, Beijing Jiaotong University, Beijing 100044, China;

2. Fujian Electric Power Survey & Design Institute, Fuzhou 350003, China)

Abstract: With the increase of the sub-module number of MMC (Modular Multilevel Converter), the traditional capacitor voltage balancing method has two problems, i.e. high switching frequency and large computation amount. In order to solve these problems, the frequency dividing control strategy of capacitor voltage balance is proposed, which makes the sorting frequency far less than the trigger control frequency. The selection method for sorting frequency in proposed control strategy is given theoretically. The electromagnetic transient simulative results based on Xiamen flexible DC project verify the proposed control strategy reduces the sorting frequency in a certain range, which can meet the running performance and the safety of MMC, and significantly reduce the switching frequency and the computational burden of sorting.

Key words: modular multilevel converter; frequency dividing control; switching frequency; voltage balancing control