

# 不同封装形式压接型IGBT器件的电-热应力研究

李辉<sup>1</sup>,龙海洋<sup>1</sup>,姚然<sup>1</sup>,王晓<sup>1</sup>,钟懿<sup>1</sup>,李金元<sup>2</sup>

(1. 重庆大学 输配电装备及系统安全与新技术国家重点实验室,重庆 400044;  
2. 全球能源互联网研究院有限公司 先进输电技术国家重点实验室,北京 102209)

**摘要:**基于多物理场建模对比分析全压接和银烧结封装压接型IGBT器件的电-热应力。首先根据全压接和银烧结封装压接型IGBT的实际结构和材料属性,建立3.3 kV/50 A压接型IGBT器件的电-热-力多耦合场有限元模型;其次仿真分析额定工况下2种封装IGBT器件的电-热性能,并通过实验平台验证所建模型的合理性;然后研究了3.3 kV/1 500 A多芯片压接型IGBT模块的电-热应力,并探究了不同封装压接型IGBT器件电-热应力存在差异的原因;最后比较了2种封装压接型IGBT器件内部的电-热应力随夹具压力和导通电流变化的规律。结果表明银烧结封装降低了压接型IGBT器件的导通压降和结温,提升了器件散热能力;但银烧结封装也增大了IGBT芯片表面的机械应力,应力增大对IGBT器件疲劳失效的影响亟需实验验证。

**关键词:**压接型IGBT;全压接封装;银烧结封装;多物理场建模;电-热应力分析

**中图分类号:**TM 23;TN 322+.8

**文献标志码:**A

**DOI:**10.16081/j.epae.202008030

## 0 引言

近年来以压接型IGBT为核心器件的模块化多电平换流器(MMC)等高压大容量电力电子装备已经投入试运营阶段。MMC作为柔性直流输电系统的核心装备,其关键部件——压接型IGBT器件的可靠性直接影响整个柔性直流输电系统的安全稳定运行<sup>[1-2]</sup>。全压接封装压接型IGBT器件因各层组件材料的热膨胀系数不匹配导致组件间的热膨胀及变形差异在交变的热应力作用下逐渐扩大,减小了组件界面间的有效接触面积,影响器件工作时的电-热传导,从而加速压接型IGBT的疲劳失效<sup>[3]</sup>。为了提高压接型IGBT器件组件界面的电-热接触性能,有学者开始研究银烧结封装的压接型IGBT<sup>[4]</sup>;然而,银烧结封装形式在提升器件某些性能的同时也会影响内部的电-热应力,进而影响器件的可靠性。因此,研究分析不同封装形式对压接型IGBT器件电气特性及电-热应力的影响,对优化压接型IGBT的封装从而提高其可靠性具有重要的现实意义。

近年来国内外有研究人员将纳米银焊膏作为芯片连接材料用于封装中高压大功率IGBT模块以提高其可靠性<sup>[4-8]</sup>。文献[4-5]将纳米银焊膏用于封装中高压IGBT模块,测试结果表明银烧结封装可以极大提高IGBT模块的散热性能。文献[6]采用无压银烧结方式制备了纳米银烧结封装的焊接型IGBT模块,与同等功率等级的商业IGBT模块相比,该模块

整体热阻减小、结温下降,但未分析银烧结封装形式对器件内部电-热应力的影响。文献[7]通过建立有限元模型指出纳米银烧结层会出现粘塑性形变和蠕变疲劳。文献[8]分析了纳米银烧结封装对焊接型IGBT模块内部电-热应力的影响,指出银烧结封装会导致器件出现脆性开裂和亚临界裂纹扩展等新的失效,为评估银烧结封装对压接型IGBT内部电-热力的影响提供了借鉴。然而目前已有研究大多只考虑纳米银烧结封装对焊接式IGBT器件的电-热性能及可靠性影响,较少考虑纳米银烧结在压接型IGBT器件中的封装应用,且缺乏针对银烧结和全压接封装对压接型IGBT器件电-热应力及可靠性影响的分析研究。

基于上述研究现状的不足,本文首先建立了全压接与银烧结这2种封装形式压接型IGBT器件的电-热-力多耦合场有限元模型;其次提取了额定工况下2种封装形式压接型IGBT器件的电气特性及内部电-热应力,并利用压接型IGBT器件的功率循环实验平台验证所建模型提取结果的有效性;然后研究了2种封装多芯片压接型IGBT模块的电-热应力,探究了电-热应力差异的原因;最后对比分析了2种封装形式压接型IGBT器件内部的电热应力随外部压力和导通电流变化的规律。基于仿真分析初步揭示了2种封装形式对压接型IGBT器件电-热应力的影响差异,获取了银烧结封装对IGBT器件可靠性的不利影响因素。

## 1 压接型IGBT器件有限元建模

### 1.1 压接型IGBT器件结构

以全压接封装压接型IGBT器件为例,其结构组成见附录图A1。由上至下主要包含集电极铜层、集

收稿日期:2020-01-11;修回日期:2020-06-29

基金项目:国家自然科学基金智能电网联合基金资助项目(U1966213);国家重点研发计划项目(2016YFB0901800)

Project supported by the Smart Grid Joint Fund of National Natural Science Foundation of China(U1966213) and the National Key R&D Program of China(2016YFB0901800)

电极钼层、IGBT 芯片、发射极钼层、银垫片、铜底座、发射极铜层、栅极弹簧顶针等部件,各层组件通过夹具施加的外部压力刚性叠压接触实现电热传导。银烧结封装压接型 IGBT 器件利用纳米银焊膏通过烧结工艺将集电极钼层和 IGBT 芯片相互嵌合、连接成为 1 个整体。附录中图 A2(a)是银烧结封装型 IGBT 器件,图 A2(b)为全压接封装型 IGBT 器件,图 A2 中各组件数字标号与图 A1 的标号相互对应。2 种封装压接型 IGBT 器件的耐压等级均为 3 300 V,额定电流为 50 A,IGBT 器件均由全球能源互联网研究院有限公司提供。

## 1.2 有限元模型建立

压接型 IGBT 器件工作时内部的电场、温度场和应力场之间存在相互耦合,三者之间耦合作用关系如图 1 所示。

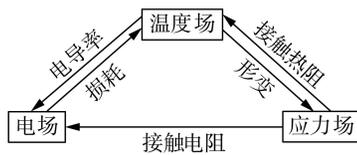


图 1 压接型 IGBT 多物理场耦合关系

Fig.1 Multiphysics coupling relationship of press pack IGBT

根据器件的实际结构和尺寸,利用 COMSOL 软件进行多物理场建模。为确保模型准确性,建模时主要考虑如下因素。

(1)压接型 IGBT 芯片和封装材料的电导率与温度相关,器件的工作损耗又会以热量的形式作用于温度场,故温度场与电场之间存在相互耦合作用。

$$\sigma = \sigma_0(1 + aT) \quad (1)$$

其中, $\sigma$ 为材料电导率; $\sigma_0$ 为温度是 0 时的材料电导率; $T$ 为芯片结温; $a$ 为材料电导率的温度系数。有限元求取温度的基本原理是求解扩散-对流-反应问题<sup>[9]</sup>,即:

$$\rho c_p \frac{\partial T(r, t)}{\partial t} = \nabla(k\Delta T(r, t)) + h \quad (2)$$

其中, $\rho$ 为材料密度; $c_p$ 为在恒定压强下的热容值; $t$ 为时间; $\nabla$ 为拉普拉斯算子; $k$ 为传热系数; $\Delta T$ 为结温波动函数; $h$ 为体系存储的热量; $r$ 为  $t$  时刻在空间方向  $r$  上的分量值。

(2)外部压力与 IGBT 器件组件界面间接触热阻  $R_{\text{thermal}}$  和接触电阻  $R_{\text{electrical}}$  的关系为<sup>[10]</sup>:

$$\begin{cases} R_{\text{thermal}} = 1/(Ak_c), k_c = 1.25k_s(m/\delta)(P/H_c)^{0.95} \\ R_{\text{electrical}} = (\sigma_1 + \sigma_2)\sqrt{\pi H_c/P} / 2 \end{cases} \quad (3)$$

其中, $A$ 为相邻材料的有效接触面积; $k_c$ 为接触导热系数; $k_s$ 为接触界面的平均热导率; $m$ 为接触界面的相对斜率; $\delta$ 为接触界面的粗糙度; $P$ 为接触界面的

压强; $H_c$ 为材料的微硬度; $\sigma_1$ 、 $\sigma_2$ 为相邻材料接触界面的电导率。

(3)压接型 IGBT 各层组件材料的热膨胀系数存在差异,不同材料受热膨胀变形不一致,故建模时考虑了不同材料的形变差异<sup>[11]</sup>:

$$\begin{cases} l_1 - l_0 = \frac{F \times l_0}{ES} \\ l_2 = l_0[1 + \alpha(T_1 - T_0)] \end{cases} \quad (4)$$

其中, $l_0$ 、 $l_1$ 、 $l_2$ 分别为初始长度、压缩长度、热膨胀长度; $F$ 为压力; $E$ 为杨氏模量; $S$ 为材料面积; $\alpha$ 为热膨胀系数; $T_0$ 、 $T_1$ 分别为初始温度与最终温度。

(4)删除原组件中对器件电-热性能影响较小的内部倒角、圆角等结构和忽略不承受固定压力的印制电路板、弹簧顶针、支架和塑料框架。

纳米银焊膏烧结之后其物理属性已不同于纯银,文献[12]指出应将烧结后的银材料视为非线性材料,并提出了 Anand 模型用于有限元仿真模型来表征纳米银烧结层的电-热特性,该模型采用 9 个物理因子来表征烧结银的电-热性能,如附录表 A1 所示。

压接型 IGBT 器件各组件的尺寸参数见附录表 A2,各层组件材料的物理属性参数见附录表 A3 和表 A4。附录图 A3 是 Comsol 软件中电-热-力的调用结果及其相互耦合过程,仿真时在集电极和发射极铜层设置散热量,并在集电极通入电流施加压力,发射极铜层设为固定支撑。附录图 A4 是多物理场有限元模型网格剖分结果。

## 2 压接型 IGBT 器件电-热应力分析及有限元模型验证

### 2.1 额定工况电-热应力提取

有限元模型仿真条件设置如下:发射极铜层为固定支撑;集电极铜层施加均匀压力为 1 200 N<sup>[16]</sup>;环境温度为 23 ℃;集电极通入的恒定电流为 50 A;器件集电极与发射极铜层表面设置的强制对流散热系数为 5 000 W / (m<sup>2</sup>·K)。提取器件达到电-热平衡时导通压降、整体温度及应力分布结果见附录图 A5—A7。对图 A5—A7 进行分析可得,额定工况下银烧结封装压接型 IGBT 器件的导通电压约降低 10%,器件工作时的导通损耗也减小,散热性能约提升 5%,但银烧结封装使 IGBT 器件的最大范氏等效应力 VMS(Von Mises Stress)约增大 15%。

文献[15]对压接型 IGBT 器件的内部应力分布进行分析,认为压接型 IGBT 芯片与发射极钼层相接触的表面区域是整个器件的薄弱区域。故下文将重点分析不同封装形式对压接型 IGBT 器件芯片发射极表面电-热应力的影响。

额定工况芯片表面电-热应力提取结果见附录图A8—A10。由图A8可知,银烧结封装降低了IGBT芯片表面的最大结温,器件散热性能约提升5%。由图A9和图A10可知,相比全压接封装,银烧结封装增大了压接型IGBT器件芯片发射极表面的应力和出现的弹性应变,相同工况下银烧结IGBT芯片发射极表面出现的弹性应变更大,且IGBT芯片与发射极铜层接触面边缘区域承受的应力和出现的弹性应变也远高于中心区域。

## 2.2 有限元模型验证

为了验证所建立银烧结和全压接压接型IGBT器件多耦合场模型的合理性和确保提取结果的正确性,搭建了3.3 kV / 50 A压接型IGBT器件的功率循环实验平台。通过FLIR SR7700红外热成像仪测量器件达到热稳态之后的温度分布并与仿真结果进行对比。参数设置如下:夹具压力为1 200 N;直流电源为50 A恒定电流源;采用双面水冷散热,室温测量结果为23 ℃,水冷箱冷却水温为15 ℃。其余实验条件与仿真设置一致,所建实验平台见附录图A11。

利用红外热成像仪采集中2种封装压接型IGBT器件达到热稳态后芯片、发射极铜片、集电极铜片侧面的平均温度,温度采集结果见附录图A12。图中对IGBT芯片侧面、集电极铜层侧面和发射极铜层侧面进行了标注,仿真提取温度与实验测量数据对比结果如表1所示。由表1可知,仿真所得2种封装压接型IGBT器件的整体稳态温度分布与红外热成像仪采集的IGBT器件稳态温度分布结果一致,各层组件的温度由高到低依次为芯片、发射极铜层、集电极铜层;各层组件的仿真和实验测量温度误差均在5%以内,确保了所建仿真模型的合理性和提取结果的有效性。

表1 仿真与红外热成像仪温度测量结果对比

IGBT封装型号	各层组件	稳态温度 / ℃		相对误差 / %
		仿真结果	测量结果	
全压接	集电极铜层	59.8	58.4	2.4
	芯片	61.2	59.8	2.3
	发射极铜层	60.4	59.1	2.2
银烧结	集电极铜层	56.9	56.1	1.5
	芯片	58.3	57.5	1.8
	发射极铜层	57.8	56.9	1.6

## 3 多芯片压接型IGBT模块电-热应力研究

为分析不同封装形式对多芯片IGBT模块的电-热应力影响,下面将对3.3 kV / 1 500 A压接型IGBT器件的电-热应力进行分析。以某款3.3 kV / 1 500 A多芯片压接型IGBT为例,其布局见附录图A13,由30个IGBT和14个二极管构成,其封装结构与单芯

片IGBT器件相同。

3.3 kV / 1 500 A多芯片压接型IGBT模块的多耦合场建模过程与单芯片相同。边界条件如下:发射极铜层为固定支撑;器件集电极与发射极铜层表面设为强制对流散热,散热系数为10 000 W / (m<sup>2</sup>·K);环境温度为23 ℃;IGBT集电极铜层施加均匀压力为53 kN;集电极通入的恒定电流为1 500 A。仿真结果表明3.3 kV / 1 500 A多芯片压接型IGBT模块中,银烧结和全压接封装IGBT的导通压降分别为3.26、3.69 V。

多芯片IGBT发射极表面的温度以及应力分布结果分别如附录图A14、A15所示。图A14表明多芯片IGBT中全压接封装压接型IGBT最高结温为107 ℃,银烧结封装压接型IGBT最高结温为87.9 ℃,银烧结封装压接型IGBT显著降低IGBT模块的结温,其散热性能约提升18.8%。图A15表明银烧结封装压接型IGBT表面承受最大应力相比全压接封装压接型IGBT器件增大13.6%。上述结果表明银烧结封装压接型IGBT器件在减小多芯片压接型IGBT模块的导通电压时,也极大提升了器件的散热性能,降低了芯片最高结温;同时,也显著增大了芯片表面出现的应力应变。

附录图A16为全压接和银烧结2种封装结构的材料界面微观接触示意图。由于材料表面存在粗糙度,并非理想的光滑平整,采用全压接封装压接型IGBT器件时,集电极铜层和IGBT芯片间的接触表面存在空隙,界面之间的实际接触面积只有名义界面面积的一部分,其余部分为空气填充<sup>[3]</sup>,导致器件的接触热阻和接触电阻较大,因此全压接封装压接型IGBT器件的导通电压和结温较高。银烧结封装压接型IGBT器件则是利用纳米银材料来填充集电极铜层和IGBT芯片之间的空隙,且纳米银材料具有很高的导电性和导热性<sup>[7]</sup>,因此银烧结封装压接型IGBT器件降低了其接触热阻和接触电阻,提高了集电极铜层和IGBT芯片之间的电-热接触性能。银烧结封装压接型IGBT器件的导通电压和结温均低于全压接封装压接型IGBT。

## 4 不同工况下电-热应力分析

### 4.1 外部压力变化

多芯片压接型IGBT模块工作时存在压力分布不均的问题,且随着器件的老化,压力分布不均会逐渐加剧<sup>[17]</sup>。下文以单个IGBT器件为例,通过改变施加在IGBT器件集电极表面的压力来分析不同压力条件下银烧结与全压接2种封装下IGBT器件芯片发射极表面的电-热应力。边界条件设置如下:发射极铜层为固定支撑;器件集电极与发射极铜层表面设置为强制对流散热,散热系数为5 000 W / (m<sup>2</sup>·K);

环境温度为 23 ℃;IGBT 器件集电极通过的恒定电流为 50 A;集电极铜层施加压力从 1000~1500 N 均匀变化分析压力变化对器件电-热性能的影响。

仿真提取结果见图 2。分析图 2 可发现,2 种封装 IGBT 器件的导通压降  $V_{ce}$  均随着外部压力的增大而逐渐减小,且任何压力下银烧结封装压接型 IGBT 导通压降均低于全压接封装压接型 IGBT;且适当的增加外部压力可以有效减小器件的导通压降  $V_{ce}$  从而降低器件的通态损耗。

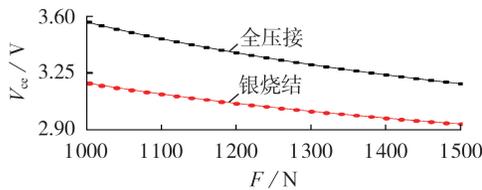
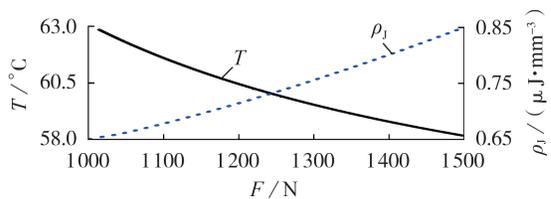


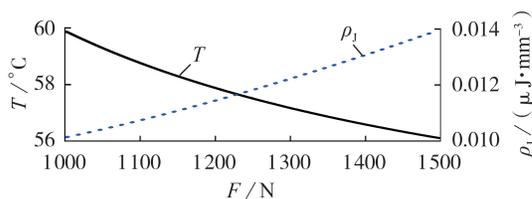
图 2 压力对器件导通压降的影响

Fig.2 Influence of pressure on conduction voltage drop of device

图 3 和图 4 中提取结果均为芯片发射极表面对电-热参数的最大值,结果表明银烧结与全压接封装压接型 IGBT 芯片发射极表面的 VMS 均随着外部压力的增加而增大;同时,随着外部压力的增大,银烧结与全压接封装压接型 IGBT 芯片发射极表面的弹性应变能密度值  $\rho_j$  也增大。任何压力条件下,银烧结封装压接型 IGBT 器件承受的外部压力和出现的弹性应变均高于全压接封装压接型 IGBT 器件。同时芯片的结温会随着夹具压力的增大而减小,增大压力有利于提升器件的散热能力,降低芯片的结温。图 3 还表明 3.3 kV / 50 A 单芯片银烧结与全压接封装压接型 IGBT 器件施加压力的最优范围均为 1 200~1 300 N,与文献[16]中提供施压参考数据相吻合;在此压力范围内器件的导通压降与结温较低,器件承受的外部应力与出现的弹性应变也较小。



(a) 全压接 IGBT



(b) 银烧结 IGBT

图 3 压力对芯片发射极表面温度和应变的影响

Fig.3 Influence of pressure on temperature and strain of emitter pole of chip surface

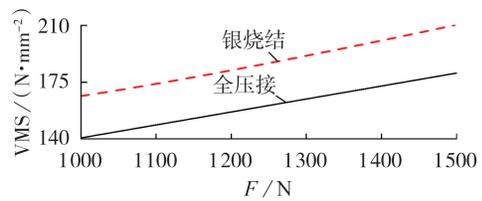


图 4 压力对芯片发射极表面 VMS 的影响

Fig.4 Influence of pressure on VMS of emitter pole of chip surface

#### 4.2 器件导通电流变化

多芯片压接型 IGBT 模块工作时通过每个 IGBT 的电流不一致<sup>[17]</sup>,并且在电力系统故障情况下通过多芯片中单个 IGBT 器件的电流会急剧增大。下文以单个 IGBT 器件为例,通过改变器件通过的电流对比分析银烧结与全压接 2 种封装压接型 IGBT 器件芯片发射极表面电-热应力的变化。边界条件设置如下:发射极铜层为固定支撑;器件集电极与发射极铜层表面为强制对流散热,散热系数为 5 000 W/(m<sup>2</sup>·K);环境温度为 23 ℃;IGBT 集电极铜层施加均匀压力,压力值为 1 200 N;器件集电极通过的电流在 5~100 A 范围内均匀变化,分析导通电流变化对器件电-热性能的影响。仿真分析结果见图 5—7。

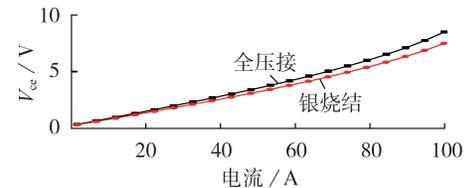


图 5 导通电流对 IGBT 器件导通压降的影响

Fig.5 Influence of conduction current of IGBT on conduction voltage drop

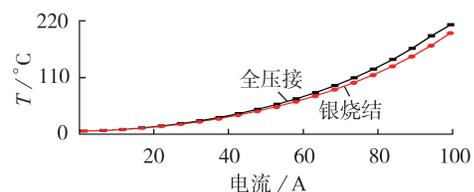


图 6 导通电流对芯片结温的影响

Fig.6 Influence of conduction current of IGBT on junction temperature of clip

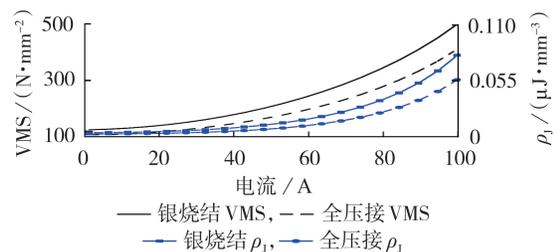


图 7 导通电流对芯片发射极表面特性参数的影响

Fig.7 Influence of conduction current on characteristic parameters of emitter pole of chip surface

图5表明银烧结与全压接封装压接型IGBT的导通压降均随导通电流的增加而增大,全压接封装压接型IGBT器件的导通电压随导通电流的增大速率上升更快。由图6可知,导通电流越大,银烧结封装压接型IGBT器件的散热性能优势越明显,当导通电流大于50 A时,2种封装压接型IGBT器件结温差异越来越大,当导通电流为100 A时,银烧结封装压接型IGBT的结温将比全压接封装压接型IGBT的结温低20℃左右。由图7可知,导通电流越大,器件功耗越高,产生的热量越多,导致银烧结封装压接型IGBT器件芯片发射极表面承受的热应力也越高,出现的弹性应变也越大。当器件通过电流大于60 A时,银烧结封装压接型IGBT器件芯片发射极表面承受的应力和出现的弹性应变与全压接封装压接型IGBT器件间的差异逐渐增大。

## 5 结论

本文针对不同封装压接型IGBT器件的电-热应力影响进行了研究,可得如下结论。

(1)额定工况下,相比于全压接封装,银烧结封装3.3 kV/50 A压接型IGBT器件的导通压降和通态损耗约降低10%;同时,散热性能约提升5%,降低了IGBT器件的工作结温。但银烧结封装增大了压接型IGBT器件芯片发射极表面承受的应力和出现的弹性应变。

(2)2种封装形式的压接型IGBT芯片与发射极铜层相接触的表面边缘区域承受的应力和出现的弹性应变均远高于中心区域。

(3)相同工况下,相较于全压接封装,银烧结封装3.3 kV/1500 A多芯片压接型IGBT模块的导通压降约减小12%,芯片最高结温约降低20℃,散热性能约提升18.9%。

(4)银烧结与全压接封装压接型IGBT器件的内部电-热应力随外部压力和器件导通电流变化的规律一致:压力增大会减小2种封装压接型IGBT器件的导通压降和结温,且二者单芯片施加压力最优范围均为1200~1300 N;同时,压力变大会增加IGBT芯片发射极表面承受的应力和出现的弹性应变。全压接封装压接型IGBT器件的导通压降和结温随导通电流增大的上升速率高于银烧结IGBT。

文献[18]指出芯片表面的应力应变越大,IGBT器件疲劳失效过程越快,寿命越短。银烧结封装显著增大了IGBT芯片表面的应力应变,这对器件的寿命影响亟待实验验证。目前研究团队正开展全压接和银烧结封装压接型IGBT器件的可靠性测试工作,但由于可靠性实验周期较长,待获取一定数量实验数据后,将对比评估不同封装压接型IGBT器件的寿命和可靠性差异,从而为压接型IGBT器件的封装优化提供指导。

附录见本刊网络版(<http://www.epae.cn>)。

## 参考文献:

- [1] CHEN H F, CAO W P, BORDIGNON P, et al. Design and testing of the world's first single-level press-pack IGBT based submodule for MMC VSC HVDC applications[C]//Energy Conversion Congress and Exposition. Montreal, QC, Canada: IEEE, 2015:3359-3366.
- [2] 李辉, 邓吉利, 姚然, 等. 计及运行工况的MMC换流阀可靠性建模与分析[J]. 电力自动化设备, 2018, 38(10):108-114.  
LI Hui, DENG Jili, YAO Ran, et al. Reliability modeling and analysis of MMC converter valve considering operation conditions[J]. Electric Power Automation Equipment, 2018, 38(10): 108-114.
- [3] TINSCHERT L, ARDAL A R, POLLER T, et al. Possible failure modes in press-pack IGBTs[J]. Microelectronics Reliability, 2015, 55(6):903-911.
- [4] FENG J J, MEI Y H, LI X B, et al. Characterizations of a proposed 3300 V press-pack IGBT module using nanosilver paste for high-voltage applications[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2018, 6(4): 2245-2253.
- [5] 梅云辉, 冯晶晶, 王晓敏, 等. 采用纳米银焊膏烧结互连技术的中高压IGBT模块及其性能表征[J]. 高电压技术, 2017, 43(10):3307-3312.  
MEI Yunhui, FENG Jingjing, WANG Xiaomin, et al. Medium and high voltage IGBT modules using nanosilver paste sintering technology and its performance characterization[J]. High Voltage Engineering, 2017, 43(10):3307-3312.
- [6] FU S C, MEI Y H, LI X, et al. Reliability evaluation of multichip phase-leg IGBT modules using pressureless sintering of nanosilver paste by power cycling tests[J]. IEEE Transactions on Power Electronics, 2017, 32(8):6049-6058.
- [7] LE H F, AZZOPARDI S, WOIRGARD E, et al. Lifetime evaluation of nanoscale silver sintered power modules for automotive application based on experiments and finite-element modeling[J]. IEEE Transactions on Device and Materials Reliability, 2015, 15(3):326-334.
- [8] DUDEK R, DORING R, RZEPKA S, et al. Electro-thermo-mechanical analyses on silver sintered IGBT-module reliability in power cycling[C]//Electronic System-Integration Technology Conference. Grenoble, France: IEEE, 2015: 1-8.
- [9] BERGMAN T L, LAVINE A S, INCROPERA F P, et al. Fundamentals of heat and mass transfer[M]. Manhattan, USA: Wiley & Sons, 2011:139-162.
- [10] RAJAGURU P, LU H, BAILEY C, et al. Electro-thermo-mechanical modelling and analysis of the press pack diode in power electronics[C]//International Workshop on Thermal Investigations of ICs and Systems. Paris, France: IEEE, 2015: 1-6.
- [11] 陈卫东, 陈浩, 于艳春. 有限体积法的弹性结构动力学随机分析[J]. 哈尔滨工程大学学报, 2011, 32(11):1447-1451.  
CHEN Weidong, CHEN Hao, YU Yanchun. Dynamic stochastic analysis of an elastic structure based on the finite volume method[J]. Journal of Harbin Engineering University, 2011, 32(11):1447-1451.
- [12] YU D J, CHEN X, CHEN G, et al. Applying Anand model to low-temperature sintered nanoscale silver paste chip attachment[J]. Materials & Design, 2009, 30(10):4574-4579.
- [13] POLLER T, BASLER T, HERNES M, et al. Mechanical analysis of press-pack IGBTs[J]. Microelectronics Reliability, 2012, 52(9):2397-2402.
- [14] BUSCA C, TEODORESCU R, BLAABJERG F, et al. Dynamic thermal modelling and analysis of press-pack IGBTs both at

- component-level and chip-level[C]//IECON 2013-39th Annual Conference of the IEEE Industrial Electronics Society. Vienna, Austria:IEEE,2013:677-682.
- [15] 潘艳,李金元,李尧圣,等. 柔直换流阀用压接式 IGBT 器件物理场建模及内部压强分析[J]. 电力自动化设备,2019,39(1):40-45.
- PAN Yan,LI Jinyuan,LI Yaosheng,et al. Physical field modeling and internal pressure analysis of press-pack IGBT device based VSC-HVDC converter[J]. Electric Power Automation Equipment,2019,39(1):40-45.
- [16] ABB. Recommendations regarding mechanical clamping of press pack high power semiconductors[EB/OL]. (2002-11-02)[2020-06-29]. <http://wenku.baidu.com/view/b91e99f6783e09-12a2162acc.html>.
- [17] LAI W,LI H,CHEN M Y,et al. Investigation on the effects of unbalanced clamping force on multichip press pack IGBT modules[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics,2019,7(4):2314-2322.
- [18] 张经纬,邓二平,赵志斌,等. 压接型 IGBT 器件单芯片子模组

疲劳失效的仿真[J]. 电工技术学报,2018,33(18):4277-4285.

ZHANG Jingwei,DENG Erping,ZHAO Zhibin,et al. Simulation on fatigue failure of single IGBT chip module of press-pack IGBTs[J]. Transactions of China Electrotechnical Society,2018,33(18):4277-4285.

#### 作者简介:



李 辉

李 辉(1973—),男,浙江永康人,教授,博士研究生导师,主要从事风力发电技术、大功率电力电子器件应用与可靠性评估方面的研究工作(E-mail:cqulh@163.com);

龙海洋(1994—),男,重庆人,硕士研究生,主要从事大功率电力电子器件可靠性测试及失效分析方面的研究工作;

姚 然(1990—),男,重庆人,博士研究生,主要从事电力电子器件可靠性和失效

机理方面的研究工作。

(编辑 王欣竹)

## Study on electro-thermal stress of press pack IGBT devices with different package forms

LI Hui<sup>1</sup>,LONG Haiyang<sup>1</sup>,YAO Ran<sup>1</sup>,WANG Xiao<sup>1</sup>,ZHONG Yi<sup>1</sup>,LI Jinyuan<sup>2</sup>

(1. State Key Laboratory of Power Transmission Equipment & System Security and New Technology, Chongqing University,Chongqing 400044,China;

2. State Key Laboratory of Advanced Transmission Technology,Global Energy Interconnection Research Institute Co.,Ltd.,Beijing 102209,China)

**Abstract:** The electro-thermal stress of silver sintered and fully pressure packaged press pack IGBT has been analyzed based on the multi-physical field modeling. Firstly, the mechanical-thermal-electrical multi-coupling field finite element model of a 3.3 kV/50 A press pack IGBT device is established based on the actual structure and material properties of silver sintered and fully pressure packaged press pack IGBT. Secondly, the electro-thermal performance of two types packaged press pack IGBT devices under rated condition is studied and the rationality of the established model is verified by the experimental platform. Then, the electro-thermal stress of the multichip 3.3 kV/1 500 A press pack IGBT module is analyzed, and the electro-thermal stress difference reason of different packaged press pack IGBT devices is explored. Finally, the variation of electro-thermal stress characteristics inside the two types package press pack IGBT with the variation of clamping pressure and conduction current is compared. The results show that the silver sintered package improves the heat dissipation capability of press pack IGBT device while reducing the junction temperature and the conduction voltage droop. However, the silver sintered package also increases the mechanical stress on the surface of IGBT chip, and the effect of increased stress on the fatigue failure of IGBT device needs to be verified by experiments.

**Key words:** press pack IGBT; fully pressure package; silver sintered package; multi-physical field modeling; electro-thermal stress analysis

附录

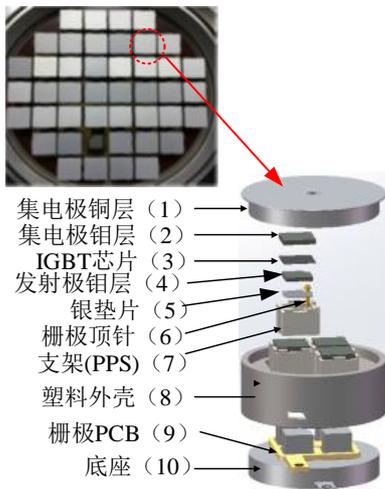


图 A1 压接型 IGBT 器件结构示意图

Fig.A1 Schematic of press pack IGBT device

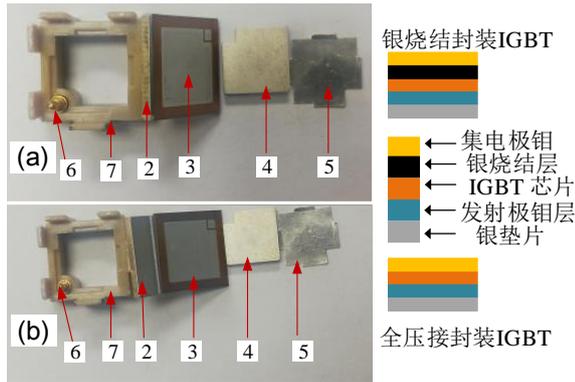


图 A2 3.3 kV/50 A 压接型 IGBT 器件

Fig.A2 Physical structure of 3.3 kV/50 A press pack

IGBT

表 A1 纳米银烧结层物理属性表征因子参数<sup>[12]</sup>

Table A1 Characterization factor parameters of physical properties of nano silver sintering layer<sup>[12]</sup>

参数	数值
粘塑性率系数/ $s^{-1}$	9.81
活化能/ $(J \cdot mol^{-1})$	47 442
形变抵抗初始值/MPa	67.389
硬化常数/MP	15 800
变形阻力饱和系数/MPa	2.768
应力的应变敏感性	0.657 2
变形阻力灵敏度	0.003 26
应力乘子	11
硬化敏感性	1

表 A2 压接型 IGBT 器件各层组件尺寸参数

Table A2 Dimension of each component in press pack IGBT

组件	长×宽/(mm×mm)	高度/mm
集电极铜层	$\Phi=32$	7.8
集电极铜层	14×14	1.8
银烧结层	14×14	0.05
硅芯片	14×14	0.6
发射极铜层	9.5×9.5	1.2
银垫片	9.5×9.5	0.2
底层铜柱	9.5×9.5	8
发射极铜层	$\Phi=32$	8

表 A3 各层组件材料热学参数<sup>[12-16]</sup>

Table A3 Thermal parameters of material in each layer

材料	导热系数/ [W · (m K) <sup>-1</sup> ]	热膨胀系数/ (K <sup>-1</sup> )	电导率/ (S m <sup>-1</sup> )	恒压热容/ [J (kg K) <sup>-1</sup> ]
Cu	400	$17 \times 10^{-6}$	5.998e7	385
Mo	138	$4.8 \times 10^{-6}$	1.89e7	250
Nano-Ag	240	$19.5 \times 10^{-6}$	61.6e6	233
Si	130	$2.6 \times 10^{-6}$	180	700
Ag	429	$18.9 \times 10^{-6}$	61.6e6	235

表 A4 各层组件材料力学参数<sup>[12-16]</sup>

Table A4 Mechanical parameters of material in each layer

材料	密度/ (kg m <sup>-3</sup> )	杨氏模量/GPa	泊松比 (1)
Cu	8 960	110	0.35
Mo	10 200	312	0.31
Nano-Ag	8 500	50	0.25
Si	2 329	170	0.28
Ag	10 500	83	0.37

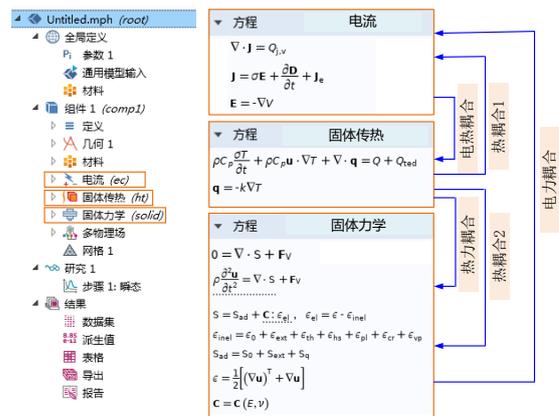


图 A3 电-热-力多耦合过程

Fig.A3 Multiple coupling of thermal-electrical-pressure

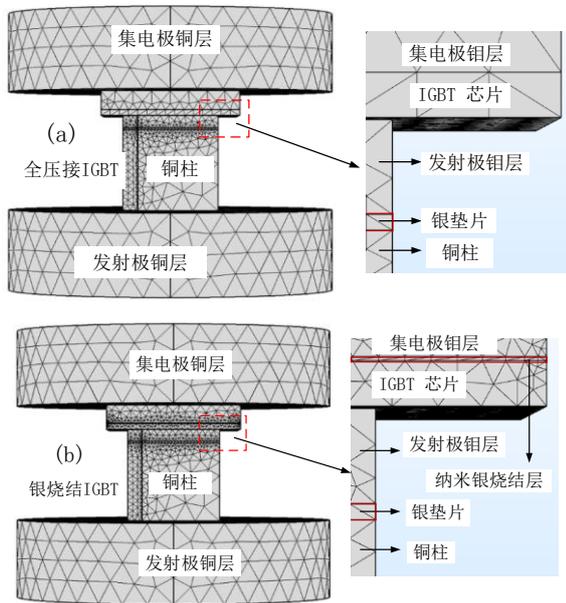


图 A4 压接型 IGBT 器件有限元模型

Fig.A4 Finite element model of press pack IGBT

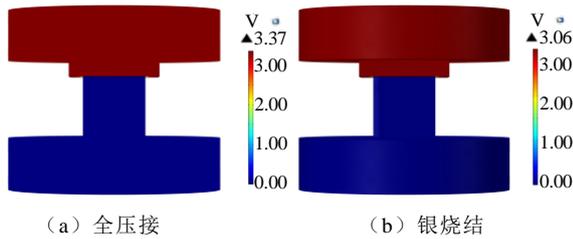


图 A5 IGBT 导通压降

Fig.A5 Conduction voltage of IGBT device

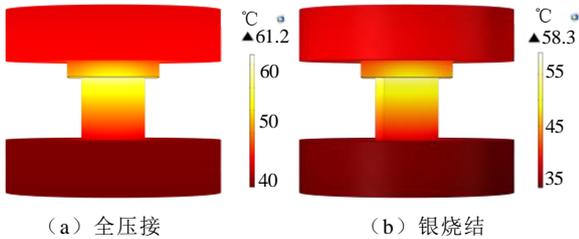


图 A6 IGBT 的温度分布

Fig.A6 Temperature distribution of IGBT device

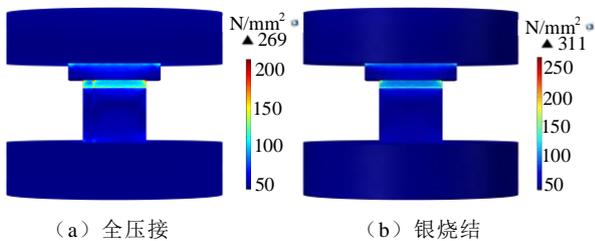
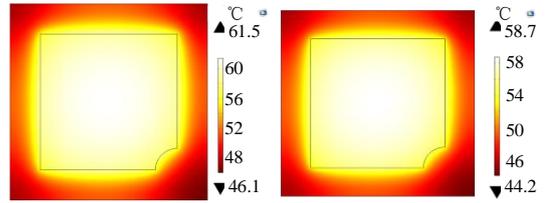


图 A7 IGBT 的 VMS 分布

Fig.A7 VMS distribution of IGBT device

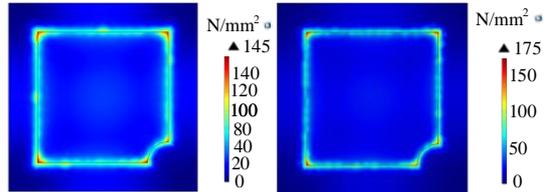


(a) 全压接 (b) 银烧结

图 A8 IGBT 芯片发射极表面温度分布

Fig.A8 Temperature distribution of IGBT surface

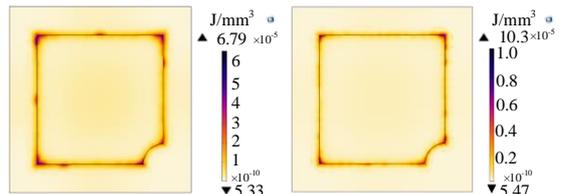
emitter pole



(a) 全压接 (b) 银烧结

图 A9 IGBT 芯片发射极表面 VMS

Fig.A9 VMS of IGBT surface emitter pole



(a) 全压接 (b) 银烧结

图 A10 IGBT 芯片发射极表面弹性应变能密度分布

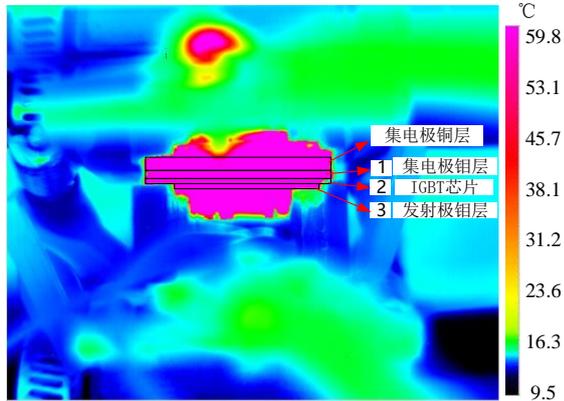
Fig.A10 Elastic strain distribution of IGBT surface

emitter pole

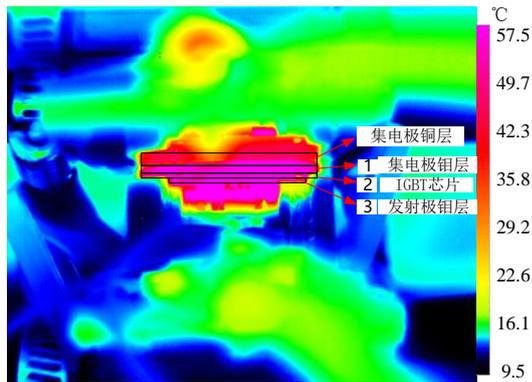


图 A11 压接型 IGBT 器件功率循环实验平台

Fig.A11 Power cycling test platform of press pack IGBT



(a) 全压接 IGBT 温度成像结果



(b) 银烧结 IGBT 温度成像结果

图 A12 红外热成像仪稳态温度测量结果

Fig.A12 Infrared temperature test results of IGBT

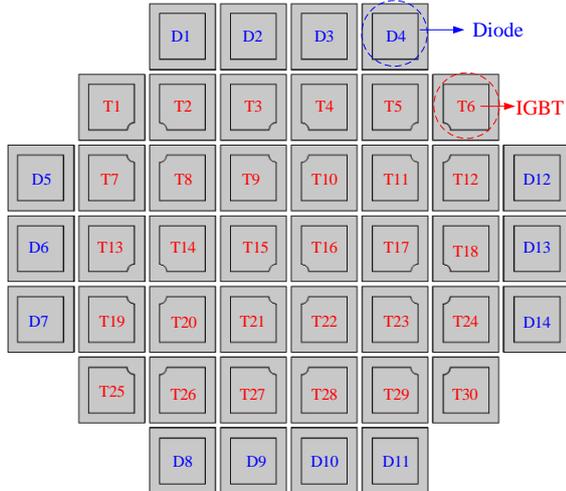


图 A13 3.3 kV/1 500 A 多芯片压接型 IGBT 模块布局

Fig.A13 Layout of a 3.3 kV/1 500 A press pack IGBT

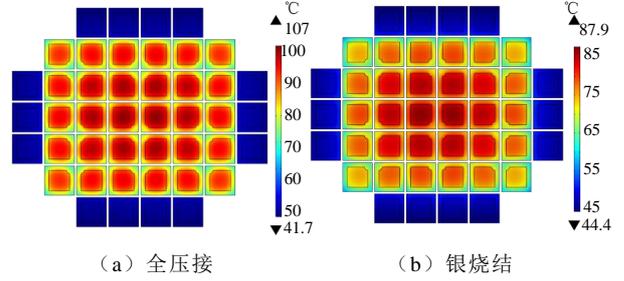


图 A14 多芯片压接型 IGBT 芯片发射极表面温度分布

Fig.A14 Emitter pole surface temperature distribution of multichip IGBT

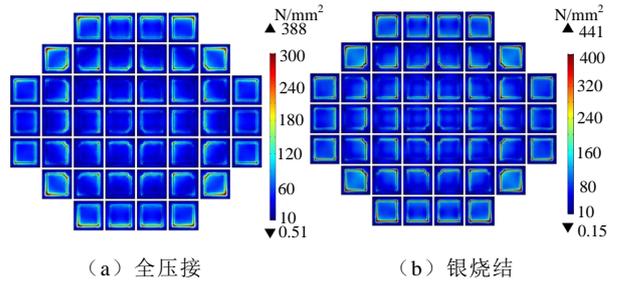


图 A15 多芯片压接型 IGBT 芯片发射极表面 VMS 分布

Fig.A15 Emitter pole surface VMS distribution of multichip IGBT

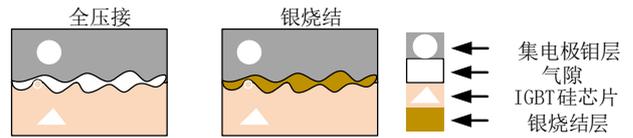


图 A16 压接型 IGBT 封装材料界面接触示意图

Fig.A16 Schematic diagram of interface contact of press pack IGBT packaging material