

基于龙芯处理器的继电保护装置平台及关键技术

李友军^{1,2},周华良^{1,2},徐广辉²,戴欣欣²,罗华煜²,夏雨^{1,2}

(1. 南瑞集团(国网电力科学研究院)有限公司 智能电网保护和运行控制国家重点实验室,江苏 南京 211106;
2. 国电南瑞科技股份有限公司,江苏 南京 211106)

摘要:继电保护装置是电网安全运行的关键设备,其关键部件自主化程度不高,亟需自主化改造。继电保护装置自主化面临的主要问题是主控芯片选型困难及存储芯片可靠性、一致性不高等问题。从芯片自主化标准的研究出发,遵循继电保护装置可靠性、选择性、灵敏性和速动性的基本要求,详细描述了基于龙芯处理器的继电保护装置平台框架,主要包括主控芯片选型标准、整体平台架构、双核运行模式、核间数据交换、存储检错纠错等方面的内容,从硬件和软件两方面介绍自主可控继电保护装置平台的设计原理和关键技术。基于设计平台方案的继电保护装置已经在多座变电站挂网试运行,运行情况良好。

关键词:自主化;自主可控;继电保护装置平台;继电保护装置;继电保护;可靠性

中图分类号:TM 774

文献标志码:A

DOI:10.16081/j.epae.202111016

0 引言

继电保护是电网稳定运行的核心二次设备,须保证在任何条件下都能稳定供应和正常运维,设计开发自主可控的继电保护装置符合当前实际应用需求。

芯片选型,特别是处理器芯片选型及自主可控程度的定义是开发自主可控的继电保护装置首要面临的问题。其次单板件或整装置无缝替换在运装置的需求应优先满足,确保电网的战略备用安全。从技术成熟度角度考虑,自主可控继电保护装置平台应向保护专业提供一致兼容的接口,使业务代码可直接编译使用,从而提高继电保护算法的成熟度和软件兼容性。从可靠性角度考虑,针对现有继电保护装置的可靠性已有大量的研究^[1-2],开发自主可控继电保护装置平台应继承这些可靠性研究成果,保持继电保护装置的高可靠性。而国产元器件的成熟度和工程应用不足,在可靠性和一致性方面尚待完善^[3-4],故需要利用整体体系优化设计弥补部件级技术性能差距,从而实现装置的整体功能和性能对标在运装置。从变电站类型角度考虑,目前在运的变电站有传统变电站、数字化变电站、智能变电站3种。传统变电站以模拟采样为主要需求;数字化变电站以采样和信息数字化为主要特征;智能变电站以数字化技术为基础,增加了功能集成化、结构紧凑化、状态可视化等主要特征^[5],其核心是二次设备网络化^[6]。因此继电保护装置想要适用于上述3类变电站,必须实现接口网络化。基于进口器件的继电

保护接口网络化技术已经有众多研究成果^[7-10],嵌入式以太网技术也有相关学者进行了研究^[11]。

当前继电保护装置大多采用分布式架构和多板卡部署^[12-14]的方式设计,具有配置灵活、扩展方便的特点。本文继承已有文献的成果,基于自主可控元器件设计继电保护装置平台,并针对自主可控芯片的特点进行适配开发,且遵循兼容性、平台和应用解耦、接口网络化^[15]、可靠性^[16-18]等原则。本文主要从自主化芯片选型原则、平台体系架构、兼容性设计、关键代码实时性优化提升、软错误防护措施等方面详细介绍自主可控继电保护装置平台及其关键技术。由于处理器自主可控涉及领域众多,包括技术路线来源、自主设计能力、自主生产能力、持续发展能力、生态系统等,且芯片类型众多,难以逐一阐述,所以本文仅阐述处理器的自主可控选型思路,希望能对业界选型起到参考作用。

1 主控芯片选型

目前还没有业界公认的自主化芯片定义标准,在研制自主可控的继电保护装置平台时,需定义自主化芯片的选型原则。本文根据文献^[19]的自主可控分级研究结果,针对最新技术进展,给出了芯片自主化分级情况,如附录A表A1所示。当前大部分基于ARM核开发的芯片多为知识产权IP(Intellectual Property)硬核授权,仅能根据市场需求添加外围设备,其内核为国外设计的成品,不具备缺陷修复和性能提升的条件,仅能达到部分自主化的水平(L₂);国内个别企业采用基于ARM指定版本架构授权设计的芯片,其指令集变更的权限仍由国外公司掌控,后期的发展易受国际环境变化的影响,仅能达到有条件自主化水平(L₃);还有部分企业获得了指令集的永久授权,可根据自身设计需求自主升级指令集,具

收稿日期:2021-01-16;修回日期:2021-09-28

基金项目:国家电网有限公司科技项目(5700-202040263A-0-00)

Project supported by the Science and Technology Program of State Grid Corporation of China(5700-202040263A-0-0-00)

备高度自主化的条件(L_4),龙芯中科基于MIPS的指令体系架构和申威基于Alpha的指令体系架构属于此类自主化水平分类;开源的RISC-V指令体系也具有高度自主化的条件,但尚无量产的芯片,软件生态不够完善,嵌入式通用处理器芯片还处于起步阶段。上述几种指令体系架构的比较如附录A表A2所示。

从自主化水平来看,Alpha架构和MIPS架构的国产处理器芯片满足高度自主化(L_4)的要求,而Alpha架构的处理器主要用于服务器,不适用于嵌入式应用场景。在嵌入式处理器方面,仅有基于MIPS架构的龙芯处理器能达到高度自主化的要求,且龙芯处理器经过多年的发展,已在军工^[20]、宇航^[21]、工业控制^[22]等领域得到了较多应用。本文选用龙芯2K1000处理器(下文简称为2K1000)作为电力二次设备平台的核心处理器,其采用40 nm复杂金属半导体氧化物CMOS(Complementary Metal Oxide Semiconductor)工艺,功耗小于4.5 W,具有高速串行计算机扩展总线PCIe(Peripheral Component Interconnect express)、千兆以太网介质访问控制GMAC(Gigabit Media Access Controller)等高速通信接口,以及控制器局域网CAN(Controller Area Network)总线、通用串行总线USB(Universal Serial Bus)、集成电路总线I²C(Inter-Integrated Circuit)等低速接口,可以满足电力二次设备的嵌入式应用场景;处理器片内集成2个64位的双发射GS264处理器核,主频可达1 GHz,每个核具有独立的32 KByte的一级指令缓存及一级数据缓存;另外处理器片内还集成了丰富的高速和低速外设接口,如附录A图A1所示。

2 基于2K1000的继电保护装置平台设计

针对2K1000的外设接口特点,本文采用PCIe高速接口外加现场可编程门阵列FPGA(Field Programmable Gate Array)扩展以太网增加站控层网络接口和过程层网络接口,实现接口网络化。各个模块通过背板总线进行数据交换,实现分布式架构的搭建。

2.1 分布式架构设计

继电保护装置平台通常包括管理模块、启动模块、保护模块、智能模块、采样模块、开入开出等模块。本文采用分布式架构,所有模块均通过背板总线接入系统进行数据交换,实现数据共享和逻辑控制。基于2K1000的继电保护装置平台架构如图1所示。

平台背板上布置了高速总线、非实时数据总线、管理数据总线以及数据同步信号线。高速总线采用百兆以太网接口,主要用于传输实时数据,如采样值、实时计算量等;非实时数据总线采用USB转以

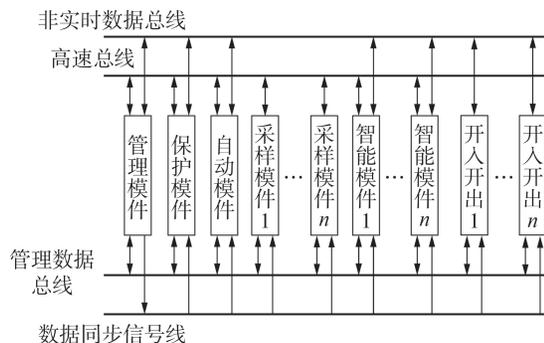


图1 基于2K1000的继电保护装置平台架构示意图

Fig.1 Schematic diagram of architecture of relay protection device platform based on 2K1000

以太网接口,主要传输事件顺序记录SOE(Sequence Of Event)以及模拟量的幅值、相角等;管理数据总线主要负责模块配置、参数、调试等系统管理类的数据;数据同步信号线主要用于继电保护装置平台内部各模块之间的数据同步,由管理模块发出同步脉冲,其他模块利用该信号同步自身的数据。模块根据自身功能类型选择总线类型,所有模块均接入管理数据总线和数据同步信号线,从而能够接收和响应管理模块的命令、参数等报文,并定时向管理总线发送心跳报文。另外,管理模块、保护模块、启动模块和智能模块还接入高速总线和非实时数据总线;采样模块还接入高速总线;开入开出还接入非实时数据总线。

2.2 实时数据共享方案

实时数据共享是继电保护装置平台各个模块进行协同计算和逻辑控制的关键。通过模块间的数据共享,保护模块、启动模块、智能模块、采样模块可以按照各自的逻辑独立运行并相互协同。模块间的实时数据交换框架示意图如图2所示。

保护模块按3层软件架构实现,分别为应用程序、平台程序和驱动程序。模块数据共享框架也分3层实现,分别是应用程序、内存共享空间、数据帧接收和发送。应用程序根据业务需要定义输入数据、输出数据。平台程序根据应用程序定义的输入数据源,预先申请模块的共享数据区,如图2的共享空间中的模块1、模块2、...、模块n等空间所示,其中包含自身输出数据区。模块接收高速总线的所有数据,将数据复制到预先申请的对应共享内存空间。应用程序根据业务需要从共享内存中取数并开展逻辑计算,计算结束后将输出数据填入自身数据区。业务程序运行结束后,由平台程序将模块自身数据区通过高速总线进行广播,完成装置平台内部各个模块之间的实时数据共享。

保护模块获得实时的保护通道采样数据并进行计算,从而控制出口继电器。启动模块获得实时的启动通道采样数据并进行计算,从而控制启动继电器

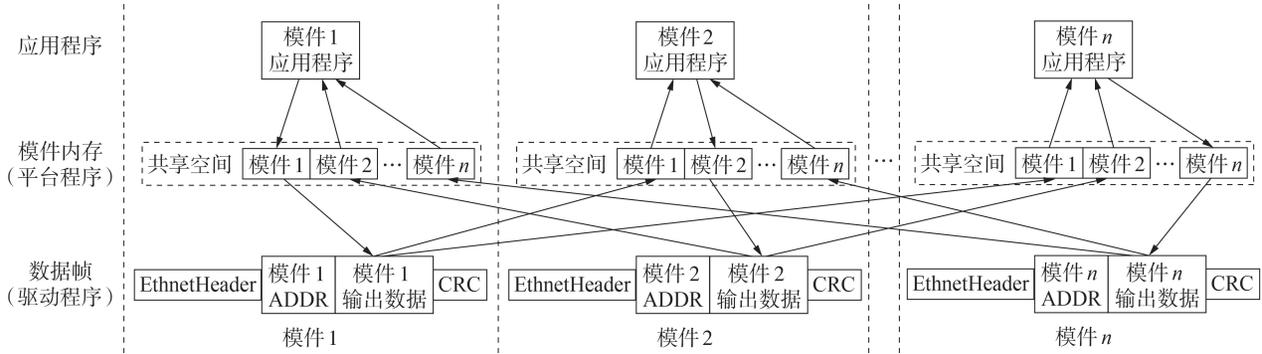


图2 模块间的实时数据交换框架示意图

Fig.2 Schematic diagram of framework of real-time data exchange between modules

器。智能模块将网口接收到的数字化采样数据通过同步和插值计算转换为模块的输出数据,并通过高速总线广播发送。采样模块获得的采样数据通过高速总线广播发送。其他模块根据自身功能通过高速总线广播实时数据。

2.3 功能模块设计

管理模块、保护模块、启动模块、智能模块等核心板卡均基于2K1000设计,其中管理模块部署开源Linux操作系统,其他几种插件基于裸核运行模式部署自主开发的简单任务调度框架。

2.3.1 管理模块

管理模块主要负责事件录波的存储、系统配置及参数定值的管理分发、人机接口管理、对外网络及串口通信、命令及调试。管理模块采用硬件层、操作系统层、平台层及公共模块层4层架构,其功能框图如图3所示。平台层主要负责系统管理、系统监视、时钟同步、任务监视、数据交换等业务。公共模块基于平台层的接口和数据,运行相应业务程序,主要包括事件录波、通信、液晶菜单、定值管理、配置管理、打印管理等。

硬件方面,管理模块通过USB1转以太网接入非实时数据总线;通过PCIe2接入FPGA,由FPGA扩展

百兆以太网接口接入高速总线,且扩展兼容总线使其可直接无缝替换在运继电保护装置的对应插件;通过CAN接入管理数据总线;分别通过USB2、USB3转以太网接入液晶模块和调试网口;3个站控层以太网通信接口通过PCIe1由FPGA扩展。

2.3.2 保护模块和启动模块

保护模块和启动模块采用相同的硬件架构和软件框架,均以2K1000为基础,采用裸核运行模式,其功能框图如图4所示。

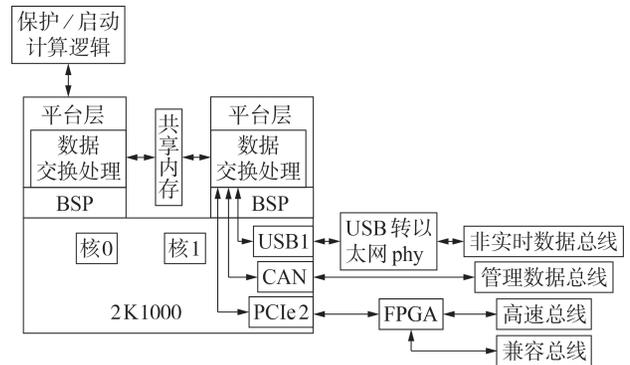


图4 保护或启动模块的层次结构及功能框图

Fig.4 Hierarchical structure and functional block diagram of protection module or trigger module

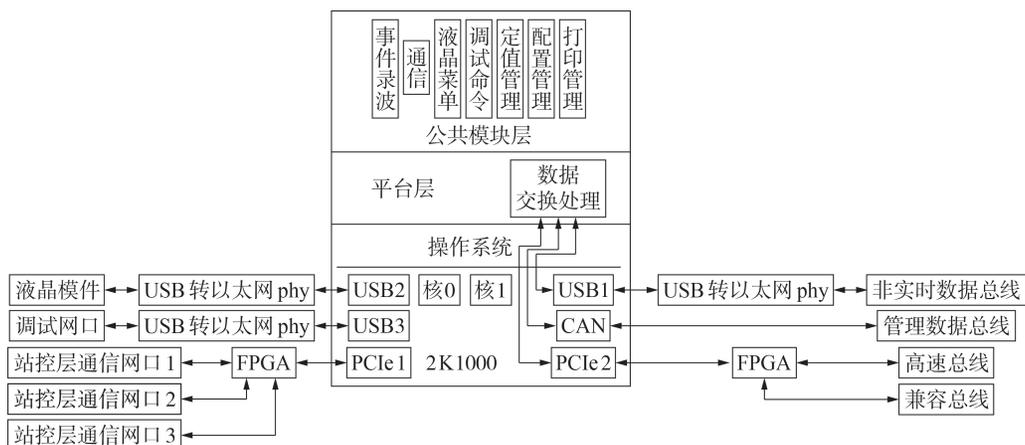


图3 管理模块的层次结构及功能框图

Fig.3 Hierarchical structure and functional block diagram of management module

1)硬件方面,保护或启动模块继承了管理模块的基本接口形式,其总线接口和管理模块相同,但取消了外扩的以太网接口和液晶模块接口。

2)软件方面,2K1000的2个核分别运行独立的程序,双核之间通过共享内存交换数据。核1仅部署平台程序,其中的数据交换处理模块负责处理总线上的所有数据,包括数据帧的判断、数据整理及容错处理。在报文校验正确并同步后,将数据放入共享内存,供核0的保护或启动模块使用。核0的数据交换处理模块仅处理共享内存的数据。保护/启动模块的输出数据通过数据交换处理模块发送给核1并由核1发送,有效分散了计算压力。保护/启动模块可选择数据发送的通道,数据交换处理模块根据保护/启动模块的指令通过指定通道发送指定的数据。保护模块只处理收到的保护模拟数字AD转换器(Analog to Digital converter)数据,启动模块处理启动AD数据,确保相互冗余校验,满足保护、启动分开的要求。

3)通过平台层程序封装,上层保护/启动计算逻辑程序的接口兼容在运装置,可无缝移植使用。

2.3.3 智能模块

智能模块是继电保护装置平台用于数字化变电站或智能变电站的接口插件,负责接收数字化采样及处理数字化开入开出,为可选模块。智能模块是在保护或启动模块的基础上扩展了8对光纤以太网接口,其软件的层次结构基本一致,如图5所示。

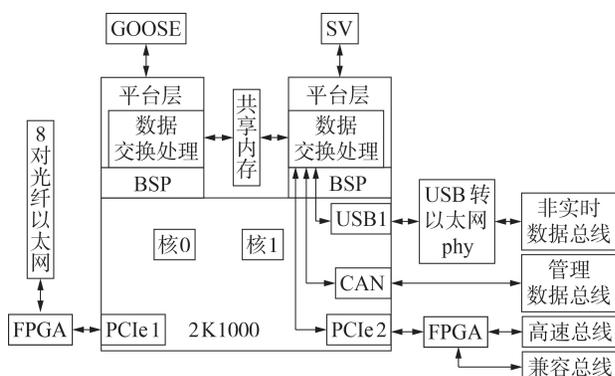


图5 智能模块的层次结构及功能框图

Fig.5 Hierarchical structure and functional block diagram of intelligent module

智能模块在软件上为双核独立运行,通过共享内存交换数据。面向通用对象的变电站事件GOOSE(Generic Object Oriented Substation Event)模块和采样值SV(Sample Value)模块分别部署在核0和核1上,两者相互解耦,仅通过共享内存交换数据。智能模块也可仅部署GOOSE模块或仅部署SV模块,兼容单板件更换。

在网络风暴抑制、报文过滤、SV报文等间隔控

制、SV/GOOSE共口发送等方面,本文参考文献[10]的技术,采用FPGA实现,分担了处理器的计算压力。FPGA将收到的报文分为GOOSE区和SV区,并按照GOOSE和SV的特点分别进行报文过滤和校验,校验有效的报文通过PCIe接口发送给处理器。PCIe驱动程序收到报文后,将GOOSE报文发给核0的GOOSE模块,将SV报文发给核1的SV模块。GOOSE模块将需要发送的报文放入缓冲区,由PCIe驱动实时读取并发送给FPGA,FPGA通过光口进行发送。

2.3.4 采样模块和开入开出模块

采样模块是基于FPGA、AD设计的,其基本原理是由FPGA控制A/D采样时序并读回SV,再由FPGA通过高速总线发给保护模块和启动模块。采样模块采用保护和启动采样分开双AD回路设计,将保护采样数据发给保护模块,启动采样数据发给启动模块。

开入模块采用数字光耦技术,可精确控制开入量的动作电压和返回电压值,光耦隔离的输入和输出信号为数字信号,不受温度、传变比等模拟特性参数的影响,稳定可靠。

开出模块支持大容量、快速跳闸接点,动作时间能控制在3ms以内。出口跳闸逻辑经启动模块和保护模块协同控制,并实时对出口接点状态进行监视,有效防止保护装置的单一元件故障造成误动^[12]。

2.3.5 系统监视

实时监视装置内部程序模块和模块的状态,是提高继电保护装置运行可靠性的必要措施。本文设计的继电保护装置平台的系统监视主要有以下3个方面。

1)监视装置内部物理特征,主要包括核心处理器的内部温度、采样参考电压、开出回读、报警闭锁回读、电源输出电压和输入电压、光模块的功率及温度、以太网的链接状态、收发数据包等,这些监视量能够直观判断保护装置的内部运行状态和外部线路连接情况等。

2)监视装置内部通信链路,主要包括通信数据流量、数据帧校验、数据有效性等内容,用于监控内部数据总线通信异常。

3)监视装置的模块、模块等。监视各类插件的运行状态,包括插件的心跳、中断、主循环、异常中断等;监视程序模块,包括模块的心跳、异常信号、模块运行周期等,从而跟踪模块运行异常信号,回溯异常运行堆栈信息,以便快速找出异常原因。

所有监视信息均记录在装置的文件系统中并分类处理(告警或闭锁)。

3 平台关键技术

3.1 兼容性设计

本文主要通过梳理在运继电保护装置的外形、

尺寸、界面显示、按键布局、端子规格及其信号定义,确保所设计的自主继电保护装置的上述特性和在运装置完全一致,且性能指标和在运装置相当,从而实现整装置的无缝替换。

为实现板件级无缝替换,需要从硬件和软件两方面进行兼容设计。硬件方面,本文采取保持在运装置背板信号线不变,将新增加的信号线全部布置到空闲位置的方法实现硬件兼容。对所有板件均设计了兼容总线,兼容总线覆盖全部在运装置的信号线,实现了板件在电气信号连接上的兼容。软件方面,本文设计的自主可控继电保护装置平台和在运的继电保护装置采用相同的软件平台框架,且配置及数据交换定义完全相同、应用程序接口一致,从而实现了软件兼容。

3.2 关键程序优化

因国产数字信号处理器 DSP(Digital Signal Processor)在性能、功耗和软件生态等方面尚无法满足继电保护装置的要求,只能采用国产通用中央处理器(CPU)替代 DSP。通用 CPU 采用程序和数据共用总线的冯·诺依曼结构,而 DSP 采用程序总线 and 数据总线分开的哈佛结构,故在相同的主频下,通用 CPU 在算力、中断响应实时性及中断执行时间的稳定性方面明显弱于 DSP。本文选取高主频的 2K1000 代替 DSP,通过程序优化使其在算力、中断响应实时性、执行时间稳定性方面满足继电保护要求。

采用减少软件层数的方法提高中断响应的实时性。如图 5 所示,处理器采用裸核运行模式,在板级支持包 BSP(Board Support Package)上部署平台层程序框架,关键任务采用硬中断直接调度,避免了操作系统任务调度逻辑对中断响应实时性的影响。

2K1000 为通用 CPU,其程序调用通过高速缓冲存储器加速处理。而指令会被 CPU 自动换入换出,经常导致中断任务的 2 次执行时间相差很大。本文以 90 路模拟量采样计算和 24 路逻辑计算为例,测试结果如表 1 所示。由表可见,优化前中断执行时间抖动非常大,如用于继电保护运算,会导致中断执行时间超过中断周期,可能造成继电保护装置拒动或误动。

表 1 优化前的中断执行时间抖动情况

Table 1 Jitter of interrupt service run-time before optimization

算法	平均运行时间 / μs	最大运行时间 / μs	抖动量 / μs	抖动量与平均运行时间之比 / %
模拟量计算	64	90	26	40
逻辑计算	25	49	24	96

为解决中断执行时间抖动的问题,本文将 CPU 芯片的高速缓冲存储器分为 CPU 使用区和保留区。保留区的大小按照中断服务程序的大小设定。在引

导程序到内存时,将中断服务程序代码全部锁定到 CPU 的高速缓冲保留区,阻止 CPU 程序代码的换入换出。这样 CPU 在执行中断服务程序的过程中,每次都直接从高速缓冲保留区获取指令,其执行时间抖动变小,可将抖动时间控制在 10 μs 内。具体原理如附录 A 图 A2 所示。优化后进行和表 1 相同的算例测试,结果如表 2 所示。由表可见,优化后的中断执行时间非常稳定,满足了保护算法执行时间稳定性的要求。

表 2 优化后的中断执行时间抖动情况

Table 2 Jitter of interrupt service run-time after optimization

算法	平均运行时间 / μs	最大运行时间 / μs	抖动量 / μs	抖动量与平均运行时间之比 / %
模拟量计算	60	62	2	3.3
逻辑计算	22	23	1	4.5

3.3 内存异常变位纠错设计

嵌入式系统的随机存取存储器 RAM(Random Access Memory)可能会因生产工艺、空间高能粒子辐射、电磁干扰等原因导致电位异常翻转,造成保护装置运行异常、误动、拒动等问题^[23]。2K1000 的 RAM 控制器不支持硬件的错误检查和纠正技术 ECC(Error Checking And Correcting),故须设计软件的 RAM 检查和纠错方案。

本文将程序空间按重要性进行分区,将中断服务程序和检错纠错程序锁入高速缓冲存储器,并映射为 PCIe 空间,由 FPGA 通过 PCIe 总线直接访问并计算校验码。其他程序、关键数据及其备份内容放入 RAM 指定区,由检错纠错程序负责校验和纠错,如图 6 所示。

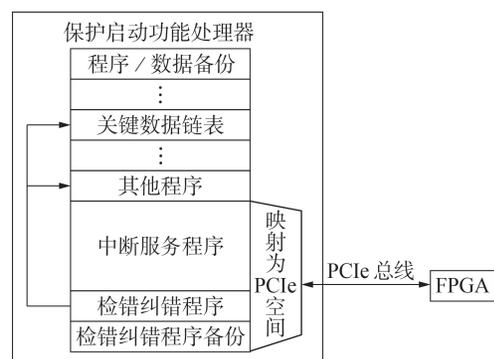


图 6 RAM 异常变位容错设计框架

Fig.6 Error-tolerant design framework of RAM unexpected bit change

经过计算,在 PCIe 总线传输速率为 5 Gbit/s 的条件下,FPGA 在 833 μs 的周期内,可以校验超过 400 KByte 的指令代码,能覆盖继电保护程序空间,实现每中断校验。对于实时运行程序和数据,由 FPGA 每中断主动读取并计算校验码,通过 PCIe 将

校验码传递给处理器。检错纠错程序在中断头部读取该校验码并和备份区校验码进行比较,若校验码一致则不作任何处理,若校验码不一致则启动程序恢复流程,具体流程见附录A图A3。对于非实时运行程序和数据,由检错纠错程序分块分时计算校验码,每次计算完成后,进入校验环节,若校验码不一致,则启动程序恢复流程。

本方案利用系统已有的FPGA协助实时计算RAM存储器的校验码,既降低了对保护逻辑计算程序的干扰,又未明显增加系统成本。

4 平台应用

在继电保护装置研制上,采用“平台+应用”的层次化研发模式,基于本文的自主可控继电保护装置平台,应用模块及算法可直接移植使用,无需进行改动,如附录A图A4所示。研发过程中,始终贯彻兼容设计的原则,实现整机无缝替换和单板兼容替代,如附录A图A5所示。

基于本装置平台研制了全电压等级的全系列保护装置,包括母线保护、变压器保护、线路保护等。装置性能指标和现有保护装置基本相当,本文以线路差动保护装置的差动保护和零序过流为例,列出自主可控保护装置和基于国外芯片的保护装置的动作时间,如表3所示。由表可见,自主可控保护装置比基于国外芯片的保护装置慢0.7~1.2 ms,主要原因是国产继电器出口速度稍慢。从2019年11月开始,自主可控继电保护装置陆续在江苏1000 kV东吴变/泰州变、宁夏750 kV贺兰山/杞乡变、江苏500 kV茅山变/武南变、220 kV玉峰变/周市变/亭林变以及福建35 kV漳州变等顺利投入挂网试运行,且运行稳定可靠。

表3 自主可控和非自主可控保护装置动作时间比较

Table 3 Actuation time comparison between autonomous controlled and nonautonomous controlled protection devices

保护类型 (加量2倍定值)	平均值/ms		最大值/ms		最小值/ms	
	国外 芯片	自主 可控	国外 芯片	自主 可控	国外 芯片	自主 可控
0.5 A定值的差动	20.90	21.8	21.2	22.2	20.7	21.4
零序过流	23.18	24.3	23.6	24.5	22.9	24.1

5 结语

本文通过研究自主化处理器自主可控标准,选定了2K1000作为继电保护装置平台的核心处理器,设计了继电保护装置平台,解决了板件级和整装置级兼容替换、通用CPU中断运行不稳定及内存异常翻转的问题。

随着国产处理器的进步,继电保护装置平台需在整装置功耗、计算能力、配置灵活性等方面持续提

升和迭代,不断提高基于国产处理器的继电保护装置平台的适用能力和可靠性,使国产继电保护装置具备国际市场竞争能力。

附录见本刊网络版(<http://www.epae.cn>)。

参考文献:

- [1] 戴志辉,李芷筠,焦彦军,等. 基于BP神经网络的小样本失效数据下继电保护可靠性评估[J]. 电力自动化设备,2014,34(11):129-134.
DAI Zhihui, LI Zhijun, JIAO Yanjun, et al. Reliability assessment based on BP neural network for relay protection system with a few failure data samples[J]. Electric Power Automation Equipment, 2014, 34(11): 129-134.
- [2] 薛安成,刘中硕,刘一民,等. 基于改进役龄模型和全生命周期成本的继电保护装置服役年限确定[J]. 电力自动化设备,2021,41(3):219-224.
XUE Ancheng, LIU Zhongshuo, LIU Yimin, et al. Determination of service life for relay protection device based on improved age-reduction model and life cycle cost[J]. Electric Power Automation Equipment, 2021, 41(3): 219-224.
- [3] 郭长荣. 基于软硬件协同的国产处理器可靠性环境试验技术研究[D]. 广州:华南理工大学,2018.
GUO Changrong. Research on reliability environment testing technology of domestic processor based on coordination of hardware and software[D]. Guangzhou: South China University of Technology, 2018.
- [4] 余颖. 用好国产芯片 还需政策给力[N]. 经济日报,2019-01-29(13).
- [5] 刘振亚. 智能电网技术[M]. 北京:中国电力出版社,2010:169-170.
- [6] 郑玉平. 电网继电保护技术与应用[M]. 北京:中国电力出版社,2019:142-145.
- [7] 郑玉平,吴通华,戴魏,等. 变电站二次设备就地化系统网络架构探讨[J]. 电力系统自动化,2017,41(16):20-26.
ZHENG Yuping, WU Tonghua, DAI Wei, et al. Discussion on network architecture of outdoor installation protection system in substation[J]. Automation of Electric Power Systems, 2017, 41(16): 20-26.
- [8] 陈福锋,俞春林,张尧,等. 变电站继电保护就地化整体解决方案研究[J]. 电力自动化设备,2017,37(10):204-210.
CHEN Fufeng, YU Chunlin, ZHANG Yao, et al. Research on integrated solution of on-site substation relay protection[J]. Electric Power Automation Equipment, 2017, 37(10): 204-210.
- [9] 王德林,郑玉平,周华良,等. 基于多HSR环网的分布式母差平台及关键技术[J]. 电力系统自动化,2017,41(16):27-34.
WANG Delin, ZHENG Yuping, ZHOU Hualiang, et al. Platform and key technology for distributed bus protection based on multi-HSR network[J]. Automation of Electric Power Systems, 2017, 41(16): 27-34.
- [10] 周华良,郑玉平,姚吉文,等. 面向智能变电站二次设备的网络报文管控技术[J]. 电力系统自动化,2015,39(19):96-100,131.
ZHOU Hualiang, ZHENG Yuping, YAO Jiwen, et al. Network packet control technology for secondary equipments in smart substation[J]. Automation of Electric Power Systems, 2015, 39(19): 96-100, 131.
- [11] 林健,汪木兰,陈小虎. 嵌入式以太网技术在数字继电保护平台上的实现[J]. 电力自动化设备,2006,26(11):58-60.
LIN Jian, WANG Mulan, CHEN Xiaohu. Implementation of embedded Ethernet on digital protection platform[J]. Electric Power Automation Equipment, 2006, 26(11): 58-60.

- [12] 李响, 刘国伟, 冯亚东, 等. 新一代控制保护系统通用硬件平台设计与应用[J]. 电力系统自动化, 2012, 36(14): 52-55.
LI Xiang, LIU Guowei, FENG Yadong, et al. Design and application of general hardware platform for new generation control and protection system[J]. Automation of Electric Power Systems, 2012, 36(14): 52-55.
- [13] 吕齐, 周华良, 朱宏超, 等. 新一代励磁调节器平台的研制及应用[J]. 电力系统自动化, 2018, 42(20): 165-170.
LÜ Qi, ZHOU Hualiang, ZHU Hongchao, et al. Development and application of new generation platform for excitation regulator[J]. Automation of Electric Power Systems, 2018, 42(20): 165-170.
- [14] 黄雄, 刘晓铭, 郝永奇, 等. 智能变电站新型通用保护测控平台研制[J]. 电力系统自动化, 2014, 38(7): 66-69, 94.
HUANG Xiong, LIU Xiaoming, HAO Yongqi, et al. Development of a new and universal protection and measurement-control platform for smart substation[J]. Automation of Electric Power Systems, 2014, 38(7): 66-69, 94.
- [15] 李广华. 数字化变电站组网技术[J]. 电力自动化设备, 2013, 33(2): 142-146.
LI Guanghua. Digital substation networking technologies[J]. Electric Power Automation Equipment, 2013, 33(2): 142-146.
- [16] 陈帆, 于海. 一种新型高效容错体系结构的研究与实现[J]. 航空计算技术, 2009, 39(6): 108-111, 119.
CHEN Fan, YU Hai. Research and implementation on an efficient logic soft errors tolerant architecture[J]. Aeronautical Computing Technique, 2009, 39(6): 108-111, 119.
- [17] 熊磊, 谭庆平. 基于软错误的动态程序可靠性分析和评估[J]. 小型微型计算机系统, 2011, 32(11): 2163-2168.
XIONG Lei, TAN Qingping. Analyses and estimation of dynamic program reliability based on soft errors[J]. Journal of Chinese Computer Systems, 2011, 32(11): 2163-2168.
- [18] 黄海林, 唐志敏, 许彤. 龙芯1号处理器的故障注入方法与软错误敏感性分析[J]. 计算机研究与发展, 2006, 43(10): 1820-1827.
HUANG Hailin, TANG Zhimin, XU Tong. Fault injection and soft error sensitivity characterization for fault-tolerant Godson-1 processor[J]. Journal of Computer Research and Development, 2006, 43(10): 1820-1827.
- [19] 刘凡. 核心信息技术自主可控分级研究[J]. 电子世界, 2019, 42(1): 45-47.
- [20] 段祉鸿, 狄世超, 陈令刚. 基于龙芯处理器定瞄计算机的定位瞄控制方法[J]. 工业控制计算机, 2020, 33(8): 43-46.
- [21] 徐帅, 林宝军, 刘迎春, 等. 基于龙芯宇航级芯片的BSP开发和移植[J]. 计算机工程与科学, 2020, 42(4): 571-579.
XU Shuai, LIN Baojun, LIU Yingchun, et al. Development and transplantation of BSP based on Godson aerospace chip[J]. Computer Engineering & Science, 2020, 42(4): 571-579.
- [22] 任礼虎. 一种基于龙芯2K1000的PLC产品设计方法[J]. 电子技术, 2018, 47(4): 48-50.
REN Lihu. A design method of PLC based on Loongson-2K1000[J]. Electronic Technology, 2018, 47(4): 48-50.
- [23] 李友军, 周华良, 郑玉平, 等. 继电保护装置存储异常变位的容错设计与应用[J]. 电力系统自动化, 2021, 45(7): 155-162.
LI Youjun, ZHOU Hualiang, ZHENG Yuping, et al. Error-tolerant design and application of relay protection device against unexpected memory bit change[J]. Automation of Electric Power Systems, 2021, 45(7): 155-162.

作者简介:



李友军

李友军(1975—),男,江苏徐州人,高级工程师,硕士,主要研究方向为电力系统自动化及电力二次设备软件平台技术与开发(E-mail: liyoujun@sgepri.sgcc.com.cn);

周华良(1980—),男,江苏吴江人,正高级工程师,硕士,主要研究方向为电力二次设备软硬件共性平台技术与开发(E-mail: zhouhualiang@sgepri.sgcc.com.cn);

徐广辉(1976—),男,河南漯河人,高级工程师,硕士,主要研究方向为电力二次设备平台软件技术与开发(E-mail: xuguanghui@sgepri.sgcc.com.cn)。

(编辑 任思思)

Relay protection device platform and key technologies based on Loongson chip processor

LI Youjun^{1,2}, ZHOU Hualiang^{1,2}, XU Guanghui², DAI Xinxin², LUO Huayu², XIA Yu^{1,2}

(1. State Key Laboratory of Smart Grid Protection and Control, NARI Group Corporation

(State Grid Electric Power Research Institute), Nanjing 211106, China;

2. NARI Technology Co., Ltd., Nanjing 211106, China)

Abstract: Relay protection devices are the key equipments for safe operation of the power grid, but the autonomization degree of their key components is not high, so the autonomization reconstruction of them is urgent. The main problems of the autonomization of relay protection devices are the difficulties in selecting the main control chip and the low reliability and consistency of the memory chip. Starting from the research of chip autonomization standard, following the basic requirements of reliability, selectivity, sensitivity and rapidity of relay protection device, the platform frame of relay protection device based on Loongson processor is described in detail, mainly including the main control chip selection standard, the overall platform structure, dual-core operation mode, data exchange between cores, memory error detection and correction, etc., the design principle and key technology of the platform for autonomous controllable relay protection device are introduced from both hardware and software aspects. The relay protection device based on the designed platform scheme has been put into trial operation in many substations, and the operation is good.

Key words: autonomization; autonomous controllability; relay protection device platform; relay protection device; relay protection; reliability

附录 A

表 A1 芯片自主化能力水平分级
Table A1 Chip classification of domestic-made ability

自主化等级	国内封测	国内设计	IP 核授权	指定版本架构授权	永久授权	自主指令集	自主化等级说明
L ₅	√	√	√	√	√	√	采用自主指令集, 具备 IP 自主产权, 可持续迭代发展 (完全自主化)
L ₄	√	√	√	√	√	×	指令集可自由发展, 可持续迭代发展 (高度自主化)
L ₃	√	√	√	√	×	×	指令集发展受限, 具备有限的迭代发展能力 (有条件自主化)
L ₂	√	√	√	×	×	×	IP 核授权, 无法迭代 (部分自主化)
L ₁	√	×	×	×	×	×	制造封测在国内 (基本不能自主化)
L ₀	×	×	×	×	×	×	设计、制造、封测均在国外 (完全不能自主化)

表 A2 主流 CPU 指令体系的比较
Table A2 Comparison of major CPU instruction hierarchy

CPU 架构	X86 架构	ARM 架构授权	Alpha 架构	MIPS 架构	RISC-V 架构
自主可控测评 (包括抗“长臂管辖”风险能力)	难以满足要求	现阶段能满足要求, 未来发展有待规划	能满足要求	能满足要求	可望满足要求
既有生态状况	成熟 (桌面、服务器)	成熟 (移动)	发展中 (服务器)	发展中	起步中
授权费用	缺乏成熟的授权模式	架构授权、费用高	无	无	无
指令集	封闭	由 ARM 公司控制	发展不受制于人	发展不受制于人	发展不受制于人

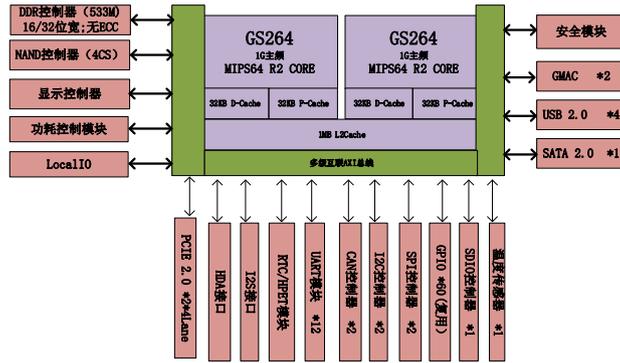


图 A1 龙芯 2K1000 功能框图

Fig.A1 Loongson 2K1000 functional block diagram

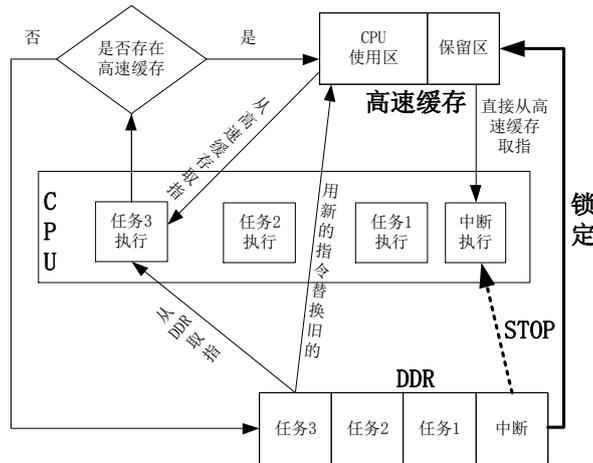


图 A2 中断执行提升方案

Fig.A2 Lifting scheme of interrupt routine runtime

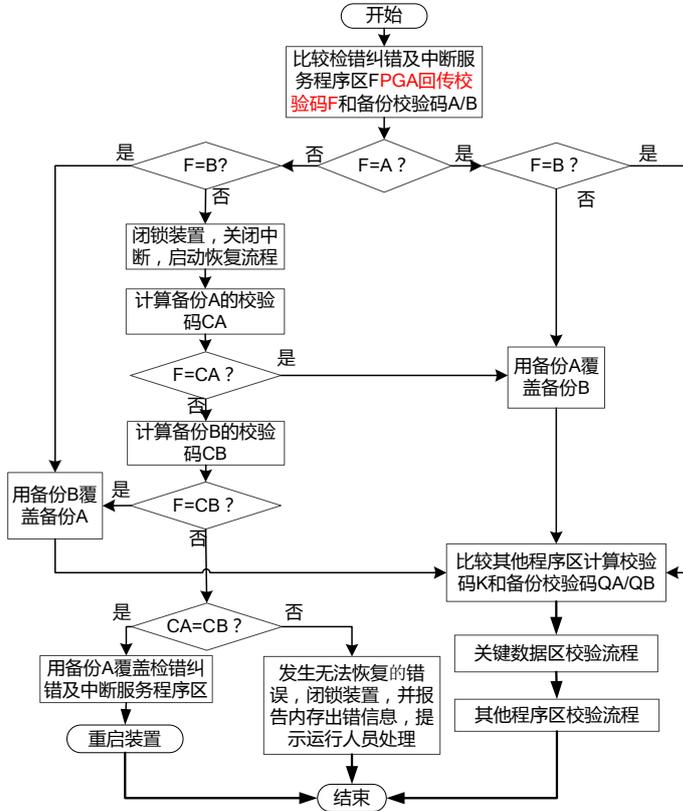


图 A3 检错纠错程序流程图

Fig.A3 Flowchart of checking and correcting program

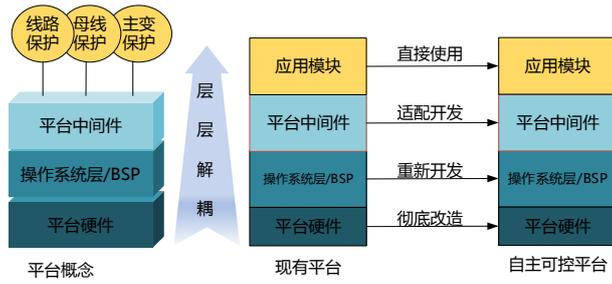


图 A4 自主可控装置研制思路

Fig.A4 Thought for development of autonomous controllable devices

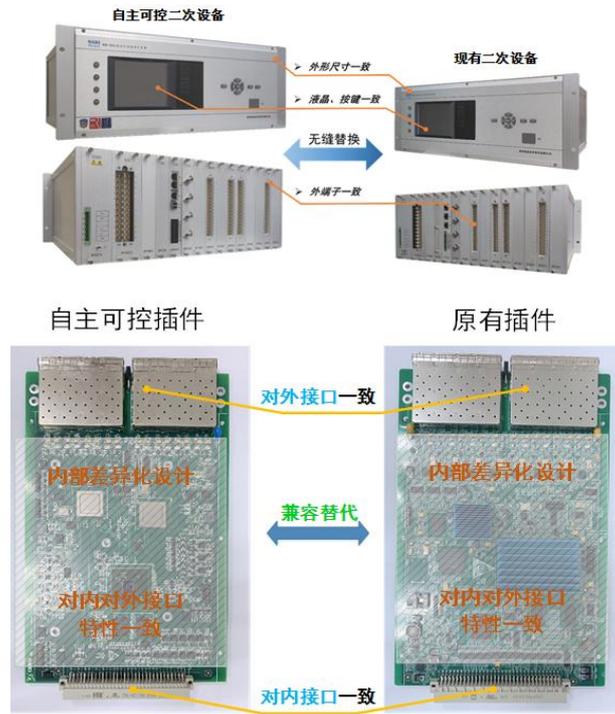


图 A5 兼容性设计

Fig.A5 Compatibility design