

大功率 IGBT 并联运行时均流问题研究

查申森¹, 郑建勇¹, 苏麟¹, 吴恒荣², 陈军²

(1. 东南大学 电气系, 江苏 南京 210096; 2. 江苏华厦电气集团, 江苏 扬中 212200)

摘要: 绝缘栅双极晶体管(IGBT)的并联运行能够承受更高的负载电流,但同时也带来了动、静态的均流问题。从理论上分析认为导致动、静态不均流的主要因素是器件的饱和导通压降 $U_{ce(sat)}$ 不同引起的。提出了 IGBT 并联均流的措施,指出了构建 IGBT 并联电路的要点,以及应用栅极电阻补偿法进行均流,仿真分析验证了提出的方法措施可行。

关键词: 绝缘栅双极晶体管; 并联; 均流

中图分类号: TN 344

文献标识码: A

文章编号: 1006-6047(2005)07-0032-03

在实现绝缘栅双极晶体管(IGBT)的串、并联使用中,存在着一些亟待解决的问题,如 IGBT 的串联均压和并联均流^[1,2]。下面,结合项目的研究内容,就 IGBT 在并联运行条件下出现的不均流现象进行研究,通过理论和仿真分析引起这一问题的基本因素,并提出解决方法。

1 IGBT 并联分流不平衡的主要原因

IGBT 并联运行时的不均流分为静态不均流和动态不均流两种。引起静态不均流的主要因素为器件的饱和导通压降 $U_{ce(sat)}$ 不同。导致动态不均流的根本原因是器件开通与关断的时间不一致,主要因素有:门槛电压 $U_{ge(th)}$ 、栅极电容 C_{ge} 、密勒电容 C_{gc} 、栅极电阻 R_g 、栅极引线电感 L_g 、射极电感 L_e 等^[3]。

静态不均流会导致饱和导通压降较低的器件在稳态时承受过大的电流,动态不均流会导致先开通和慢关断的器件在开关的瞬间承受过电流,都会引起器件的热不平衡,严重时会将器件损坏。

1.1 静态不均流原因分析

2 只并联运行的 IGBT 电路及输出特性如图 1 所示。

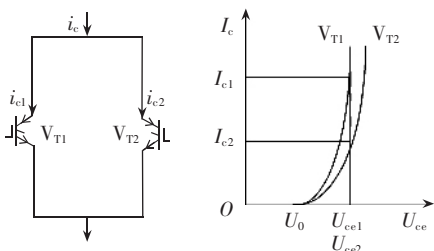


图 1 不同饱和导通压降 $U_{ce(sat)}$ 的 IGBT 输出特性比较

Fig.1 Comparison of output characteristics for IGBTs with different $U_{ce(sat)}$

图 1 中, V_{T1} 和 V_{T2} 为 2 只型号相同并联运行的 IGBT 管,但是在饱和导通压降 $U_{ce(sat)}$ 上略有差异。 U_0 为 V_{T1} 和 V_{T2} 在集电极电流为零时的集射极电压 U_{ce} ,因为 2 只管子的型号相同,在此认为他们 U_0 以及集电极额定电流 I_c 相同。 i_{c1} 和 i_{c2} 为 V_{T1} 和 V_{T2} 在相同集射极电压 ($U_{ce1} = U_{ce2}$) 下的集电极电流。假设 $U_{ce(sat)1}$, $U_{ce(sat)2}$, R_1 , R_2 分别为 V_{T1} 和 V_{T2} 的饱和导通压降和通态电阻,由输出特性的近似线性化^[4]可知:

$$R_1 = (U_{ce(sat)1} - U_0) / I_c \quad (1)$$

$$R_2 = (U_{ce(sat)2} - U_0) / I_c \quad (2)$$

$$U_{ce1} = U_0 + R_1 i_{c1} \quad (3)$$

$$U_{ce2} = U_0 + R_2 i_{c2} \quad (4)$$

令 $U_{ce1} = U_{ce2} = U_{ce}$, 由式(1)~(4)可得:

$$i_{c1} = \frac{U_{ce} - U_0}{R_1} = \frac{(U_{ce} - U_0) I_c}{U_{ce(sat)1} - U_0} \quad (5)$$

$$i_{c2} = \frac{U_{ce} - U_0}{R_2} = \frac{(U_{ce} - U_0) I_c}{U_{ce(sat)2} - U_0} \quad (6)$$

由此可知,器件的饱和导通压降 $U_{ce(sat)}$ 成为影响静态不均流的主要因素,虽然有些器件的型号相同,但由于制造上存在的误差使 $U_{ce(sat)}$ 在一定范围内波动。厂商提供的产品手册上通常标有最大值、最小值和典型值 3 种不同大小的 $U_{ce(sat)}$ 值。要想实现静态均流,要争取做到 $U_{ce(sat)}$ 的完全匹配。

由于饱和压降 $U_{ce(sat)}$ 对静态均流的影响,当多个 IGBT 并联时必须降额使用。电流的静态降额率可由以下公式计算^[4,5]:

$$\delta_s = 1 - \frac{I_{N1}}{n_p \times I_{m,max}} \quad (7)$$

式中 δ_s 为静态降额率; I_{N1} 为并联模块能提供的总额定电流; $I_{m,max}$ 为单个模块的最大额定直流电流; n_p 是并联模块的数目。

1.2 动态不均流原因分析

影响 IGBT 动态不均流的因素很多,如:门槛电压 $U_{ge(th)}$ 、栅极电容 C_{ge} 、密勒电容 C_{gc} 、栅极电阻 R_g 、栅极引线电感 L_g 、射极电感 L_e 等,前 3 个因素与器件本身的参数有关,后 3 个因素与驱动电路和主电路有关,这些不同的因素都会影响 IGBT 开通与关断时间的一致性,从而导致某些并联的 IGBT 在开关瞬

间承担过电流,最终损坏。

当 2 只开通时间 t_{on} 及关断时间 t_{off} 不同的 IGBT 直接并联时,其开通与关断过程的瞬态电流波形如图 2 所示。其中 IGBT₁ 有较小的开通时间 t_{on1} 及关断时间 t_{off1} 。

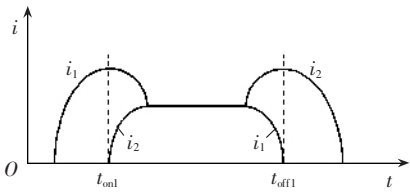


图 2 IGBT 并联时的瞬态电流波形

Fig.2 The transient waveforms of parallel IGBTs

在并联 IGBT 的栅极上施加正驱动电压时,栅极电容 C_{ge} 较小,栅极门槛电压 $U_{ge(th)}$ 较低的 IGBT₁ 首先开通,承担整个并联臂电流,电流 i_1 上升至 IGBT₂ 开始导通出现 i_2 时, i_1 才停止增加,随后下降并缓慢的趋向稳态均流值,使得首先开通的 IGBT 遭受到开通过电流。当栅极驱动电压下降,IGBT 关断时,关断的延迟时间 t_{df} 主要是由栅集电容 C_{gc} 的密勒效应引起的; C_{gc} 较小的 IGBT₁ 首先关断,它的电流 i_1 减小,引起关断延迟时间较长的 IGBT₂ 承担全部并联桥臂电流,直至它开始关断其电流才开始减小。在 IGBT 并联桥臂中,最后关断的 IGBT 将会遭受关断过程中的过电流。

为了实现 IGBT 并联桥臂开通及关断过程中的均流,就必须仔细匹配好影响开通时间及关断时间的各项参数,使并联桥臂中的 IGBT 器件开通与关断时间基本保持一致。当工作频率较高时,开通及关断动态过程所占时间比例增加,动态均流影响将大于静态均流影响,此时对影响动态均流的参数的匹配就更需要严格一些,才能获得较好的均流效果。

动态降额率可由以下公式计算^[4,5]:

$$\delta_d = 1 - \frac{(n_p - 1)(1 - \varphi) + 1}{n_p} \tag{8}$$

式中 δ_d 为动态降额率; n_p 为并联模块的数目; φ 为动态不匹配度。

一般,动态降额率大于静态降额率,应用中要根据实际情况合理配置。

2 IGBT 并联均流措施

2.1 在构建 IGBT 并联电路时的要求^[5]

a. 选用特性参数一致的器件并联。

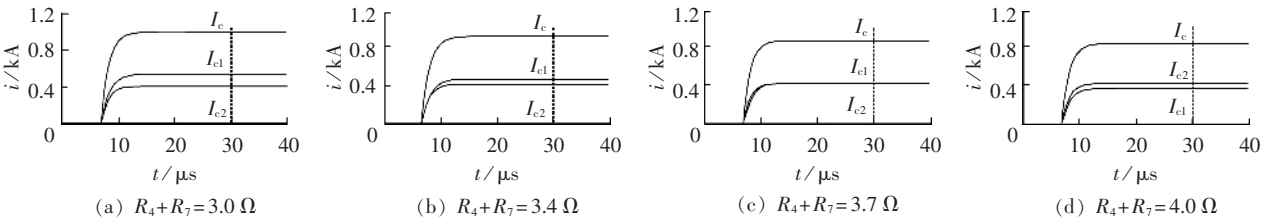


图 4 栅极电阻补偿法均流效果仿真验证图

Fig.4 Simulative tests of R_g compensation method

b. 驱动电路布局要对称,使用独立的栅极电阻,尽量减少驱动电路的输出阻抗和回路的寄生电阻。

c. 并联 IGBT 的拓扑结构要尽量对称,引线要尽量短。

d. 最好将所有的并联器件放置在同一个散热装置上,使器件之间的温差尽量小。

如果并联器件的参数特性不能做到完全匹配,可采用栅极电阻补偿法^[5]即通过调节栅极电阻值的大小调节栅极充放电的时间从而实现均流。

2.2 栅极电阻补偿法仿真分析

通过适当调节栅极电阻值的大小,可以实现 IGBT 并联的动、静态均流。下面将针对由饱和导通压降 $U_{ce(sat)}$ 不一致引起的静态不均流,利用 PSpice 仿真软件验证栅极电阻补偿法的均流效果。并联均流仿真电路图如图 3 所示。

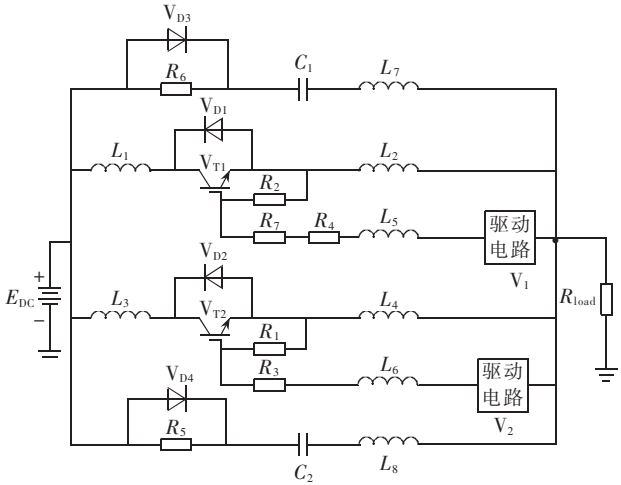


图 3 并联均流仿真电路图

Fig.3 Simulation circuit of parallel IGBT current balancing

如图 3 所示, V_{T1} 和 V_{T2} 采用相同型号的 IGBT 模型, $U_{ce(sat)1} = 2.5 \text{ V}$, $U_{ce(sat)2} = 3.1 \text{ V}$, 其他参数均相同。 $L_1 \sim L_8$ 为线路的引线电感, R_1, R_2 为栅射极电阻, $R_3 = R_4 = 3 \Omega$ 为栅极电阻, R_7 为栅极补偿电阻, R_6, C_1, V_{D3} 和 R_5, C_2, V_{D4} 分别组成 V_{T1} 和 V_{T2} 的吸收回路。 V_1, V_2 为独立的驱动电路。 E_{DC} 为 1 kV 直流电源, R_{load} 为 1Ω 的阻性负载。

栅极电阻补偿法均流效果仿真验证图,如图 4 所示。

图 4 中,在 $t = 5 \mu\text{s}$ 时向 V_{T1} 和 V_{T2} 同时发出正向驱动信号, I_c 为主回路电流, I_{c1} 为 V_{T1} 上电流, I_{c2} 为

V_{T2} 上电流,图 4(a)中, $R_4 + R_7 = 3.0\ \Omega$,未采用栅极电阻补偿,由于 V_{T1}, V_{T2} 的 $U_{ce(sat)}$ 不一致,导致 $U_{ce(sat)}$ 较小的 V_{T1} 在静态时承受了大部分的电流,出现静态不均流现象。图 4(b)~(d)中采用了 R_7 作为栅极补偿电阻进行均流。图 4(b)中,当 $R_4 + R_7 = 3.4\ \Omega$ 时, $I_{c1} > I_{c2}$, 补偿的结果使不均流的程度有所减小,但还未完全实现静态均流;图 4(c)中,当 $R_4 + R_7 = 3.7\ \Omega$ 时, $I_{c1} > I_{c2}$ 静态时的曲线几乎重合,基本实现了静态均流;图 4(d)中,当 $R_4 + R_7 = 4.0\ \Omega$ 时, $I_{c1} > I_{c2}$, 出现了过补偿现象,由于补偿电阻 R_7 的值过大,导致 V_{T2} 在静态承受了较大的电流,再次出现不均流现象。

表 1 列举了当 $t = 30\ \mu s$, R_7 取 $0.1 \sim 1.0\ \Omega$ 区间不同值时 I_{c1}, I_{c2} 和 $\Delta I = I_{c1} - I_{c2}$ 的仿真数据,从表中数据可更加量化地看出静态均流效果随 R_7 取值的变化趋势。由此可见,选择合理的栅极补偿电阻值才能达到最佳补偿效果,过小或过大都不能实现均流。

表 1 栅极补偿电阻不同取值时 I_{c1}, I_{c2} 和 ΔI 的仿真数据

Tab.1 The simulative data of I_{c1}, I_{c2} and ΔI with different compensation R_g

R_7/Ω	I_{c1}/A	I_{c2}/A	$\Delta I/A$
0.1	535.935	427.030	108.905
0.2	519.566	429.290	90.276
0.3	503.427	431.393	72.034
0.4	487.576	433.384	54.192
0.5	472.042	435.288	36.754
0.6	456.842	437.121	19.721
0.7	441.983	438.894	3.089
0.8	427.473	440.617	-13.144
0.9	413.307	442.294	-28.987
1.0	399.485	443.932	-44.447

栅极电阻补偿法也可以有效地实现动态均流,分析的方法与前文类似,在此就不累述了。

3 结论

在 IGBT 并联运行时常会出现不均流问题,分为静态不均流和动态不均流。引起静态不均流的主要

因素为器件的饱和导通压降 $U_{ce(sat)}$ 不同。导致动态不均流的根本原因是器件开通与关断时间不一致,其主要因素有:门槛电压 $U_{ge(th)}$ 、栅极电容 C_{ge} 、密勒电容 C_{gc} 、栅极电阻 R_g 、栅极引线电感 L_g 以及射极电感 L_e 等^[3]。

栅极电阻补偿法能够较好地解决动、静态均流。静态均流时应补偿 $U_{ce(sat)}$ 较小的器件,动态均流时应补偿开通与关断速度较快的器件。合理选择栅极补偿电阻值的大小能使均流达到最佳的效果。本文提出的方法通过仿真分析证明是可行的。

参考文献:

[1] 黄家善. 电力电子技术[M]. 北京:机械工业出版社,1999.
[2] 查申森,郑建勇,苏 麟,等. 基于 IGBT 串联运行的均压问题研究[J]. 电力自动化设备,2005,25(5):20-22.
ZHA Shen-sen,ZHENG Jian-yong,SU Lin,et al. Research on voltage balancing of serial IGBTs[J]. **Electric Power Automation Equipment**, 2005, 25(5):20-22.
[3] 王兆安. 电力电子设备设计 and 应用手册[M]. 第 2 版. 北京:机械工业出版社,2002.
[4] HE J,JACOBS M E. Non-dissipative dynamic current-sharing snubber for parallel connected IGBTs in high power boost converters[A]. **IEEE APEC Conf.[C]**. [s.l.]: IEEE,1999.1105-1111.
[5] 孙 强,王雪茹,曹跃龙. 大功率 IGBT 模块并联均流问题研究[J]. 电力电子技术,2004,38(1):4-6.
SUN Qiang,WANG Xue-ru,CAO Yue-long. Study of the current balance of IGBTs in paralleling[J]. **Power Electronics**, 2004, 38(1):4-6.

(责任编辑:汪仪珍)

作者简介:

查申森(1980-),男,安徽芜湖人,硕士研究生,研究方向为电力电子与电力传动(E-mail:seuzss@seu.edu.cn);
郑建勇(1966-),男,江苏南京人,教授,系副主任,研究方向为电力电子与电力传动;
苏 麟(1980-),男,四川泸州人,硕士研究生,研究方向为电力电子与电力传动(E-mail:sulin_2000@163.net)。

Research on current balancing of parallel IGBTs

ZHA Shen-sen¹,ZHENG Jian-yong¹,SU Lin¹,WU Heng-rong²,CHEN Jun²

(1. Southeast University,Nanjing 210096,China;

2. Jiangsu Huaxia Electric Corp.,Yangzhong 212200,China)

Abstract: IGBTs(Insulated Gate Bipolar Transistors) operating in parallel,which endure heavier load currents,bring the problem of static and dynamic current balancing. It is concluded theoretically that the different $U_{ce(sat)}$ (voltage drop during saturation conduction) is the main factor causing unbalanced currents. Some countermeasures are put forward:such as essentials for constructing IGBT parallel circuit,the gate resistance compensation and so on. Simulation proves its feasibility.

This project is supported by Scientific and Technological Brainstorm Project of Jiangsu Province(BE2003043) and High Technology Project of Jiangsu Province(BG2004038).

Key words: IGBT; parallel connection; current balancing