

ZVS PWM 全桥变换器 副边箝位电路研究

徐 明,尹 斌,周 岩

(河海大学 电气工程学院,江苏 南京 210098)

摘要: 介绍了全桥变换器整流输出寄生振荡的产生原理,通过在次级上增加一个简单的电阻-电感-电容-二极管(RLCD)箝位电路,不仅很好地抑制了副边寄生振荡,避免了常规电阻-电感-电容-二极管(RCD)缓冲吸收网络损耗大的缺点,还能一定程度上抑制传统零电压全桥变换器(ZVS)原边环流损耗大和占空比丢失严重的缺点。详细分析了该副边加箝位电路的全桥变换器的工作原理,给出了主电路拓扑结构及相关参数选取,根据所选取参数对主电路进行仿真研究,并设计出一台 220 V / 10 A 的试验样机,给出了主要仿真和实验波形,验证了该变换器电路拓扑的正确性。

关键词: 全桥变换器; 零电压开关; RLCD 箝位电路

中图分类号: TM 46 文献标识码: A 文章编号: 1006-6047(2006)09-0043-04

1 整流输出寄生振荡的产生

图 1 所示为传统的移相控制零电压开关/零电压零电流开关(ZVS/ZVZCS)全桥变换器^[1-3]。

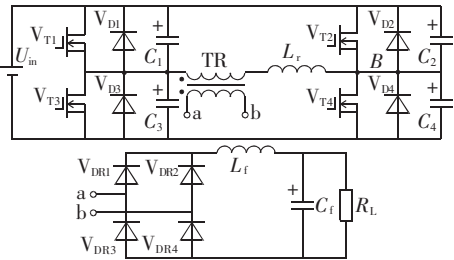


图 1 电气原理图
Fig.1 Circuit diagram

由于主变压器存在寄生电容和漏感,在滞后臂完成换流过程后,副边整流二极管从 2 对全部导通提供负载电流到完全由 1 对二极管提供负载电流过程中,关断的那对二极管由于存在电压突变,且整流二极管存在寄生电容,故在关断时,其寄生电容将和原边主变压器寄生电容和漏感谐振工作,即会在整流输出端产生寄生振荡(若原边串接换向电感 L_c ,则换向电感也参与该谐振工作),该过程的等效原理图如图 2 所示。图 2 中, L'_r 为原边谐振电感 L_r (变压器漏感 L_{lk} 与原边串接换向电感 L_c 之和)折算到副边的等效电感, $L'_r = (L_{lk} + L_c) / N^2$, U_{sec} 为变压器副边电压,且有 $U_{sec} = U_{in} / N$, $N = N_p / N_s$

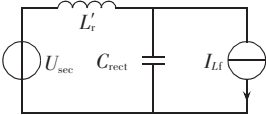


图 2 等效原理图
Fig.2 Equivalent circuit

(变压器初、次级匝比),这里假设 $L_c \gg L_{lk}$,故可忽略变压器寄生电容的影响^[4]。其谐振过程可表示为

$$U_{Crect} = U_{sec} - U_{sec} \left(\frac{t}{\sqrt{L'_r C_{rect}}} \right)$$
$$I_{Llk} = I_{Lf} + \frac{U_{sec}}{Z_r} \sin \left(\frac{t}{\sqrt{L'_r C_{rect}}} \right)$$
$$Z_r = \sqrt{\frac{L'_r}{C_{rect}}}$$

式中 C_{rect} 、 I_{Llk} 、 I_{Lf} 分别为副边整流二极管等效结电容、变压器原边电流和副边滤波电感上电流。由上面的表达式可知:整流二极管的反向电压峰值为 $2 U_{sec}$,谐振频率可表示为

$$f = \frac{1}{2 \pi \sqrt{L'_r C_{rect}}}$$

在实际应用中,虽然采用了快恢复二极管作为整流管,但整流输出的寄生振荡仍然很大,为有效减小寄生振荡,减小整流二极管的电压应力,就必须在整流输出端并联缓冲吸收回路。

2 常规 RCD 缓冲吸收网络

常规的电阻-电容-二极管(RCD)缓冲吸收网络^[5-7](如图 3 所示)包括快恢复二极管 V_{Ds} 、大电容 C_s 、大电阻 R_s 。

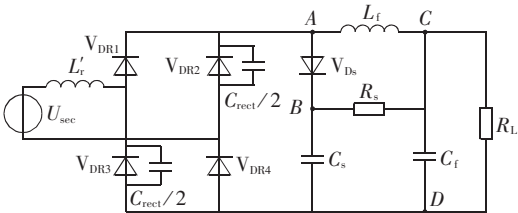


图 3 常规的 RCD 缓冲吸收网络
Fig.3 Conventional RCD buffer snubber network

$$Z_2 = \sqrt{\frac{L_r + N^2 L_s}{C_s / N^2}}$$

2.3 $t_2 \sim t_3$ 时段

$t_2 \sim t_3$ 时段,变压器仍在传输能量,且上个时段的谐振过程仍在进行,由于存在箝位二极管 V_{Dsl} ,所以当 B 点电压谐振到零时, V_{Dsl} 将导通续流,对 B 点电位起到了箝位作用,限制了整流输出电压振荡的波谷值,其最小值为此时 C_s 上的电压,整流输出电压的稳定值为 U_{sec0} 。

2.4 $t_3 \sim t_4$ 时段

t_3 时刻,由于存在电容 C_1 和 C_3 , V_{T1} 实现零电压关断,由于副边滤波电感相对于 C_1 和 C_3 非常大,可等价于一个恒流源,故此时变压器原边电压下降很快,而副边整流输出电压也以相同的速率下降,它们的下降斜率可表示为

$$S_1 = \frac{I_o}{N(C_1 + C_3)}$$

2.5 $t_4 \sim t_5$ 时段

t_4 时刻,当整流输出电压下降到 U_{Cs} 时, V_{Dsl} 将导通续流,此时 C_s 将单独承担整流输出电压,且通过 L_r 、 V_{Dsl} 和 C_f 将 C_s 上的能量回馈给输出电压。此过程中,变压器两端的电压和整流输出电压下降速率明显下降。 t_5 时刻, C_s 放电结束,在 $t_3 \sim t_5$ 时段内,由于在 t_3 时刻,变压器原边存在电压突变,所以 L_r 、 C_s 以及整流二极管结电容在该时段中谐振工作,所以此时段中 L_r 上的电流是谐振减小的,其下降速率比未加 RLCD 吸收回路时要快得多,故增加的 RLCD 吸收回路能在一定程度上减小原边电路中的环流,减小电路损耗。

利用这样的特点还可以将该辅助电路应用于移相控制 ZVZCS 全桥变换器中^[8-9],使滞后臂工作在零电流开关下。不同的是,此时 C_s 取值一般很大,以加快原边电流的衰减。原边电流快速谐振下降,使得副边占空比丢失也会减小,这样在主电路设计时便可以适当加大原、副边匝比,又可以进一步减小原边的通态损耗。

2.6 $t_5 \sim t_6$ 时段

t_5 时刻, C_s 放电结束,整流输出为零,滤波电感上的负载电流通过整流二极管续流而慢慢减小,若滤波电感上电流处于连续状态,则到 t_6 时刻滤波电感上电流始终大于零,若滤波电感上电流处于断续状态时,其上的电流是振荡减小的,且方向有时也是变化的。

2.7 $t_6 \sim t_7$ 时段

t_6 时刻, V_{D2} 将导通续流,变换器的输入电压 U_{in} 完全加在了谐振电感 L_r 两端,原边电流此时线性下降很快,这里涉及到一个滞后臂死区时间的设置问题,详细过程可参考文献^[10],其斜率为

$$S_2 = U_{in} / L_r$$

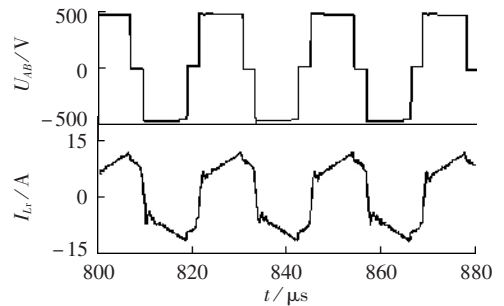
该时段,副边整流二极管开始换流,整流输出仍为零,该时段也即为副边占空比丢失时间。

整流输出寄生振荡的峰值并不是一个固定的值,其值大致是和占空比成反比例关系^[6]: $U_{rect-peak} = U_{sec}(2-D)$,其中 D 为有效占空比,占空比越大则振荡的峰值就越小,因此设计时应使变换器在额定工作状态下占空比尽量大,这样整流二极管所承受的电压应力将会减小,副边 RLCD 吸收回路的环流也会减小,电路中不必要的损耗也就随之减小,提高了整机效率。在实际电路中,由于箝位电容一般取值较大,且变换器刚上电工作时,占空比是从零缓慢上升的,所以开始阶段对电路的冲击电流非常大,整流二极管所承受的电压应力也很大,为了解决这个启动问题,文献^[7]提出了在箝位电容 C_s 两端并联稳压管的方法,但这样虽然可减小整流二极管的电压应力,但开始阶段的冲击电流仍然很大,本文采用了在缓冲吸收回路中串限流电阻 R_s 和一小谐振电感的方法,可以有效地抑制开始阶段的冲击电流和整流二极管的电压应力,使得箝位电路能更加稳定可靠地工作。

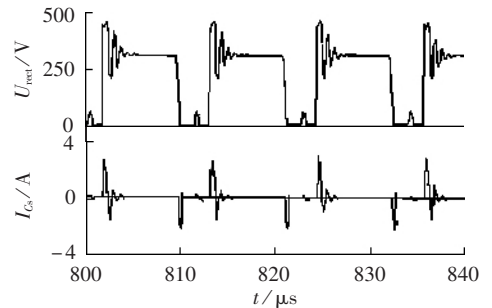
3 仿真与实验结果

实验参数:输入直流电压 $U_{in} = 500$ V;输出直流电压 $U_o = 220$ V,满载输出电流 $I_o = 10$ A;电路的开关频率 $f_s = 56$ kHz;变压器初、次级匝比 $N_p / N_s = 22 / 19$,变压器漏感 $L_{lk} = 8.5$ μ H,而在原边串接的换向电感 $L_c = 26.5$ μ H,故变压器原边谐振电感 $L_r = L_{lk} + L_c = 35$ μ H,变压器磁芯选取了 2 个 E65 磁芯并联。

用 Pspice 软件对电路进行仿真,图 6 给出了主要仿真波形,其从上至下依次为 A 点、 B 点间电压 U_{AB} 、原边谐振电感电流 I_{Lr} 、整流输出电压 U_{rect} 、副边



(a) U_{AB} 、 I_{Lr} 波形



(b) U_{rect} 、 I_{Cs} 波形

图 6 主要仿真波形

Fig.6 Main simulation waveforms

箝位电容电流 I_{Cs} 。通过示波器,可观察到变换器在半载时的变压器原边 A 点、B 点间电压波形和满载情况下的副边整流输出电压波形,由 A 点、B 点间电压波形可以看出其上升沿和下降沿波形光滑,说明该变换器超前臂和滞后臂均实现了零电压开关,从整流输出波形可看出副边寄生振荡很小,起到了副边箝位作用,有效地保护了整流二极管。仿真波形与实验波形一致,同样证明了电路的正确性。图 7 给出了该变换器实验样机的效率曲线,效率 η 最高能达到 94%,进一步证明了该电路的正确性。

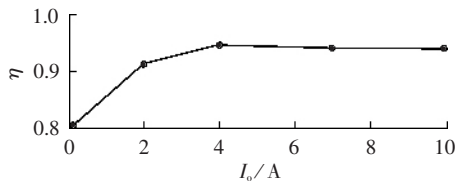


图 7 变换器效率曲线

Fig.7 Efficiency curve of converter

4 结语

针对常规的 RCD 电路存在损耗大的缺点,详细讨论了在变压器副边采用 RLCD 缓冲吸收电路的移相控制 ZVS 全桥变换器的工作原理和特性,并给出了主要仿真波形和实验波形。

仿真和实验表明,在增加了由 1 个箝位电容、2 个二极管、1 个小的谐振电感和 1 个限流电阻组成的 RLCD 吸收电路后,不仅能很好地削弱了整流输出寄生振荡,而且能使原边电流谐振快速下降,减小了原边环流,从而也就减小了副边占空比丢失,设计主电路时又可以进一步减小变压器匝比,从而又进一步减小了原边环流,提高了变换器效率。原边电流的快速下降也带来了一个不利情况:滞后臂 ZVS 的实现变得困难,但由于占空比丢失的减小,可以通过增大原边换向电感来得到一定补偿,因此副边增加的 RLCD 电路能很好地改善电路工作情况。

参考文献:

- [1] 阮新波,严仰光. 脉宽调制 DC/DC 全桥变换器的软开关技术[M]. 北京:科学出版社,2001.
- [2] 阮新波,严仰光. 直流开关电源的软开关技术[M]. 北京:科学出版社,2003.
- [3] 杨旭,裴云庆,王兆安. 开关电源技术[M]. 北京:机械工业出版社,2004.
- [4] REDL R, BALOGH L, EDWARDS D W. Optimum ZVS full-bridge DC/DC with PWM phase-shift control: analysis, design considerations, and experimental results[C]//IEEE APEC'1994. Piscataway, USA; IEEE, 1994: 159-165.
- [5] MWEENE L H, WRIGHT C A, SCHLECHT M F. A 1 kW, 500 kHz front-end converter for a distributed power supply system[C]//IEEE APEC'1989. Piscataway, USA; IEEE, 1989: 423-432.
- [6] SABATE J A, VLATKOVIC V, RIDLEY R B, et al. Design consideration for high-voltage high-power full-bridge zero-voltage-switched PWM converter[C]//IEEE APEC'1990. Piscataway, USA; IEEE, 1990: 275-284.
- [7] LIN Song-yi, CHEN Chern-lin. Analysis and design for RCD clamped snubber used in output rectifier of phase-shift full-bridge ZVS converters[C]//IEEE APEC'1998. Piscataway, USA; IEEE, 1998: 358-359.
- [8] CHO Jung-goo, BAEK Ju-won, JEONG Chang-yong, et al. Novel zero-voltage and zero-current-switching full-bridge PWM converter using a simple auxiliary circuit[C]//IEEE APEC'1999. Piscataway, USA; IEEE, 1999: 15-20.
- [9] 赵清林,郑颖楠. 次级采用辅助网络的 ZCZVS PWM 全桥变换器[J]. 电力电子技术, 2002, 36(4): 43-46.
- [10] ZHAO Qing-lin, ZHENG Ying-nan. Zero-Voltage and Zero-Current-Switching (ZVZCS) PWM full-bridge converter using secondary auxiliary circuit[J]. Power Electronics, 2002, 36(4): 43-46.
- [10] 徐晓峰,连级三,赵建明. 移相控制 ZVS 全桥变换器滞后臂死区时间分析[J]. 电力电子技术, 1999(1): 15-17.
- XU Xiao-feng, LIAN Ji-san, ZHAO Jian-ming. Analysis to the switching dead time of the lagging arm in FB ZVS DC/DC converter[J]. Power Electronics, 1999(1): 15-17.

(责任编辑:康鲁豫)

作者简介:

徐明(1980-),男,江苏常州人,硕士研究生,主要研究方向为电力电子技术(E-mail: andyxuswe@sina.com);

尹斌(1957-),男,河南济源人,副教授,主要研究方向为电力电子技术、计算机监控。

Research on secondary clamping circuit of ZVS PWM full-bridge converter

XU Ming, YIN Bin, ZHOU Yan

(Hohai University, Nanjing 210098, China)

Abstract: The cause of parasitic oscillation in the full bridge converter is introduced and a simple RLCD (Resistor-inductor-capacitor-Diode) clamping circuit is added in its secondary side to restrain secondary parasitic oscillation without the great loss as general RCD (Resistor-Capacitor-Diode) buffer snubber networks. It also suppresses the primary circumfluence waste and avoids the great loss of duty cycle of conventional ZVS (Zero-Voltage-Switch) full-bridge converter to a certain extent. Its working principle is analyzed in detail, and the topology of its main circuit and the selection of its parameters are presented. The simulation according to selected parameters is carried out and a 220 V/10 A prototype is designed. The main experiment and simulation waveforms are provided to validate its correctness.

Key words: full-bridge converter; zero-voltage-switch; RLCD clamping circuit