

# 基于 DSP、CPLD 和单片机的高速数据采集装置设计

严志强, 王雨, 任开春, 刘浏, 王永民

(重庆通信学院 电力工程系, 重庆 400035)

**摘要:** 为满足数据采集过程中对频率和分辨率等技术指标方面上的更高要求, 设计了一种高速数据采集装置。该装置利用 2 片 A/D 芯片将输入的电压、电流模拟信号转换为数字信号, 送往复杂可编程逻辑器件(CPLD), 并利用 2 组 RAM 进行实时存储数据。CPLD 产生 A/D 芯片的控制时序, 以及 2 组 RAM 的读写控制时序; 数字信号处理芯片(DSP)输出控制 A/D 转换的原始信号, 并通过 CPLD 读写 RAM 中的采样数据, 然后传送给单片机, 最后利用单片机的 USB 接口将采集数据传送给 PC 机。分析了高速 DSP 的引导装载过程, 并利用单片机实现了 DSP 程序的引导装载功能。通过在模拟雷击实验和继电器实验中的应用, 表明该装置能够提供高速的数据采集和数据传送功能, 性能可靠。

**关键词:** 数据采集; DSP; CPLD; 单片机

中图分类号: TN 911.72

文献标识码: B

文章编号: 1006-6047(2007)05-0110-04

随着技术的发展, 人们对电力自动化设备数据采集的频率和分辨率等技术指标提出了更高的要求。为此, 设计了一种高速数据采集装置。

## 1 硬件系统组成

系统的硬件组成如图 1 所示。

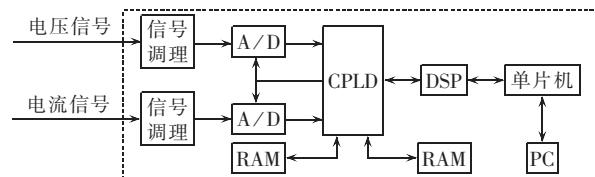


图 1 系统的硬件结构

Fig.1 Hardware structure of device

系统将电压和电流模拟信号进行调理后, 分别由 2 片 A/D 芯片转换为数字信号, 送往复杂可编程逻辑器件(CPLD), 并利用 2 组 RAM 实时存储采集数据。CPLD 产生 A/D 芯片的控制时序, 以及 2 组 RAM 的读写控制时序。数字信号处理芯片(DSP)<sup>[1-10]</sup>输出控制 A/D 转换的原始信号, 并通过 CPLD 读写 RAM 中的采样数据, 然后传送给单片机, 最后利用单片机的 USB 接口将采集数据传送给 PC 机。单片机还需完成对 DSP 的引导与程序装载任务。

## 2 低功耗高速双通道 ADC——LTC 2299

LTC 2299 是 Linear Technology 公司新推出的双通道高速 ADC, 其分辨率为 14 位, 最高采样频率为 80 MSPS, 输入模拟电压范围为 1 V(V<sub>P-P</sub>)或者 2 V(V<sub>P-P</sub>), 采用 3 V 工作电源, 功耗仅为 445 mW, 每

收稿日期: 2006-07-20; 修回日期: 2007-02-10

通道约为 222 mW。该器件在 70 MHz 时的信噪比(SNR)为 73 dB, 无寄生动态范围(SFDR)为 85 dB; 在高达 140 MHz 时, SNR 和 SFDR 分别为 72.6 dB 和 80 dB。LTC 2299 采用 9 mm×9 mm 的 64 引脚 QFN 封装。

使用高速 A/D 转换芯片的难点是产生合理的控制时序。LTC 2299 有 2 种输出模式, 一种是复用模式(multiplexing mode), 另一种是非复用模式(separate data bus)。采用复用模式时的控制时序如图 2(a)所示, 采用非复用模式时的控制时序如图 2(b)所示。

在设计的高速采集系统中, 为节约 CPLD 的端口, 采用复用模式控制时序。控制时序是由 CPLD 产生的。

## 3 高速异步静态 RAM——IS61LV51216

系统的 RAM 采用 Integrated Silicon Solution 公司的 IS61LV51216。它是 512 K×16 bit 高速异步静态 RAM。在所设计的高速采集系统中, 将 IS61LV51216 分为 2 组, 分别存储电压和电流采集信号, 每组由 4 片 IS61LV51216 构成, 因此存储深度为 4 M×16 bit。

IS61LV51216 的写控制时序如图 3 所示, 读控制时序如图 4 所示。在该采集系统中, IS61LV51216 的读写控制时序由 CPLD 产生。

## 4 ISPMACHLC4256V

ISPMACHLC4256V 有 4 种封装类型: 100 TQFP、144 TQFP、176 TQFP、256 fpBGA, 根据系统的需要, 这里选择了 176 TQFP 封装形式, 它包括 256 个宏模块、128 个通用管脚和 4 个备用引脚, 最高工作频率

为322 MHz,工作电源为3.3 V。

在所设计的高速采集系统中,利用ISPMACHLC4256V完成的主要功能包括:

a. 产生如图2(a)所示的控制时序,为复用模式下的高速A/D芯片LTC2299提供控制脉冲,并将采样数据读入CPLD中;

b. 产生如图3所示的写控制时序,为IS61LV

51216提供写控制脉冲,并将采样数据写入其中;

c. 产生如图4所示的读控制时序,为IS61LV51216提供读控制脉冲,并将SRAM中存储的采样数据读入CPLD中。

读入CPLD中的采样数据被DSP取走,再通过DSP的HPI口传送给单片机,最后由单片机的USB接口送往PC机,完成数据采集、存储、传送的全过程。

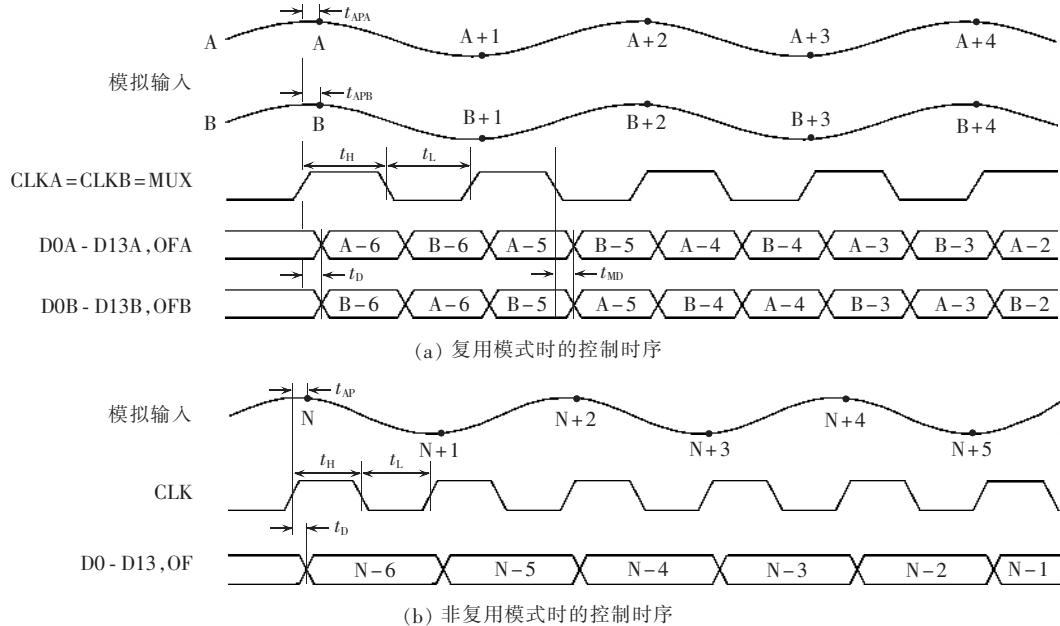


图2 LTC 2299 的控制时序

Fig.2 Control timing of LTC 2299

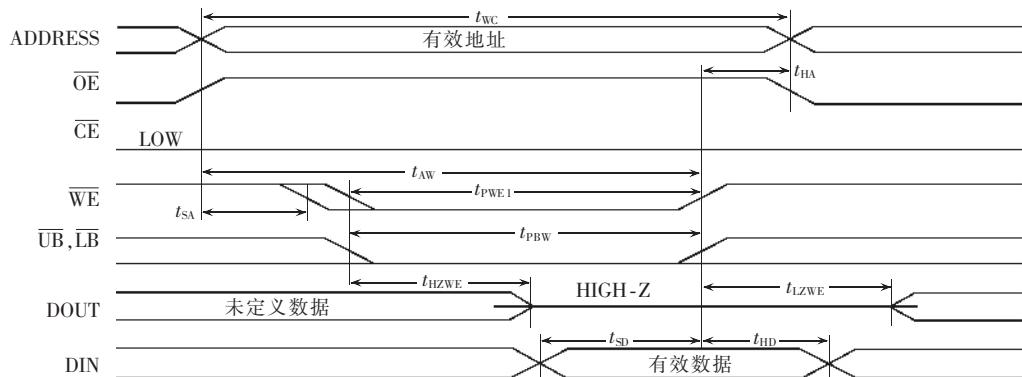


图3 IS61LV 51216 的写控制时序

Fig.3 Write cycle timing of IS61LV 51216

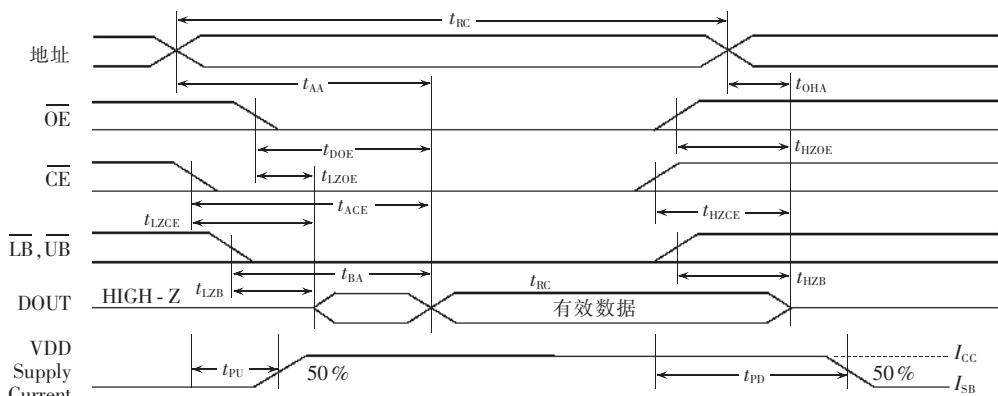


图4 IS61LV 51216 的读控制时序

Fig.4 Read cycle timing of IS61LV 51216

## 5 TMS320VC5402 DSP

在所设计的高速采集系统中,采用 DSP 产生控制 A/D 转换的原始脉冲,并对高速采集数据进行预处理与分析,进而对采集数据的存储进行相应的控制。由于 A/D 转换的速度高,数据流量大,采用单片机已经远远不能满足要求,为此,笔者选用了 TI 公司推出的 16 bit 定点 DSP TMS320VC5402(以下简称 C5402)。C5402 芯片内包含有  $16\text{K} \times 16\text{bit}$  双口 RAM(DARAM)。DARAM 分成 2 个  $8\text{K} \times 16\text{bit}$  块,在 1 个机器周期内可以对每个块进行 2 次读或 1 次读和 1 次写。如果程序容量不超过 16 K,则可

采用引导装载的方式,将程序装入 DARAM,以降低系统的设计成本、缩短产品开发周期。所设计的高速采集系统正是采用了这种方式。

C5402 包含  $4\text{K} \times 16\text{bit}$  片内 ROM(F000H-FFFFH)。而 Bootloader 程序就是其中一部分。在启动 C5402 时,Bootloader 能自动将存放在外部载体的程序引导装载到程序存储器的任何空间或片内 DARAM。

C5402 引导模式包括 HPI 引导、串行 EEPROM 引导、并行引导、标准串口引导、UART 引导、I/O 引导等模式。这些模式的选择过程如图 5 所示。

在该高速采集系统中,采用 HPI 引导模式。具体的控制时序由单片机完成。

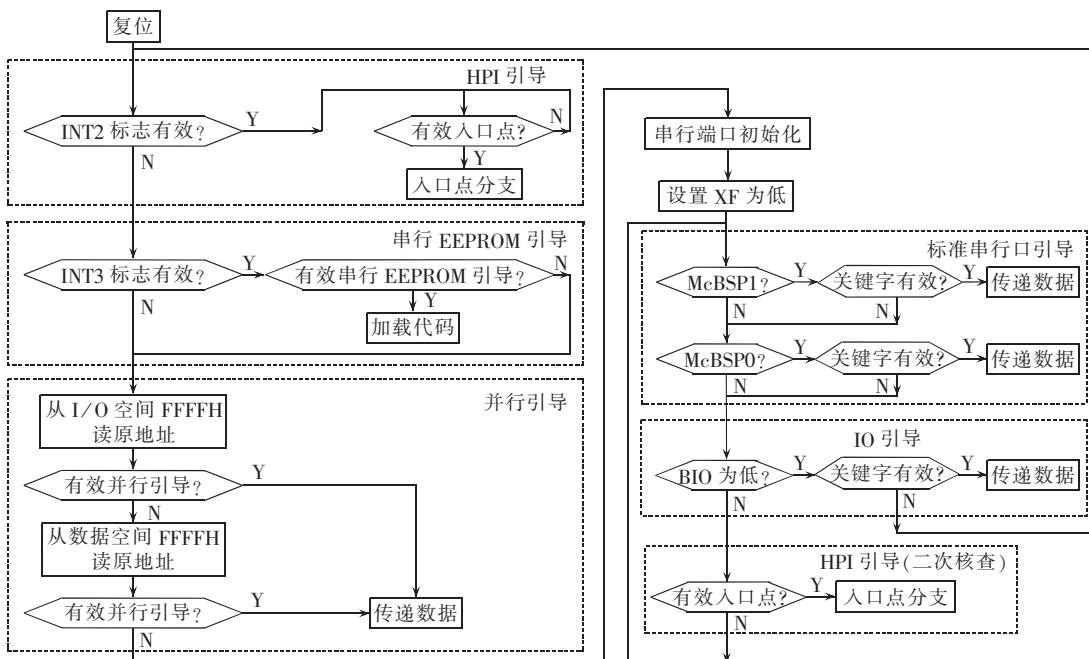


图 5 C5402 引导流程图

Fig.5 Flowchart of bootload of C5402

## 6 带 USB 接口的单片机 C8051F320

USB 接口作为外设的通用串行总线接口,具有其他接口无法比拟的优势:支持热插拔,是真正的即插即用设备;数据传输速度快,支持双向、同步传输等。目前,USB 控制器主要有 2 种:一种是带 MCU 的 USB 接口,另一种是单纯的 USB 接口。选用了 Cygnal 公司的带 MCU 的 USB 接口芯片 C8051F320(以下简称 F320)。

F320 采用 32-pin LQFP 封装,支持 12 Mbit/s 的全速传输或 1.5 Mbit/s 的低速传输,提供 8 个端点,还集成有 1 KB 的 USB SRAM 和 USB 收发器,内置 16 KB 的 Flash 存储器和 256 B 的 RAM。F320 片上资源还包括 25 个 I/O 口、SPI、UART、SMBus。

在该高速采集系统中,利用 F320 的通用 I/O 口完成对 C5402 HPI 口的控制:当系统启动时,将 C5402 程序引导装载到 DARAM 中;在完成一次数据采集后,用 ISPMACHLC 4256V 将 IS61LV51216 中的数据读入 C5402 中,然后传送给 F320,最后利用

其 USB 接口将数据快速传送给 PC 机。

USB 部分的软件设计分为上位机软件和下位机软件 2 个部分。上位机软件利用 Visual C++ 6.0 完成。下位机软件主要是 USB 外设端的固件(firmware)程序,借助于 Cygnal 公司提供的集成开发环境编写。固件程序负责处理 PC 机发来的各种 USB 请求,以完成它们之间数据的批量传输。

## 7 应用

目前,该装置已应用于模拟雷击实验和继电器实验中,对数据进行高速采集并实时地传送给 PC 机。

在模拟雷击实验,用模拟雷击设备产生模拟雷,对电力线路进行雷击试验,然后利用该高速采集设备对线路上的电压和电流进行实时采集,采样频率选取 50 MSPS,由于存储深度为  $4\text{M} \times 16\text{bit}$ ,因此,每次采集持续的时间是 80 ms。每次采集完成后,将数据传送到 PC 机。通过对数据的分析,可发现:在模拟雷击的初期,线路上产生了雷击尖峰冲击波,而在后

期拖尾时间较长;如果采集频率在5MSPS以下,将丢失初期的尖峰冲击波。

在继电器实验中,利用F320的I/O口对继电器和数据采集过程进行控制。在对继电器进行操作时,提前适当的时间启动采集装置开始采集数据,直到数据采集完成,最后将采集数据传送给PC机。在实验中,选取的采样频率为10MSPS,由于存储深度为4M×16bit,因此,每次采集持续时间是400ms。

实验表明,该采集能满足模拟雷击实验和继电器实验等场合的需要,能提供高速的数据采集和数据传送功能,具有较好的应用前景。

## 参考文献:

- [1] 陈矛,祝刚. DSP技术在便携式数据采集系统开发中的应用[J]. 装备制造技术,2006(3):57-59.  
CHEN Mao,ZHU Gang. Application of DSP technology in portable data acquisition system development[J]. Equipment Manufacturing Technology,2006(3):57-59.
- [2] 张鹏程,曹家年,付江志,等.一种基于DSP的高速数据采集处理系统[J].应用科技,2006,33(1):16-18.  
ZHANG Peng-cheng,CAO Jia-nian,FU Jiang-zhi,et al. High-speed data - acquisition and process system with DSP [J]. Applied Science and Technology,2006,33(1):16-18.
- [3] 司栋森,李增智,牛胜芬,等.基于双DSP的高速数据采集控制器的设计[J].计算机工程,2006,32(22):227-228,251.  
SI Dong-sen,LI Zeng-zhi,NIU Sheng-fen,et al. High speed data sample and controller with two DSPs[J]. Computer Engineering,2006,32(22):227-228,251.
- [4] 吴银琴,王敏,黎万平,等.基于TMS320VC5410数据采集系统的硬件设计[J].中南民族大学学报:自然科学版,2005,24(4):61-63.  
WU Yin-qin,WANG Min,LI Wan-ping,et al. Hardware design of TMS320VC5410 based data acquisition system[J]. Journal of South-Central University for Nationalities:Natural Science Edition,2005,24(4):61-63.
- [5] 刘洋,铁勇,李树华.基于TMS320VC5410的双路声信号数据采集系统的设计[J].内蒙古大学学报:自然科学版,2006,37(6):672-675.  
LIU Yang,TIE Yong,LI Shu-hua. Design of a double - channel acoustic signal data acquisition system based on TMS320VC5410 [J]. Acta Scientiarum Naturalium Universitatis Neimongol,2006,37(6):672-675.
- [6] 贺秀儒,程远楚,郭智俊.基于TMS320LF2407DSP芯片的水电机组高速数据采集系统[J].微型电脑应用,2005,21(12):30-32.  
HE Xiu-ru,CHENG Yuan-chu,GUO Zhi-jun. A high - speed data collecting system of hydro - electric power unit based on TMS320LF2407 DSP[J]. Microcomputer Application,2005,21(12):30-32.
- [7] 张菊,张淑娥.基于DSP的数据采集与处理系统的设计[J].电力系统通信,2006,27(1):70-73.  
ZHANG Ju,ZHANG Shu-e. Design of data acquiring and processing system based on DSP[J]. Telecommunications for Electronic Power System,2006,27(1):70-73.
- [8] 陶锐,周学军,李伟.基于DSP的高精度数据采集与处理系统[J].国外电子元器件,2005(1):40-43.  
TAO Rui,ZHOU Xue-jun,LI Wei. High-accuracy data acquisition and processing system based on DSP[J]. International Electronic Elements,2005(1):40-43.
- [9] 朱伟,陈曙.基于DSP的多通道高速数据采集系统[J].信息技术与信息化,2006(1):104-107.  
ZHU Wei,CHEN Shu. Multi - channel high - speed data collection system based on DSP[J]. Information Technology & Informatization,2006(1):104-107.
- [10] 李国湘,吴平安,周雪松,等.DSP技术在电力系统数据采集及处理中的应用[J].天津理工大学学报,2005,21(4):21-24.  
LI Guo-xiang,WU Ping-an,ZHOU Xue-song,et al. Application of DSP technology in power system of data acquisition and processing [J]. Journal of Tianjin University of Technology,2005,21(4):21-24.
- [11] 曲震宇,刘胜辉.基于CPLD的高速数据采集系统控制模块的设计与实现[J].哈尔滨理工大学学报,2006,11(3):75-77.  
QU Zhen-yu,LIU Sheng-hui. Design principles and realization of high - speed data acquisition system control module based on CPLD technology[J]. Journal Harbin Univ Sci & Tech,2006,11(3):75-77.

(责任编辑:康鲁豫)

## 作者简介:

- 严志强(1973-),男,重庆人,讲师,硕士,从事自动控制方面的工作(E-mail:yzq123@126.com);  
王雨(1966-),男,重庆人,副教授,从事通信工程方面的工作;  
任开春(1970-),男,重庆人,副教授,博士,从事电力电子方面的工作(E-mail:ren65551210@126.com);  
刘浏(1972-),男,重庆人,硕士,从事通信工程方面的工作;  
王永民(1979-),男,山东临朐人,硕士研究生,从事电力电子方面的研究。

## High frequency signal sampling device based on DSP,CPLD and SCM

YAN Zhi-qiang,WANG Yu,REN Kai-chun,LIU Liu,WANG Yong-min  
(Chongqing Communication Institute,Chongqing 400035,China)

**Abstract:** A signal sampling device is designed to meet the requirements for higher frequency and resolution. The analog signals of voltage and current are converted into digital signals with two A/D chips, transferred to CPLD(Complex Programmable Logic Device), and stored in two RAM chips. CPLD issues the control timings for A/D chips and RAM chips. DSP(Digital Signal Processor) outputs the original signals to control A/D conversion, reads and writes the sampled data in RAM via CPLD, then transfers them to SCM(Single Chip Micyoco), which transfers the sampled data to PC via USB port. The bootload program of DSP is bootloaded by SCM and the detail is described. Its applications in experiments of thunder-strike simulation and electric relay show its effectiveness and reliability.

**Key words:** data-acquisition; DSP; CPLD; SCM