

# 基于 $dq$ 变换的三相软件锁相环设计

吉正华<sup>1</sup>, 韦芬卿<sup>2</sup>, 杨海英<sup>1</sup>

(1. 国电南瑞科技股份有限公司, 江苏 南京 210061;

2. 国网电力科学研究院, 江苏 南京 210003)

**摘要:** 针对传统锁相环在电压畸变条件下不能获得准确相位的问题, 根据软件锁相环(SPLL)原理, 提出了一种基于  $dq$  坐标变换原理获得 SPLL 线性化模型, 并通过 PI 控制实现的新型三相 SPLL。在三相电压不平衡时, 利用  $T/4$  ( $T$  为三相电压周期) 延时计算法实现正、负序分量分离, 有效地抑制负序分量对相位的影响。通过仿真实验系统, 对提出的控制策略在各种电压畸变及三相电压不平衡条件下进行验证, 结果表明, 该 SPLL 的动态响应速度快、稳态性能好, 并对电压畸变有很强的抑制作用。

**关键词:** 软件锁相环;  $dq$  坐标变换; 畸变电压; 正、负序分量

**中图分类号:** TP 214

**文献标识码:** A

**文章编号:** 1006-6047(2011)04-0104-03

## 0 引言

本文基于  $dq$  坐标变换原理, 通过 PI 控制, 实现三相软件锁相环(SPLL)。但当三相电压不平衡时, 负序分量滤波效果不好<sup>[1-3]</sup>, 因此利用  $T/4$  ( $T$  为三相电压周期) 延时计算法实现正、负序分量分离, 有效抑制负序分量对相位的影响。最后, 模拟市电电压畸变和三相电压不平衡的情况下进行仿真实验, 实验结果验证该锁相环性能良好。

## 1 SPLL 原理

SPLL 基本原理<sup>[4-5]</sup>是将三相输入电压  $u_a, u_b, u_c$  转换到静止的  $\alpha\beta$  坐标系, 然后从静止的  $\alpha\beta$  坐标系转换到与三相电压同步旋转的  $dq$  坐标系, 得到交流电压的直流分量  $u_d, u_q$ 。三相静止坐标系到两相静止坐标系下的数学矩阵为

$$\begin{bmatrix} u_\alpha \\ u_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} u_a \\ u_b \\ u_c \end{bmatrix} \quad (1)$$

两相静止坐标系到两相同步旋转坐标系下的数学矩阵为

$$\begin{bmatrix} u_d \\ u_q \end{bmatrix} = \begin{bmatrix} \cos\theta & \sin\theta \\ -\sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} u_\alpha \\ u_\beta \end{bmatrix} \quad (2)$$

式(2)变换矩阵中的  $\theta$  就是 SPLL 的相位输出。如果锁相角与电网电压相位同步, 则直流分量  $u_d$  为额定值, 而  $u_q$  为零。因此, 可以将参考值零和实际三相电压坐标变换后的  $u_q$  相减, 得到误差信号, 再经过 PI 调节后得到误差信号  $\bar{\omega}$ , 再与理论角频率

$2\pi f$  相加后得到实际角频率。最后经过一积分环节, 输出即是电网电压的相位  $\theta$ 。整个 SPLL 过程构成一个反馈, 通过 PI 达到锁相目的。SPLL 原理图如图 1 所示。

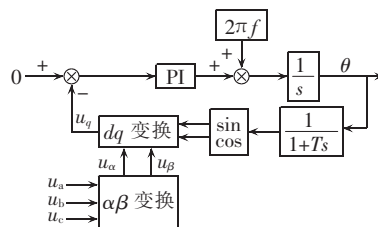


图 1 SPLL 原理图

Fig.1 Principle of SPLL

## 2 SPLL 的控制框图及性能分析

图 2 为系统控制框图, 将锁相误差信号输入 PI 调节器, 将输出值加上初始工频角频率, 从而得到了锁相的角频率输出, 经过积分得到锁相相位值。为避免溢出, 通过求余函数将锁相相位值限制在  $0 \sim 2\pi$  之间。为简化分析, AD 采样环节采用了一阶延时模型。

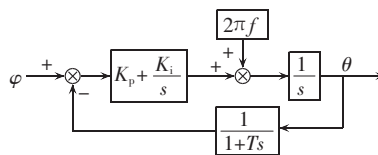


图 2 SPLL 控制框图

Fig.2 Block diagram of SPLL control

系统闭环传递函数为

$$G_c(s) = \frac{(1+Ts)(K_p s + K_i)}{Ts^3 + s^2 + K_p s + K_i} \quad (3)$$

其中,  $T$  为三相电压周期;  $K_p$  为比例系数,  $K_i$  为积分系数。

式(4)成立时,系统是稳定的:

$$\begin{cases} K_p > TK_i > 0 \\ K_i > 0 \end{cases} \quad (4)$$

对控制系统进行频域分析<sup>[6]</sup>,在折中考虑跟踪速度、稳定性、滤波效果的基础上,设计控制参数,可以得到控制系统 bode 图,如图 3 所示。

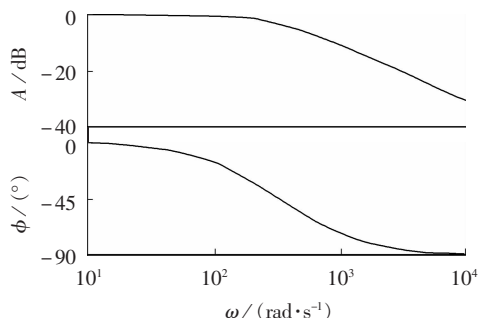


图 3 控制系统 bode 图

Fig.3 Bode charts of control system

从图 3 可见,锁相环系统稳定,具有低通特性。当输入角频率大于  $100\pi \text{ rad/s}$  时,幅值小于 0 dB,即三阶系统对高次谐波有滤波效果,因此可通过合理选择 PI 参数,使得其同时满足跟踪速度与滤除高次谐波的要求。但当三相电压不平衡时,输入电压含有负序基波分量,角频率为  $100\pi \text{ rad/s}$ ,经过 dq 变换后,角频率变为  $200\pi \text{ rad/s}$ <sup>[7]</sup>,此时经过上述控制系统滤波效果并不好<sup>[8]</sup>,可选择低通滤波器将其过滤,但控制系统更为复杂,系统稳定性也受影响,相位会延迟。本文采用正、负序量的  $T/4$  延时算法来得到正序分量。

### 3 正、负序分量分离

如果电网电压不平衡,电网电压可由正序分量、负序分量、零序分量 3 个部分合成。由坐标变换原理可知,三相不平衡电压经过  $\alpha\beta$  坐标变换后,零序分量经过  $\alpha\beta$  坐标变换后都为零,再将正序分量和零序分量分离。这样软件锁相的输出可以不受负序和零序的影响,可以保证软件锁相跟踪的是正序基波分量,从而达到抑制畸变电压的目的。

目前,正、负序分量分离的一般的方法是使用滤波器。但是滤波器有 2 个明显的缺点:

- 滤波器不能做到无差分离;
- 滤波器会破坏系统的稳定性。

本文针对正、负序分量的特点对采样点进行数学计算,从而得到比较理想的正、负序量的  $T/4$  延时算法<sup>[9-10]</sup>。

式(5)是正、负序分量的数学表达式:

$$\begin{cases} U_{\alpha(t)} = U_p \cos(\omega t + \theta_p) + U_n \cos(-\omega t + \theta_n) \\ U_{\beta(t)} = U_p \sin(\omega t + \theta_p) + U_n \sin(-\omega t + \theta_n) \end{cases} \quad (5)$$

其中,  $U_{\alpha(t)}$ 、 $U_{\beta(t)}$  为此刻  $\alpha\beta$  轴上的幅值;  $U_p$ 、 $U_n$  为正、负序分量的幅值。

式(6)为  $T/4$  周期前的不对称的矢量表示。体现在相位上正序分量落后了  $\pi/2$ ,负序分量超前了  $\pi/2$ 。

$$\begin{cases} U_{\alpha(t-T/4)} = U_p \cos(\omega t + \theta_p - \pi/2) + U_n \cos(-\omega t + \theta_n + \pi/2) \\ U_{\beta(t-T/4)} = U_p \sin(\omega t + \theta_p - \pi/2) + U_n \sin(-\omega t + \theta_n + \pi/2) \end{cases} \quad (6)$$

根据三角函数关系对式(6)进行简化,可得到式(7):

$$\begin{cases} U_{\alpha(t-T/4)} = U_p \sin(\omega t + \theta_p) - U_n \sin(-\omega t + \theta_n) \\ U_{\beta(t-T/4)} = -U_p \cos(\omega t + \theta_p) + U_n \cos(-\omega t + \theta_n) \end{cases} \quad (7)$$

根据式(5)(7)可以得到正序分量的表达式,如式(8)所示:

$$\begin{cases} U_{\alpha p} = U_p \cos(\omega t + \theta_p) = \frac{1}{2} (U_{\alpha(t)} - U_{\beta(t-T/4)}) \\ U_{\beta p} = U_p \sin(\omega t + \theta_p) = \frac{1}{2} (U_{\alpha(t-T/4)} + U_{\beta(t)}) \end{cases} \quad (8)$$

其中,  $U_{\alpha p}$ 、 $U_{\beta p}$  为正序分量在  $\alpha\beta$  轴上的幅值。

从上述计算上看,  $T/4$  延时的方法是一种比较理想的计算方法,能够无差地将正、负序分量分离。而且和滤波器相比,优点在于基本上对控制系统的稳定性没有任何影响。

### 4 仿真及实验结果

为验证上述控制方法的有效性,在上述理论分析的基础上,建立如图 1 所示的系统结构进行仿真研究。

当三相电网电压叠加 60% 的 4 次谐波,电压有畸变,且有多个过零点时,该锁相环输出电压  $u_{\text{SPLL}}$  波形如图 4 所示( $u_h$  为谐波电压波形)。锁相环能良好地抑制谐波,准确跟踪基波电压。

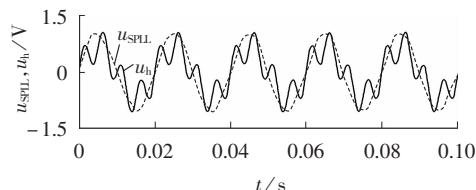


图 4 输出电压和谐波电压

Fig.4 Output voltage and harmonic voltage

当三相电网电压频率突变时刻,发生了 50~45 Hz 的频率突变,该锁相环输出电压如图 5 所示( $u_f$  为频率突变电压)。锁相环可以迅速锁定相位。

当三相电网电压相位突变时刻,电压相位提前了  $\pi/3$ ,该锁相环输出电压如图 6 所示( $u_\phi$  为相位突变电压),锁相环可以迅速锁定相位,显示了良好的动态性能。

当三相电网电压不平衡时,即 a 相负载不变, b 相负载变为 2 倍, c 相负载变为 1/2,该锁相环输出电压如图 7 所示。锁相环几乎不受电压波动影响,良好跟踪基波电压相位。

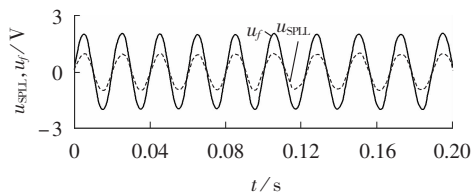


图 5 频率突变时电压波形

Fig.5 Voltage with frequency mutation

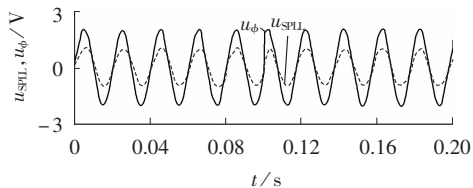


图 6 相位突变时电压波形

Fig.6 Voltage with phase mutation

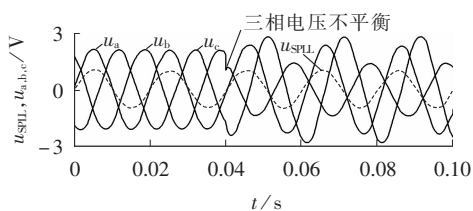
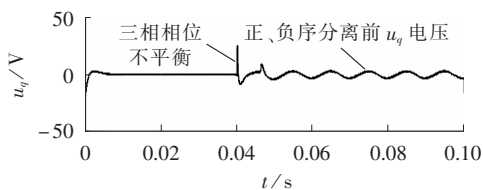
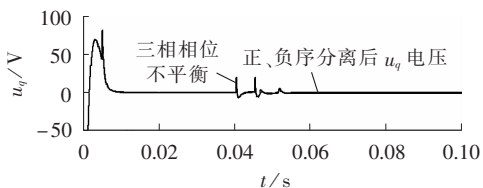


图 7 三相相位不平衡时电压波形

Fig.7 Unbalanced three-phase voltage

图 8 和图 9 分别为相位不平衡时,增加正、负序分量分离控制之前和之后的  $u_q$  电压波形。可以看出正、负序分量分离前,当三相相位不平衡时, $u_q$  电压含有 2 次谐波,表明负序分量没有被滤除。而正、负序分量分离后,当三相相位不平衡时, $u_q$  电压不含有 2 次谐波,和三相相位平衡时一样,表明负序分量被有效滤除。

图 8 正、负序分量分离前  $u_q$  电压波形Fig.8 Voltage waveform of  $u_q$  without separation of positive and negative sequence components图 9 正、负序分量分离后  $u_q$  电压波形Fig.9 Voltage waveform of  $u_q$  with separation of positive and negative sequence components

## 5 结论

针对三相电网电压尤其是畸变电压条件下精确锁相的难度增加的问题,本文提出了基于  $dq$  变换

的三相软件锁相环,通过 PI 控制,达到了准确相位锁定的目的。同时利用  $T/4$  延时计算法实现正、负序分量分离,有效抑制不平衡电网电压下负序分量对相位的影响。仿真实验结果表明,该锁相环动态响应速度快,稳态性能好,对各种电压畸变情况都有很强的抑制作用。

## 参考文献:

- [1] CHUNG S. A phase tracking system for three phase utility interface inverters[J]. IEEE Trans on Power Electronics, 2000, 15(3): 431-438.
- [2] RODRIGUEZ P, SAINZ L, BERGAS J. Synchronous double reference frame PLL applied to a unified power quality conditioner [C]//10th International Conference on Harmonics and Quality of Power. Rio de Janeiro, Brazil: [s.n.], 2002: 614-619.
- [3] TIMBUS A V, LISERRE M, BLAABJERG F, et al. PLL algorithm for power generation systems robust to grid faults [C]//Proceedings of IEEE PESC (Power Electronics Specialists Conference) Annual Meeting. Jeju, Korea: IEEE, 2005: 7-10.
- [4] 周国梁, 石新春, 付超. 三相电压畸变条件下软件锁相环分析与实现[J]. 电力电子技术, 2007, 41(7): 47-49.  
ZHOU Guoliang, SHI Xinchun, FU Chao. Operation of a software phase locked loop under distorted three-phase voltage[J]. Power Electronics, 2007, 41(7): 47-49.
- [5] 龚锦霞, 解大, 张延迟. 三相数字锁相环的原理及性能[J]. 电工技术学报, 2009, 24(10): 94-99.  
GONG Jinxia, XIE Da, ZHANG Yanchi. Principle and performance of the three-phase digital phase-locked loop[J]. Transactions of China Electrotechnical Society, 2009, 24(10): 94-99.
- [6] 胡寿松. 自动控制原理[M]. 北京: 科学出版社, 2001: 192-204.
- [7] KAURA V, BLASKO V. Operation of a phase locked loop system under distorted utility conditions[J]. IEEE Transactions on Industry Applications, 1997, 33(1): 58-63.
- [8] DJOKIE B, SO E. Phase measurement of distorted periodic signals based on nonsynchronous digital filtering[J]. IEEE Trans on Instrum Meas, 2001, 50(4): 864-867.
- [9] 何鸣明. 不对称电网故障下 PWM 整流器的控制策略的研究[D]. 杭州: 浙江大学电气工程学院, 2006.  
HE Mingming. Study on control scheme for PWM rectifier under generalized unbalanced grid conditions [D]. Hangzhou: Zhejiang University, 2006.
- [10] PASCAL R, HERVE P, JEAN-PAUL L. Regulation of a PWM rectifier in the unbalanced network state using a generalized model[J]. IEEE Trans on Power Electronics, 1996, 11(3): 495-502.

(编辑: 柏英武)

## 作者简介:

吉正华(1982-), 男, 江苏南通人, 助理工程师, 硕士, 研究方向为电力电子技术在电力系统中的应用 (E-mail: jizhenghua@sgepri.sgcc.com.cn);

韦芬卿(1984-), 女, 广西南宁人, 助理工程师, 硕士, 研究方向为电力系统仿真及应用;

杨海英(1980-), 男, 安徽安庆人, 助理工程师, 硕士, 研究方向为电力电子技术在电力系统中的应用。

# Three-phase software phase-locked loop based on $dq$ reference frame

JI Zhenghua<sup>1</sup>, WEI Fenqing<sup>2</sup>, YANG Haiying<sup>1</sup>

(1. NARI Technology Development Limited Company, Nanjing 210061, China;

2. State Grid Electric Power Research Institute, Nanjing 210003, China)

**Abstract:** As the traditional PLL(Phase-Locked Loop) can not obtain accurate phases under distorted voltage, a linear model of SPLL(Software Phase-Locked Loop) based on  $dq$  coordinate transform theory is proposed and a new three-phase SPLL is achieved by PI control. When the three-phase voltage is unbalanced, the  $T/4$  shift method is used to separate the positive and negative sequence components, which effectively inhibits the influence of negative sequence component on phase calculation. The proposed control strategy is simulated with the experimental system for different voltage distortions and unbalanced three-phase voltages. Results show that the presented SPLL greatly suppresses the voltage distortion, with fast dynamic response and good steady performance.

**Key words:** SPLL;  $dq$  coordinate transform; distorted voltage; positive and negative sequence components