

MOSFET 谐振门极驱动电路研究综述

赵清林, 郭娟伟, 袁 精, 陈 磊, 崔少威

(燕山大学 电气工程学院 电力电子节能与传动控制河北省重点实验室, 河北 秦皇岛 066004)

摘要: 谐振门极驱动电路能够减小高频下 MOSFET 的驱动损耗。首先介绍了传统电压源驱动及其存在的诸多问题, 引出谐振驱动技术。综述了目前现有的谐振门极驱动电路的拓扑结构, 并分为电流源型、谐振型和耦合电感型三大类。对于电流源型和谐振型, 分别介绍较早提出的拓扑结构及其优缺点, 并与后期发展的各种拓扑作对比分析。耦合电感型是在电流源型或谐振型中加入耦合电感来传递能量, 这也增加了拓扑的复杂度。考虑谐振门极驱动电路的复杂程度, 将拓扑元器件集成到一个芯片中以达到优化。

关键词: 高频变换器; MOSFET; 栅极驱动; 驱动损耗; 谐振门极驱动

中图分类号: TM 46

文献标识码: A

DOI: 10.16081/j.issn.1006-6047.2018.10.011

0 引言

现今微处理器的发展对供电电源提出了新的挑战, 要求必须向着低电压、大电流、小体积、高频化、高功率密度、高可靠性、高效率、快速动态响应的方向发展, 迫使小功率的功率变换器向着 MHz 发展。MOSFET 普遍采用的是传统的电压源型驱动 VSD (Voltage Source Driver), 随着开关频率的增加, 驱动损耗也成比例地增加, 会导致变换器的效率降低。因此, 在高频下驱动损耗的大小对变换器的效率影响很大, 特别是在低压大电流的小功率场合。

为提高变换器的效率, 必须设法减小 MOSFET 的门极驱动损耗, 谐振门极驱动就是有效途径之一。从 20 世纪 90 年代到现在, 国内外学者已经提出许多谐振门极驱动方案, 主要应用于频率超过 1 MHz 的功率变换器, 来帮助减小 MOSFET 高频驱动损耗。这些方案都是利用谐振电感 L 和开关管输入电容 C 组成 LC 电路, 通过在驱动电路加入辅助开关, 使 L 和 C 进行能量的相互传递, 来提供 MOSFET 门极驱动电流, 控制开关管的开通和关断, 同时将 MOSFET 的输入电容上储存的能量再次利用或者回馈给驱动电源, 以达到减小驱动损耗的目的。这与传统的门极驱动电路完全不同, 能减小高频时驱动损耗。

1 传统门极驱动电路

传统的门极驱动为电压源型驱动, 如图 1 所示。图中, V_{DD} 为驱动电源电压; S_1 、 S_2 分别为图腾柱结构上、下端辅助开关管; i_g 为传统门极驱动电路驱动电流; V_{gs} 为 MOSFET 栅源电压。MOSFET 开关过程等效为 RC 电路, 驱动电流 i_g 达到最大值 V_{DD}/R_{eq} ,

然后迅速地减小。这导致有效的驱动电流大幅减小, 减慢了 Q 的开关速度。同时没有能量回收, 驱动电源提供的能量全部被消耗掉, 属于耗能式驱动。

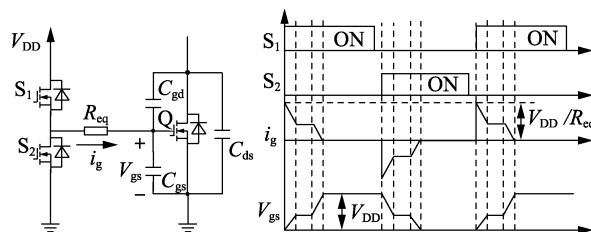


图 1 VSD 电路的拓扑结构及工作波形

Fig.1 Topology and working waveforms of VSD circuit

总结传统门极驱动存在的问题:

- 电压源经 RC 回路给 MOSFET 输入电容充电, 在开通和关断过程中, 驱动电流衰减严重, 开关速度受限, 会增加开关损耗;
- 传统驱动电路中存在较大阻抗, 使栅极电压达不到驱动电源电压 V_{DD} , 会引起开关管通态损耗增加, 需要加大驱动电源电压值;
- 传统驱动电路容易引起寄生电感和输入电容之间的振荡, 增加驱动电阻值可以抑制振荡, 但较大的驱动电阻会降低驱动速度;
- 传统驱动电路没有低阻抗路径箝位, 抗干扰能力较差, 降低了开关电源的可靠性。

所以, 传统的门极驱动不是最优的 MOSFET 驱动方法, 尤其在高频领域, 因而学者们提出了谐振门极驱动技术。

2 谐振门极驱动电路

2.1 谐振门极驱动电路要求

谐振门极驱动电路拓扑的选择影响驱动损耗和开关损耗, 可靠的拓扑有以下几个要求: ①门极驱动电流要有初始化, 可以提高 MOSFET 的开关速度, 减小开关损耗; ②电感电流尽量采用脉冲式状态, 可有效减小驱动电路的导通损耗; ③MOSFET 开通/关断

收稿日期: 2018-01-28; 修回日期: 2018-07-04

基金项目: 光宝科技电力电子技术科研基金资助项目 (PRC-20151384)

Project supported by the Power Electronics Technology Research Foundation of LITEON (PRC20151384)

后,要有低阻抗路径箝位,增强抗干扰能力;④尽量采用结构简单的拓扑结构,减少有源器件的使用。

2.2 谐振门极驱动电路分类

本文将谐振门极驱动电路分为电流源型驱动 CSD (Current Source Driver)、谐振型驱动 RGD (Resonant Gate Driver) 和应用耦合电感的谐振驱动 RGDC (Resonant Gate Driver with Coupled inductance) 3 类。

CSD 电路的工作原理是在开关管开关过程以近似恒流源形式给开关管输入电容充放电,充放电电流的峰值与驱动电压、谐振电感有关,谐振电感电流又可以分为连续型和断续型,其简化模型及工作波形如图 2 所示。图中, i_{Lr} 为谐振电感电流。

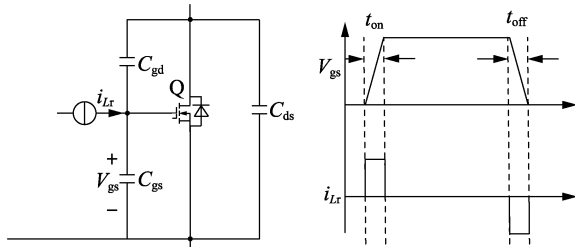


图 2 CSD 电路的简化模型及波形

Fig.2 Simplified model and waveforms of CSD circuit

RGD 电路的工作原理是利用外加谐振电感与开关管输入电容发生谐振,在开关期间,这个正弦波电流的周期与谐振电感有关,其简化模型及工作波形如图 3 所示。

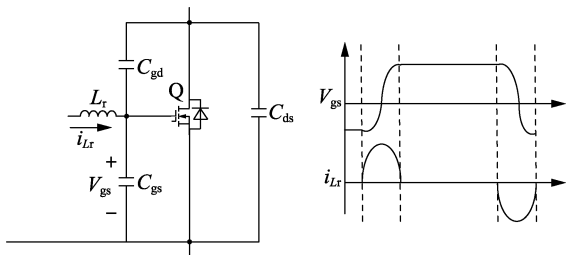


图 3 RGD 电路的简化模型及工作波形

Fig.3 Simplified model and waveforms of RGD circuit

RGDC 电路是在 CSD 或者 RGD 电路中加入耦合电感,在一个开关管关断时通过耦合电感传递能量来驱动另一个开关管开通,可用于半桥和共源结构。

3 谐振门极驱动电路拓扑结构

3.1 CSD 电路

文献[1-2]介绍了一种相对较早提出的电流连续的半桥结构 CSD 电路,称为 CSD1。该电路要求有大的隔直电容 C_b ,且其初始电压为 $U_{Cb} \approx DV_{DD}$,其中 D 为主功率开关管 Q 的占空比。该电路的优点是:辅助开关 S_1 、 S_2 可以实现零电压开通;在电感电流峰值处驱动 Q 开关,合理控制峰值电流可提高开关速度,减小开关损耗; Q 在导通和关断状态有低阻

抗路径箝位,抗干扰能力强; Q 开关过程中,线路寄生电感可被谐振电感吸收,避免发生不必要的振荡;结构简单,器件少,逻辑容易实现。缺点是:驱动电路中的电感电流连续,环流损耗大,且与电感电流正相关。该电路拓扑结构及工作波形如图 4 所示。

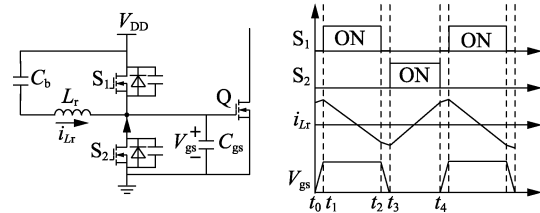


图 4 CSD1 的拓扑结构及工作波形

Fig.4 Topology and working waveforms of CSD1

在图 4 所示拓扑的基础上,调整电感和辅助开关位置,引出图 5 所示拓扑^[3],称为 CSD2。该电路的缺点是:在 Q 导通过程没有低阻抗路径箝位,线路寄生电感与输入电容可能发生谐振,引起栅源电压波动。该电路可使 Q 的栅源电压上升到驱动电压和隔直电容 C_b 两端初始电压之和。

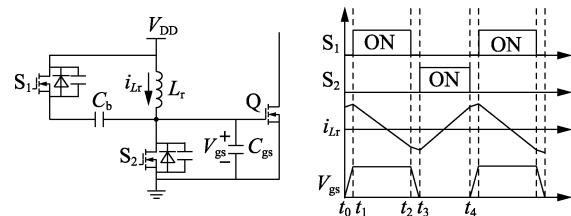


图 5 CSD2 的拓扑结构及工作波形

Fig.5 Topology and working waveforms of CSD2

在图 4 所示拓扑的基础上,增加 2 个辅助开关和 1 个自举电路,用于驱动半桥开关管^[4-7],称为 CSD3。采用 1 个谐振电感同时驱动 2 个半桥结构的开关管,但是只能给 2 个开关管提供相同的驱动电流,不利于开关损耗和驱动损耗优化。该电路拓扑结构及工作波形如图 6 所示。

在图 4 所示拓扑的基础上,增加 2 个辅助开关,可组成共用 1 个谐振电感的全桥结构的 CSD 电路,称为 CSD4,如图 7 所示。当该电路用于驱动单个开关管时,通过控制 4 个辅助开关的逻辑不同,可以控制谐振电感电流为连续和断续 2 种状态,如图 8 所示。

对于连续型的状态^[8-11],同一桥臂辅助开关是互补导通,故其控制逻辑简单,电路的缺点依然是环流损耗大;对于断续型的状态^[12-21],电路克服了环流损耗大的缺点,但是需控制辅助开关 S_2 和 S_4 为窄脉冲,导致辅助开关逻辑控制相对于连续型更为复杂。

图 7 所示的 CSD 电路也可以同时驱动 2 个共源极开关管,称为 CSD5,如图 9 所示。电路的工作波形与图 8 中电感电流连续型一致,只是在电流峰值

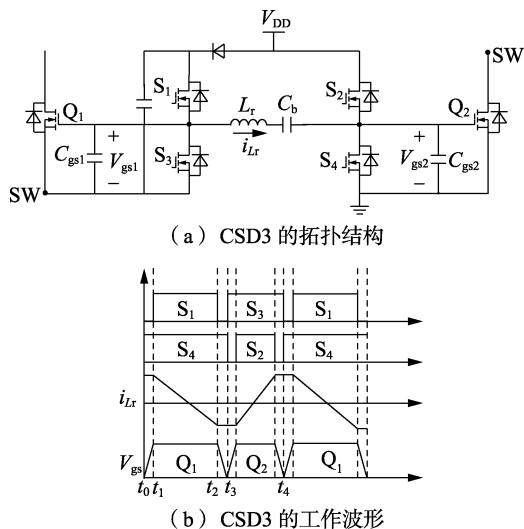


图6 CSD3的拓扑结构及工作波形

Fig.6 Topology and working waveforms of CSD3

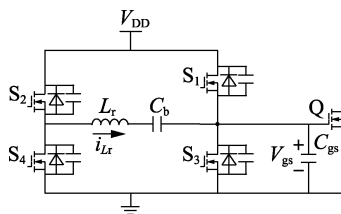


图7 CSD4的拓扑结构

Fig.7 Topology of CSD4

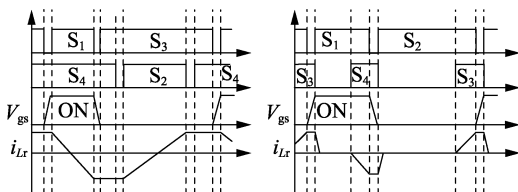


图8 连续和断续的电流波形

Fig.8 Working waveforms of continuous and discontinuous current

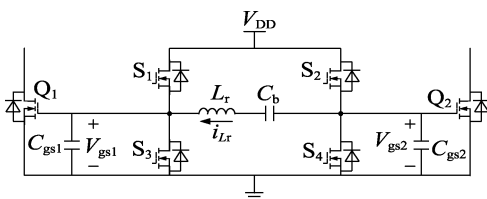


图9 CSD5的拓扑结构

Fig.9 Topology of CSD5

处同时驱动一个开关管的开通和另一个开关管的关断。该电路的缺点是环流损耗大^[22-24]。

在图9所示拓扑的基础上,增加2个辅助开关 M_1 和 M_2 来控制电感电流为断续^[25-26],称为CSD6。 M_1 和 M_2 是用来控制电感在 Q 关断之前预先充电。通过控制充电时间来控制电感电流的峰值,然后利用电感的峰值电流驱动开关管关断。该电路电感电流是脉冲式,可以有效减小环流损耗。缺点是:辅助

开关较多,控制逻辑复杂,而且 M_1 和 M_2 驱动信号设计困难。该电路拓扑结构如图10所示。

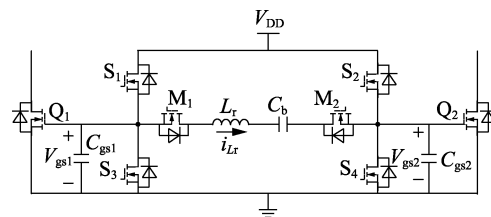


图10 CSD6的拓扑结构

Fig.10 Topology of CSD6

在图4所示拓扑的基础上,通过增加2个辅助开关 M_1 和 M_2 ,引出一种电感电流断续的半桥结构CSD电路^[27-33],称为CSD7。该电路拓扑结构及工作波形如图11所示。

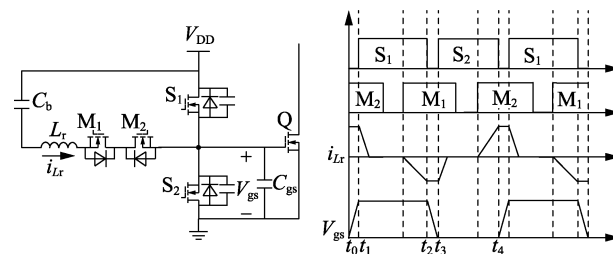


图11 CSD7的拓扑结构及工作波形

Fig.11 Topology and working waveforms of CSD7

3.2 RGD 电路

文献[34-38]介绍了一种相对较早提出的电流没有初始化的RGD电路,称为RGD1。该电路结构简单,可使 Q 的栅源电压大于驱动电压,采用肖特基二极管减小反向恢复,采用较小值的谐振电感提高 Q 的开关速度。该电路的优点是:辅助开关 S_1 、 S_2 可以实现零电压开通和零电流关断;电感电流是脉冲式,不存在环流损耗;在 Q 关断状态,栅源存在负压,能有效防止误开通;结构简单,器件少,逻辑容易实现。缺点是: Q 在导通或关断状态没有低阻抗路径箝位,抗干扰能力弱;驱动电流从零开始谐振,驱动速度相对较慢,可能会增加开关损耗;栅源正负压难以确定具体值。该电路拓扑结构及工作波形如图12所示。

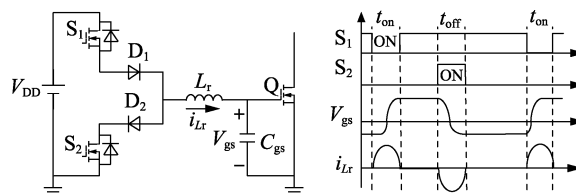


图12 RGD1的拓扑结构及工作波形

Fig.12 Topology and working waveforms of RGD1

在图12所示拓扑的基础上,在 Q 开通和关断回路加入不同值的电感,引出图13所示拓扑^[39-42],称为RGD2。该拓扑可以控制 Q 开通和关断时间不

同,从而控制开关速度不同以达到优化开关损耗的目的,但是由于增加了电感,也会引起额外的损耗,可能会抵消减小的开关损耗。该电路拓扑结构及工作波形如图 13 所示。

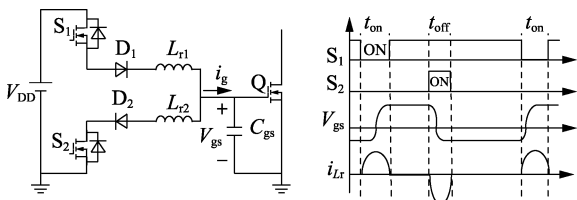


图 13 RGD2 的拓扑结构及工作波形

Fig.13 Topology and working waveforms of RGD2

文献[40]介绍另一种与图 12 类似的 RGD 电路,称为 RGD3。 S_1 开通是能量补充阶段,该时段二极管 D_1 损耗很小,所以该电路能有效减小二极管损耗。但是该电路对逻辑要求比较严格, S_3 关断时刻一定要早于 S_2 关断时刻,防止 Q 关断过程中电感电流过零反向。该电路拓扑结构及工作波形如图 14 所示。

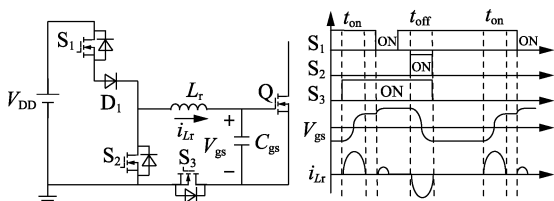


图 14 RGD3 的拓扑结构及工作波形

Fig.14 Topology and working waveforms of RGD3

文献[41-42]中介绍了一种与图 14 类似的 RGD 电路,称为 RGD4。 S_1 和 S_2 同时开通过程中,电感电流有初始化,当 S_2 关断时,电感电流在设定值的基础上与输入电容发生谐振,使 Q 的栅源电压上升,这样通过合理控制初始化时间,能够增加 Q 的开通速度,减小开关损耗。该电路的缺点是: Q 开通过程中,栅源电压上升到达的值会大于驱动电压,但是具体值不确定,而且没有低阻抗箝位路径,不利于电路的优化设计; Q 关断时,输入电容经过辅助开关 S_2 直接放电,电路可能会发生严重的振荡。该电路拓扑结构及工作波形如图 15 所示。

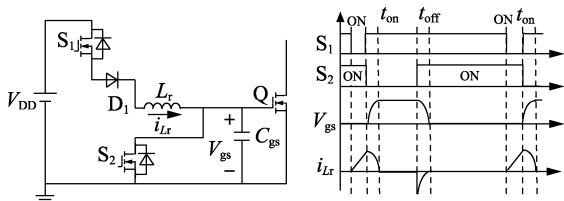


图 15 RGD4 的拓扑结构及工作波形

Fig.15 Topology and working waveforms of RGD4

在图 12 所示拓扑的基础上,改变 2 个肖特基二极管的位置来增加低阻抗箝位路径,引出图 16 所示拓扑^[43-48],称为 RGD5。在 Q 开通过程中,谐振电感

和 Q 的输入电容发生谐振,经过 $1/4$ 谐振周期 Q 的栅源电压达到驱动电源电压,剩余能量回馈给驱动电源。其中 S_1 和 S_2 是窄脉冲,脉冲宽度约等于 $1/4$ 谐振周期,也等于 Q 的开关时间,所以控制谐振电感的值可以控制 Q 的开关速度。该电路的优点是:辅助开关 S_1 、 S_2 可以实现零电压开通和零电流关断;电感电流是脉冲式,不存在环流,可以有效减小驱动损耗;在 Q 开关状态,有二极管箝位,抗干扰能力强;结构简单,器件少,逻辑易实现。缺点是:驱动电流从零开始谐振,驱动速度较慢,会增加开关损耗,可以通过减小谐振电感来减小谐振周期,增加开关速度。该电路拓扑结构及工作波形如图 16 所示。

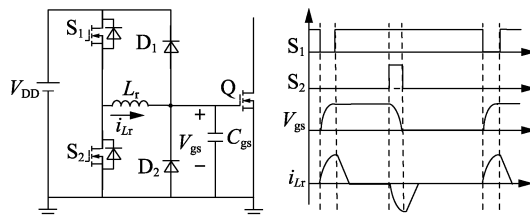


图 16 RGD5 的拓扑结构及工作波形

Fig.16 Topology and working waveforms of RGD5

文献[49-50]介绍了另外一种 RGD 电路,称为 RGD6。当 S_2 和 S_3 同时导通时,驱动电源给谐振电感预充电,电感电流线性上升;当 S_2 关断时,谐振电感与 Q 的输入电容在设定的电流值的基础上发生谐振,驱动 Q 开通;当 S_1 开通时, Q 的栅源电压箝位在驱动电源电压 V_{DD} ,之后能量回馈给驱动电源。 Q 关断过程类似,当 S_2 开通时 Q 箝位在电容电压 $-V_{ee}$,之后能量回馈给电容 C_{ee} 。该电路优点是:有低阻抗箝位路径,抗干扰能力强;栅源电压存在负值,能够有效避免 Q 误开通;线路寄生电感可以被谐振电感吸收,对电路影响较小。该电路的缺点是:电路结构相对复杂,辅助开关逻辑较难控制, S_1 、 S_2 和 S_3 的驱动信号设计相对困难。该电路拓扑结构及工作波形如图 17 所示。

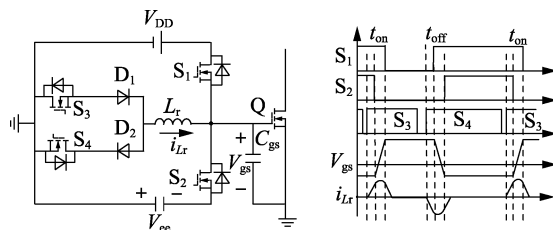


图 17 RGD6 的拓扑结构及工作波形

Fig.17 Topology and working waveforms of RGD6

文献[51-53]介绍了一种全桥结构非隔离型 RGD 电路,称为 RGD7。该电路同一桥臂辅助开关驱动信号互补,故控制逻辑简单。在 Q 开通过程中,谐振电感和 Q 的输入电容发生谐振,经过 $1/2$ 谐振周期开关管开通;当 S_2 和 S_4 同时开通的过程中, Q 的栅源电压理论上能上升到 V_{DD} ,但是由于该过程有

能量损耗,故其达不到 V_{DD} ;则当 S_1 开通时会通过驱动电源补充能量,使其达到 V_{DD} 。关断过程与之类似。该电路的缺点是:驱动电流从 0 开始谐振,驱动速度相对较慢,可能会增加开关损耗;在 Q 导通和关断状态,没有低阻抗路径箝位,抗干扰能力弱。该电路拓扑结构及工作波形如图 18 所示。

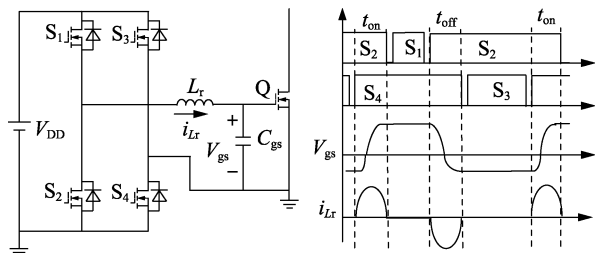


图 18 RGD8 的拓扑结构及工作波形

Fig.18 Topology and working waveforms of RGD8

在图 18 所示拓扑的基础上,引入一个脉冲变压器可改进为全桥结构隔离型 RGD 电路^[54-56],称为 RGD8。该电路可同时驱动 2 个半桥结构的开关管。该电路采用脉冲变压器进行隔离传输信号,脉冲变压器二次侧不需要驱动电源,对于驱动半桥开关管非常有利,电路简单可靠。但是采用脉冲变压器后,最好用来驱动占空比是 50% 的半桥结构的开关管,否则脉冲变压器容易发生磁偏,影响电路的正常工作。此外,由于制作工艺的限制,脉冲变压器的漏感 L_{ext} 无法被消除,可能会影响谐振电感 L_r 的选择,不利于优化设计。该电路驱动半桥结构的开关管的死区时间固定不可调节,近似为 0。该电路拓扑结构如图 19 所示。

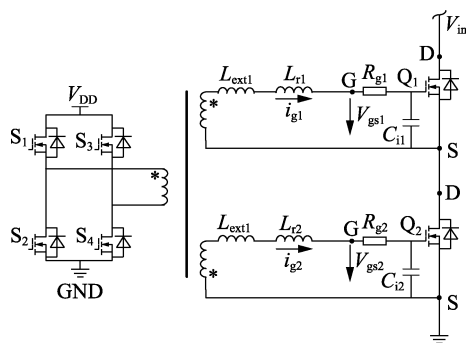


图 19 RGD9 的拓扑结构

Fig.19 Topology of RGD9

3.3 RGDC 电路

文献[57-58]介绍了一种电感电流连续的 RGDC 电路,称为 RGDC1。该电路结构简单,采用 3 个辅助开关和 1 个两绕组的耦合电感,用于驱动 2 个共源极开关管。在 S_3 导通过程中驱动电源给电感充电,在一个周期内 S_3 开关 2 次,导致驱动信号相对复杂。该电路开关管开关过程中,2 个电感共同参与,导致开关管栅极电流值严重衰减,这样会减慢开关速度,增加开关损耗。该电路的优点是:关断

状态有低阻抗箝位,抗干扰能力强;结构简单,器件少,逻辑容易实现;开关管开关过程中线路寄生电感能被吸收。缺点是:MOSFET 在导通状态没有低阻抗路径箝位;电感电流是连续型,环流损耗大;辅助开关 S_3 的驱动信号设计有一定难度。该电路拓扑结构及工作波形如图 20 所示。

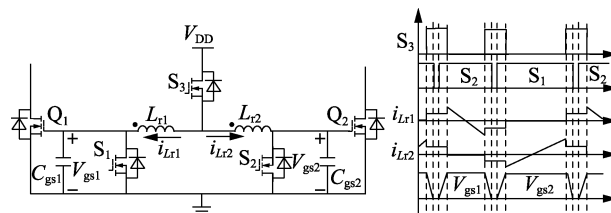


图 20 RGDC1 的拓扑结构及工作波形

Fig.20 Topology and working waveforms of RGDC1

文献[59]介绍了一类电感电流断续的 RGDC 电路,用于共源极结构开关管,称为 RGDC2。该电路结构简单,采用 3 个辅助开关和 3 个二极管,用于驱动 2 个共源极开关管。该电路的优点是:可通过对电感预充电,以电流峰值快速地驱动开关管的开关;电感电流以脉冲式存在,有效减小环流损耗;电感电流变化较快,可以使用较小值的电感,从而减小谐振电感所占的体积。缺点是:MOSFET 在开关状态存在二极管箝位,抗干扰能力差; Q_1 栅极的驱动能量完全来自于 Q_2 输入电容储存的能量,可能达不到所需的驱动电压幅值,当 S_1 开通时会有冲击,可能引起振荡;耦合电感的漏感可能会引起振荡。该电路拓扑结构及工作波形如图 21 所示。

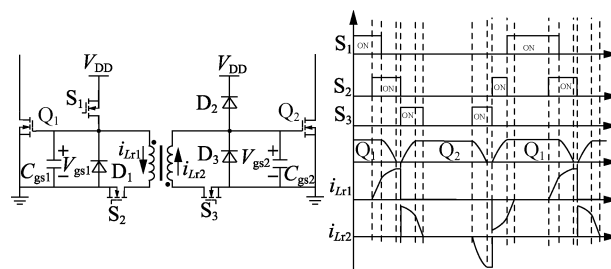


图 21 RGDC2 的拓扑结构及工作波形

Fig.21 Topology and working waveforms of RGDC2

文献[60]介绍了一种 RGDC 电路,称为 RGDC3。该电路对辅助开关的逻辑要求比较严格, S_2 关断时 L_{r1} 的能量会通过耦合电感传到 L_{r2} 中,此时要求 S_3 同时开通,如果 S_3 没有及时开通,耦合电感的能量就会无处释放,这样会损坏耦合电感。 S_5 的存在能将 Q_1 及时箝位在 0 电平,所以 Q_1 关断过程中栅源电压不存在负值,而 Q_2 关断过程中栅源电压存在负值。该电路拓扑结构如图 22 所示。

文献[61]介绍了一种 RGDC 电路,称为 RGDC4。该电路对辅助开关的逻辑要求比较严格, S_4 关断时,储存在 L_{r2} 的能量会传递到 L_{r1} ,当 S_1 开通,就会对 Q_1 的输入电容充电; S_5 关断时,储存在 L_{r1} 的能量

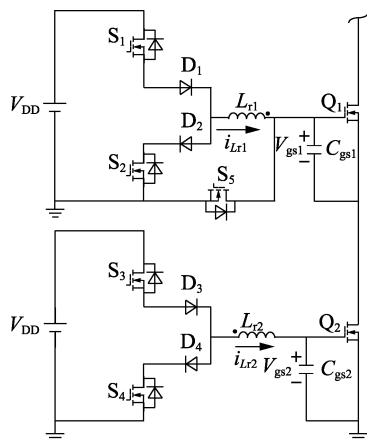


图 22 RGDC3 的拓扑结构

Fig.22 Topology of RGDC3

会传递到 L_{r2} , 当 S_3 开通, 就会对 Q_2 的输入电容充电。该电路拓扑结构如图 23 所示。

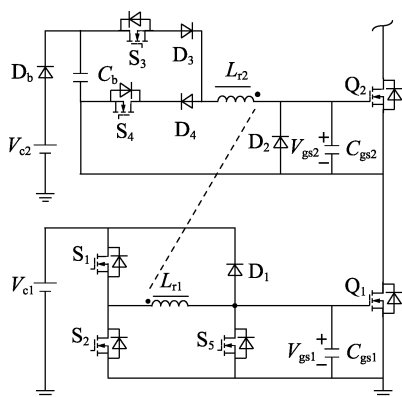


图 23 RGDC4 的拓扑结构

Fig.23 Topology of RGDC4

3.4 谐振门极驱动芯片的概念

谐振门极驱动电路都是由分立器件搭建而成, 而且辅助开关也需要分立器件来增加驱动功率, 这样脉宽调制 (PWM) 信号在传输过程容易受到不同因素的干扰。在设计 PCB 过程中, 必须设法减小谐振回路的走线长度, 将线路杂散电感控制在最小, 避免线路寄生电感影响谐振驱动电路。通过对前文谐振门极驱动电路各类拓扑优缺点的对比, 认为应该将谐振门极驱动电路集成到一个芯片中, 做成集成 IC 芯片。此时, 只要在芯片外部输入 PWM 信号, 加入合适的谐振电感和驱动电源, 就可以实现 MOSFET 的谐振驱动, 还能有效减小上述问题的影响。当然, 这些集成 IC 可以设计成用来驱动单个、2 个共源极或者半桥结构的开关管, 图 24 为驱动半桥开关管的集成 IC 的简单模型。

对于 CSD 电路拓扑, 图 4 和图 8 所示的拓扑适合被设计为集成 IC, 该电路结构简单, 分立器件较少, 电路抗干扰能力强, 而且线路的杂散电感可被谐振电感吸收; 对于 RGD 电路拓扑, 图 13 和图 16 所示的拓扑适合被设计为集成 IC, 电路结构简单, 环

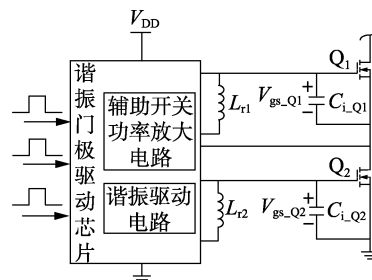


图 24 集成 IC 的简单模型

Fig.24 Simple model of integrated IC

流损耗小; 对于 RGDC 电路拓扑, 分立器件少的可被设计成集成 IC, 而分立器件多的不适合。

4 结论

本文分析了 MOSFET 传统驱动电路的工作过程, 指出其在高频下驱动损耗显著增加的弊端。将现有的谐振门极驱动方案分为三大类分别介绍, 指出优缺点, 对比了复杂程度、控制难易度和损耗大小。最后介绍了谐振门极驱动芯片的概念, 并分析了适合设计成集成 IC 的各类拓扑。认为谐振门极驱动电路的发展方向是: 采用电路结构简单、分立器件少、又有初始化脉冲式的拓扑, 同时考虑集成 IC 的设计。

参考文献:

- [1] MAKSIMOVIC D. A MOS gate drive with resonant transitions[C]// Power Electronics Specialists Conference. Cambridge, MA, USA; IEEE, 1991: 527-532.
- [2] LOPEZ T, SAUERLAENDER G, DUEBAUM T, et al. A detailed analysis of a resonant gate driver for PWM applications[C]// Applied Power Electronics Conference and Exposition. Miami Beach, FL, USA; IEEE, 2003: 873-878.
- [3] IMAN A M, ELHAM O, EHSAN A, et al. A novel current source gate driver for ultra-low voltage applications[J]. IEEE Transactions on Industrial Electronics, 2016, 63(8): 4796-4804.
- [4] YANG Zhihua, SHENG Ye, LIU Yanfei. A new resonant gate drive circuit for synchronous Buck converter[J]. IEEE Transactions on Power Electronics, 2007, 22(4): 1311-1320.
- [5] ZHANG Zhiliang, WILSON E, YANG Zhihua, et al. Optimal design of current source gate driver for a Buck voltage regulator based on a new analytical loss model[C]// Power Electronics Specialists Conference. Orlando, FL, USA; IEEE, 2007: 1556-1562.
- [6] ZHANG Zhiliang, YANG Zhihua, YE Sheng, et al. Topology and analysis of a new resonant gate driver[C]// IEEE Power Electronics Specialists Conference. Jeju, South Korea; IEEE, 2006: 1-7.
- [7] ZHANG Zhiliang, WILSON E, LIU Yanfei, et al. A nonisolated ZVS asymmetrical Buck voltage regulator module with direct energy transfer[J]. IEEE Transactions on Industrial Electronics, 2009, 56(8): 3096-3105.
- [8] ZHANG Zhiliang, WILSON E, LIU Yanfei, et al. A new current-source gate driver for a Buck voltage regulator[C]// Applied Power Electronics Conference and Exposition. Austin, TX, USA; IEEE,

- 2008;1433-1439.
- [9] 张之梁,徐东升,胥鹏程.一种适用于高频 Buck 变换器的新型电流源驱动[J].中国电机工程学报,2011,31(9):36-42.
ZHANG Zhiliang, XU Dongsheng, XU Pengcheng. A novel current source driver for high frequency Buck converters[J]. Proceedings of the CSEE, 2011, 31(9):36-42.
- [10] ZHANG Zhiliang, XU Pengcheng, LIU Yanfei, et al. Adaptive current source drivers for MHz power factor correction[C]//Applied Power Electronics Conference and Exposition (APEC). Fort Worth, TX, USA; IEEE, 2011:1456-1463.
- [11] 张之梁,胥鹏程,蔡卫.应用于 1 MHz Boost PFC 变换器的自适应连续电流源驱动[J].中国电机工程学报,2012,32(27):111-118.
ZHANG Zhiliang, XU Pengcheng, CAI Wei. Adaptive continuous current source drivers for 1 MHz Boost PFC converters[J]. Proceedings of the CSEE, 2012, 32(27):111-118.
- [12] WILSON E, ZHANG Zhiliang, LIU Yanfei, et al. A current source gate driver achieving switching loss savings and gate energy recovery at 1 MHz[J]. IEEE Transactions on Power Electronics, 2008, 23(2):678-691.
- [13] ZHANG Zhiliang, XU Chuangang, LIU Yanfei. A digital adaptive discontinuous current source driver for high-frequency interleaved Boost PFC converters[J]. IEEE Transactions on Power Electronics, 2014, 29(3):1298-1310.
- [14] WILSON E, SEN P C, LIU Yanfei. A novel high performance resonant gate drive circuit with low circulating current[C]//Applied Power Electronics Conference and Exposition. Dallas, TX, USA; IEEE, 2006:324-330.
- [15] ZHOU Xin, LIANG Zhigang, ALEX H. A high-dynamic range current source gate driver for switching-loss reduction of high-side switch in Buck converter[J]. IEEE Transactions on Power Electronics, 2010, 25(6):1439-1443.
- [16] ALEXANDER G, HOSSEIN A M, ENRICO S. Design considerations for half- and full-bridge resonant gate drive topologies[C]//Power Electronics for Distributed Generation Systems (PEDG). Rogers, AR, USA; IEEE, 2013:1-5.
- [17] ZHOU Xin, LIANG Zhigang, ALEX H. A new resonant gate driver for switching loss reduction of high side switch in Buck converter[C]//Applied Power Electronics Conference and Exposition (APEC). Palm Springs, CA, USA; IEEE, 2010:1477-1481.
- [18] FU Jizhen, ZHANG Zhiliang, LIU Yanfei. A new high efficiency current source driver with bipolar gate voltage[J]. IEEE Transactions on Power Electronics, 2012, 27(2):985-997.
- [19] WILSON E, LIU Yanfei, SEN P C. A new resonant gate-drive circuit with efficient energy recovery and low conduction loss[J]. IEEE Transactions on Industrial Electronics, 2008, 55(5):2213-2221.
- [20] WILSON E, LIU Yanfei, SEN P C. A resonant gate drive circuit with reduced MOSFET switching and gate losses[C]//IEEE Industrial Electronics. Paris, France; IEEE, 2006:1745-1750.
- [21] FU Jizhen, ZHANG Zhiliang, WILSON E, et al. A high efficiency current source driver with negative gate voltage for Buck voltage regulators[C]//Energy Conversion Congress and Exposition. San Jose, CA, USA; IEEE, 2009:1663-1670.
- [22] YANG Zhihua, YE Sheng, LIU Yanfei. A new dual-channel resonant gate drive circuit for low gate drive loss and low switching loss[J]. IEEE Transactions on Power Electronics, 2008, 23(3):1574-1583.
- [23] ZHANG Zhiliang, ERIC M, LIU Yanfei, et al. A 1 MHz, 12 V ZVS nonisolated full-bridge VRM with gate energy recovery[J]. IEEE Transactions on Power Electronics, 2010, 25(3):624-636.
- [24] QUAN L, PETER W. The power loss optimization of a current fed ZVS two-inductor Boost converter with a resonant transition gate drive[J]. IEEE Transactions on Power Electronics, 2006, 21(5):1253-1263.
- [25] MA Yu, LIU Li, XIE Xiaogao, et al. Dual channel pulse resonant gate driver[C]//Industrial Electronics and Applications. Harbin, China; IEEE, 2007:2317-2321.
- [26] 郭晓君,林维明,徐玉珍.电力电子功率 MOSFET 管谐振驱动技术的分析[J].电工电气,2009(9):1-4.
GUO Xiaojun, LIN Weiming, XU Yuzhen. Analysis of power MOSFET resonant gate drive technology in power electronics[J]. Electronics Electric, 2009(9):1-4.
- [27] ZHANG Zhiliang, FU Jizhen, LIU Yanfei, et al. Discontinuous-current-source drivers for high frequency power MOSFETs[J]. IEEE Transactions on Power Electronics, 2010, 25(7):1863-1876.
- [28] ZHANG Zhiliang, XU Pengcheng, LIU Yanfei, et al. Adaptive current source drivers for efficiency optimization of high frequency synchronous Buck converters[J]. IEEE Transactions on Power Electronics, 2012, 27(5):1181-1187.
- [29] ZHANG Zhiliang, FU Jizhen, LIU Yanfei, et al. Switching loss analysis considering parasitic loop inductance with current source drivers for Buck converters[J]. IEEE Transactions on Power Electronics, 2011, 26(7):1815-1819.
- [30] ZHANG Zhiliang, FU Jizhen, LIU Yanfei, et al. Comparison of continuous and discontinuous current source drivers for high frequency applications[C]//Energy Conversion Congress and Exposition (ECCE). Atlanta, GA, USA; IEEE, 2010:2434-2440.
- [31] 刘教民,李建文,崔玉龙,等.高频谐振逆变器的功率 MOS 管驱动电路[J].电工技术学报,2011,26(5):113-118.
LIU Jiaomin, LI Jianwen, CUI Yulong, et al. Power MOSFET gate driver of the high frequency resonant inverter[J]. Transactions of China Electrotechnical Society, 2011, 26(5):113-118.
- [32] 张之梁,李艳楠,徐传岗.一种断续电流模式的新型高频电流源驱动电路[J].中国电机工程学报,2011,31(18):7-13.
ZHANG Zhiliang, LI Yannan, XU Chuangang. A novel high frequency current source drivers with discontinuous current[J]. Proceedings of the CSEE, 2011, 31(18):7-13.
- [33] PAN S, JAIN K P. A new pulse resonant MOSFET gate driver with efficient energy recovery[C]//IEEE Power Electronics Specialists Conference. Jeju, South Korea; IEEE, 2006:1-5.
- [34] DE VRIES I D. A resonant power MOSFET/IGBT gate driver[C]//Applied Power Electronics Conference and Exposition. Dallas, TX, USA; IEEE, 2002:179-185.
- [35] 刘丽,马瑜,谢小高,等.高频谐振门极驱动电路的研究[J].电力电子技术,2007,41(11):41-43.
LIU Li, MA Yu, XIE Xiaogao, et al. Study of high frequency resonant gate drives[J]. Power Electronic, 2007, 41(11):41-43.
- [36] SPIAZZI G, MATTAVEL P, ROSSETTO L. Design considerations and comparison between two high-frequency resonant drivers for synchronous rectification MOSFETs[C]//Applied Power Electronics

- Conference. Anaheim, CA, USA; IEEE, 2007; 1644-1650.
- [37] 沈刚, 王华民. 利用附加电感实现高功率 MOSFET 谐振栅极驱动[J]. 电气传动, 2005, 35(1): 28-30.
- SHEN Gang, WANG Huamin. Implement of resonant gate drive for high frequency power MOSFET with additional inductor [J]. Electric Drive, 2005, 35(1): 28-30.
- [38] PHILIP A, NEVILLE M, DERRICK H. A first approach to a design method for resonant gate driver architectures[J]. IEEE Transactions on Power Electronics, 2012, 27(8): 3855-3868.
- [39] MAHESH M S, TSUNEO K, NORIYUKI T. An efficient resonant gate-drive scheme for high-frequency applications[J]. IEEE Transactions on Industry Applications, 2012, 48(4): 1418-1431.
- [40] NITHIPHAT T, MARK J C. A new resonant gate driver with bipolar gate voltage and gate energy recovery [C] // Applied Power Electronics Conference and Exposition (APEC). Long Beach, CA, USA; IEEE, 2013: 2424-2428.
- [41] PHILIP A, NEVILLE M, DERRICK H. High-speed resonant gate driver with controlled peak gate voltage for silicon carbide MOSFETs[J]. IEEE Transactions on Industry Applications, 2014, 50(1): 573-583.
- [42] PATRICK D, DARA O S, MICHAEL G E. A resonant high side gate driver for low voltage applications[C] // Power Electronics Specialists Conference. Recife, Brazil; IEEE, 2005; 1979-1985.
- [43] CHEN Yuhui, FRED C L, LUCA A, et al. A resonant MOSFET gate driver with complete energy recovery [C] // Power Electronics and Motion Control Conference. Beijing, China; IEEE, 2000; 402-406.
- [44] MASAYUKI O, TAKAHARU I, HIROAKI Y, et al. Resonant gate driver for a normally on GaN HEMT[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3): 926-934.
- [45] CHEN Yuhui, FRED C L, LUCA A, et al. A resonant MOSFET gate driver with efficient energy recovery [J]. IEEE Transactions on Power Electronics, 2004, 19(2): 3610-3622.
- [46] PATRICK D, DARA O S, MICHAEL G E. An assessment of resonant gate drive techniques for use in modern low power DC-DC converters [C] // Applied Power Electronics Conference and Exposition. Austin, TX, USA; IEEE, 2005; 1572-1580.
- [47] LONG Yu, ZHANG Weimin, BENJAMIN B, et al. A 10 MHz resonant gate driver design for LLC resonant DC-DC converters using GaN devices [C] // Applied Power Electronics Conference and Exposition (APEC). Fort Worth, TX, USA; IEEE, 2014; 2093-2097.
- [48] LONG Yu, ZHANG Weimin, DANIEL C, et al. A high-frequency resonant gate driver for enhancement-mode GaN power devices [C] // Applied Power Electronics Conference and Exposition (APEC). Charlotte, NC, USA; IEEE, 2015; 1961-1965.
- [49] CHEN Runruo, PENG Fangzheng. A high-performance resonant gate-drive circuit for MOSFETs and IGBTs [J]. IEEE Transactions on Power Electronics, 2014, 29(8): 4366-4373.
- [50] JAYA V P S C, RAMKNISHAN M. Study on resonant gate driver circuits for high frequency applications [C] // Power Systems (ICPS). New Delhi, India; IEEE, 2016; 1-6.
- [51] HIDEAKI F. A resonant gate-drive circuit capable of high-frequency and high-efficiency operation [J]. IEEE Transactions on Power Electronics, 2010, 25(4): 962-969.
- [52] HIDEAKI F. A resonant gate-drive circuit with optically isolated control signal and power supply for fast-switching and high-voltage power semiconductor devices [J]. IEEE Transactions on Power Electronics, 2013, 28(11): 5423-5430.
- [53] AVATO S, KOJI O, JUNICHI I. Evaluation of current source gate drive circuit applied for high frequency converter [C] // Power Electronics and Motion Control Conference. Hefei, China; IEEE, 2016; 3797-3804.
- [54] ZHANG Zhiliang, LI Feifei, LIU Yanfei. A high-frequency dual-channel isolated resonant gate driver with low gate drive loss for ZVS full-bridge converters [J]. IEEE Transactions on Power Electronics, 2014, 29(6): 3077-3090.
- [55] REN Yuancheng, XU Ming, MENG Yu, et al. 12 V VR efficiency improvement based on two-stage approach and a novel gate driver [C] // Power Electronics Specialists Conference. Recife, Brazil; IEEE, 2005; 2635-2641.
- [56] HERMAN L N. A resonant pulse gate drive for high frequency applications [C] // Applied Power Electronics Conference and Exposition. Boston, MA, USA; IEEE, 1992; 738-743.
- [57] XU Kai, LIU Yanfei, SEN P C. A new resonant gate drive circuit with centre-tapped transformer [C] // Industrial Electronics Society. Raleigh, NC, USA; IEEE, 2005; 639-644.
- [58] LIU Li, MA Yu, XIE Xiaogao, et al. Resonant gate drive circuit with centre-tapped transformer; US 2007/0109025 A1 [P]. 2008-05-17.
- [59] 郭晓君, 林维明. 新型双功率 MOSFET 管谐振驱动电路 [J]. 中国电机工程学报, 2011, 31(33): 44-51.
- GUO Xiaojun, LIN Weiming. A novel resonant gate driving circuit for dual power MOSFETs [J]. Proceedings of the CSEE, 2011, 31(33): 44-51.
- [60] LIU Li, MA Yu, XIE Xiaogao, et al. A new resonant gate driver for low voltage synchronous Buck converter based on topologies optimization [C] // Applied Power Electronics Conference and Exposition. Austin, TX, USA; IEEE, 2008; 1067-1072.
- [61] YAO Kaiwei, FRED C L. A novel resonant gate driver for high frequency synchronous Buck converters [J]. IEEE Transactions on Power Electronics, 2002, 17(2): 180-186.
- [62] XU Kai, LIU Yanfei, SEN P C. A new resonant gate drive circuit utilizing leakage inductance of transformer [C] // IEEE Industrial Electronics. Paris, France; IEEE, 2006; 1933-1937.

作者简介:



赵清林

赵清林 (1969—), 男, 黑龙江鹤岗人, 教授, 博士, 主要研究方向为高功率变换及软开关技术 (E-mail: powerzql@163.com);

郭娟伟 (1990—), 男, 河南郑州人, 硕士研究生, 研究方向为高频谐振驱动技术 (E-mail: 121392607@qq.com);

袁精 (1989—), 女, 山西晋城人, 助理实验员, 硕士, 研究方向为功率变换器 (E-mail: yuanjing@ysu.cn);

陈磊 (1994—), 男, 河北保定人, 硕士研究生, 研究方向为谐振驱动及 GaN 的应用 (E-mail: 1105113390@qq.com);

崔少威 (1990—), 男, 河北石家庄人, 硕士研究生, 研究方向为谐振驱动及 GaN 的应用 (E-mail: 1096226744@qq.com)。

(下转第 107 页 continued on page 107)

- work with non-linear loads[J]. IET Power Electronics, 2014(7): 1-9.
- [12] C. B. 瓦修斯基. 变压器的理论与计算[M]. 崔立君, 杜恩田, 译. 北京: 机械工业出版社, 1983: 229-233
- [13] 王兆安, 杨君, 刘进军. 谐波抑制和无功功率补偿[M]. 北京: 机械工业出版社, 1998: 39-49.
- [14] 薛花, 范月, 王育飞, 等. 基于李雅普诺夫函数的并联型混合有源电力滤波器非线性控制方法[J]. 电工技术学报, 2016, 31(21): 133-141.
- XUE Hua, FAN Yue, WANG Yufei, et al. Nonlinear control strategy based on Lyapunov function for shunt hybrid active power filter[J]. Transactions of China Electrotechnical Society, 2016, 31(21): 133-141.
- [15] BLANKENSTEIN G, ORTEGA R, VAN DER SCHAFT A J. The matching conditions of controlled Lagrangians and interconnection assignment passivity based control[J]. International Journal of Control, 2002, 75(9): 645-665.
- [16] MAHINDRAKAR A D, ASTOLFI A, ORTEGA R, et al. Further constructive results on interconnection and damping assignment control of mechanical systems: the acrobat example[C] // Proceedings of the 2006 American Control Conference Minneapolis. Minnesota, USA: [s.n.], 2006: 5584-5589.
- [17] MEI S, SHEN T, LIU K. Modern robust control theory and application[M]. 2nd ed. Beijing, China: Tsinghua University Press, 2008: 85-92.

作者简介:



张志文

张志文(1963—), 男, 湖南长沙人, 教授, 博士研究生导师, 通信作者, 主要从事电气化铁道电能质量分析与控制、交直流电能变换系统理论与新技术、电力系统谐波抑制等研究工作(E-mail: hdzzw@126.com);

曾令雄(1992—), 男, 湖北荆州人, 硕士研究生, 主要研究方向为电力系统电能质量治理、电气化铁道电能质量分析与控制(E-mail: 15886390917@163.com);

谢斌(1990—), 男, 湖南怀化人, 博士研究生, 主要研究方向为电气化铁道电能质量分析与控制(E-mail: xiebin_1215@163.com)。

Control method of hybrid inductive filtering system based on energy model

ZHANG Zhiwen¹, ZENG Lingxiong¹, XIE Bin¹, RAO Yufan², YI Meisheng³

(1. College of Electrical and Information Engineering, Hunan University, Changsha 410082, China;

2. Changsha Electric Power Technical College, Changsha 410131, China;

3. TBEA Hunan Electric Co., Ltd., Hengyang 421007, China)

Abstract: A novel HIAF (Hybrid Inductive Active Filtering) system is proposed for industrial distribution network. The path of harmonic flow and the benefits to converter transformer and system with HIAF added are analyzed. The compensation mechanism of HIAF is analyzed according to the three-phase equivalent circuit of the system and the mathematical model of HIAF is built. Based on the idea of PBC (Passive-Based Control), the EL (Euler-Lagrange) model of the system in dq coordinate system is established. The controller is designed with the damping injection method and the compensation characteristics of HIAF. Simulative and experimental results verify the correctness of the proposed compensation system and control method.

Key words: hybrid inductive active filtering; passive-based control; Euler-Lagrange model; damping-injection; compensation

(上接第 73 页 continued from page 73)

Review of MOSFET resonant gate drive circuit research

ZHAO Qinglin, GUO Juanwei, YUAN Jing, CHEN Lei, CUI Shaowei

(Key Laboratory of Power Electronics for Energy Conservation and Motor Drive of Hebei Province,

College of Electrical Engineering, Yanshan University, Qinhuangdao 066004, China)

Abstract: Resonant gate drive circuit can reduce the driving loss of MOSFET at high frequency. Firstly, the traditional voltage source driver and its problems are introduced, and then the resonant drive technology is introduced. The current topologies of resonant gate drive circuits are summarized and divided into three types: current source prototype, resonant prototype and coupled inductor prototype. The advantages and disadvantages of the current source prototype and resonant prototype proposed earlier are respectively introduced, and compared with the later development of various topologies. The coupled inductor prototype is adding coupled inductor to current source prototype or resonant prototype for energy transmission, which also increases the complexity of the topology. Considering the complexity of the resonant gate drive circuits, the topology components are integrated into a chip to achieve optimization.

Key words: high frequency converter; MOSFET; gate drive; drive loss; resonant gate drive