

## 一种适用于 GaN 器件的谐振驱动电路

赵清林, 陈磊, 袁精, 王玉洁

(燕山大学 电气工程学院 河北省电力电子节能与传动控制重点实验室, 河北 秦皇岛 066004)

**摘要:**针对氮化镓(GaN)器件,传统的驱动电路是电压源型驱动,在高频下充放电回路中的寄生电感会引起栅源电压振荡,超过GaN器件的栅源耐压值,损坏GaN器件。采用谐振驱动(RGD)电路是解决上述传统驱动存在的问题的有效途径之一,利用LC谐振,在GaN器件开通和关断时提供一条低阻抗箝位路径,减小栅源电压的振荡,提供一个稳定的栅源电压。详细分析了RGD电路的工作原理,同时设计制作了1MHz的Boost变换器原理样机,并给出了实验结果。

**关键词:**GaN器件;谐振门极驱动;高频变换器;栅极驱动

**中图分类号:**TM 46

**文献标识码:**A

**DOI:**10.16081/j.issn.1006-6047.2019.04.017

## 0 引言

半导体技术的飞速发展和广泛应用,使得开关电源向着高频化、高功率密度、小型化和高效性方向发展,对功率变换器的要求越来越高,硅基金属-氧化物半导体场效应晶体管(Si-MOSFET)越来越难满足实际需要,因此氮化镓(GaN)功率晶体管应运而生,其在抗辐射、高频、高温、大功率和大规模集成等方面具备传统半导体材料所不可替代的优点。通过对GaNSystems公司的GaN器件进行分析可知,GaN器件具有以下特点:阈值电压低,低于1.5V,最低达到1.1V;栅源极最大耐压比较低,为-10V/7V;在相同耐压下导通电阻小,器件的体积小;GaN器件无寄生二极管。

GaN器件有导通电阻小、门极电荷小、开关能力强、电流密度大、功率密度高等优点,但是其极低的栅源极耐压对驱动电路可靠性的要求不容忽视。

为实现开关电源的小型化,开关频率已经达到MHz的水平。但是,采用电压源驱动时,在高频下充放电回路中的寄生电感会引起GaN器件栅源电压振荡,超过栅源耐压值,损坏GaN器件,GaN器件驱动的可靠性受到考验。本文为解决传统电压源驱动在高频应用中存在的问题,采用了一种适用于GaN器件RGD电路<sup>[1]</sup>,在GaN器件开通和关断时提供一条低阻抗箝位路径,即提供稳定的栅源电压,实现GaN器件在高频应用时的可靠驱动。

## 1 传统门极驱动电路

传统门极驱动为电压源型驱动(VSD),图1给出了VSD的拓扑结构和工作波形。将GaN器件开

通和关断的过程等效为RC电路,驱动电流 $i_g$ 达到最大值 $V_{DD}/R_{eq}$ 后减小。这导致有效的驱动电流减小,减慢Q的开关速度,同时没有能量回收过程,驱动电源提供的能量全部消耗掉,属于耗能式驱动。

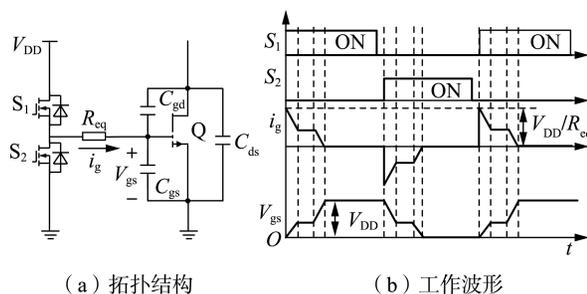


图1 VSD的拓扑结构及工作波形

Fig.1 Topological structure and working waveforms of VSD

传统门极驱动存在的问题有:

**a.** 在高频应用时,传统门极驱动容易引起线路寄生电感和开关管输入电容之间的振荡,超过GaN器件的栅源耐压值,损坏GaN器件;

**b.** 传统驱动电路没有低阻抗路径箝位,抗干扰能力较差,开关电源的可靠性低。

综上,采用传统VSD不是最优的GaN器件驱动方法,尤其在高频领域,本文采用的RGD电路是一种可为GaN器件提供可靠驱动电路。

## 2 谐振门极驱动电路

文献[2]介绍了一种用于驱动高频GaN高电子迁移率晶体管(HEMT)的RGD电路,称为RGD1,其拓扑结构和工作波形如图2所示。图中, $t_1-t_5$ 为一个开关周期, $t_1-t_2$ 为开关管开通上升时间 $t_{on}$ , $t_3-t_4$ 为开关管关断下降时间 $t_{off}$ 。文献[2-8]介绍的RGD电路的缺点是:GaN HEMT在开通或关断状态没有低阻抗路径箝位,抗干扰能力弱。

文献[9]介绍了另外一种RGD电路,称为RGD2,其拓扑结构和工作波形如图3所示。文献[9-13]介绍的RGD电路的优点是:在开关管开关状

收稿日期:2018-05-26;修回日期:2019-01-24

基金项目:光宝科技电力电子技术科研基金资助项目(PRC-20151384)

Project supported by the Power Electronics Technology Research Foundation of LITEON(PRC20151384)

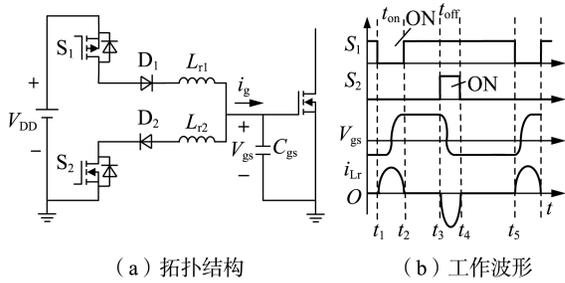


图 2 RGD1 的拓扑结构及工作波形

Fig.2 Topological structure and working waveforms of RGD1

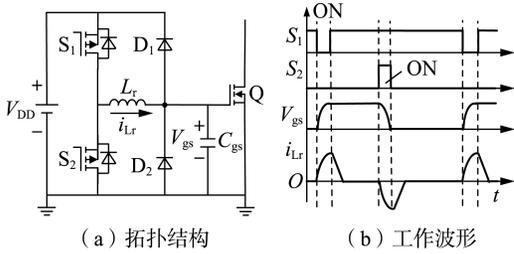


图 3 RGD2 的拓扑结构及工作波形

Fig.3 Topological structure and working waveforms of RGD2

态,有二极管箝位,抗干扰能力强。

根据上述的分析,针对 GaN 器件自身的特点,对可靠的 RGD 电路有以下的要求:GaN 器件开通关断时,要有低阻抗路径箝位,增强抗干扰能力;电感电流尽量采用脉冲式状态,可有效减小驱动电路的导通损耗;驱动电源提供的能量能够回收,循环利用;尽量采用结构简单的拓扑结构,减少有源器件的使用。

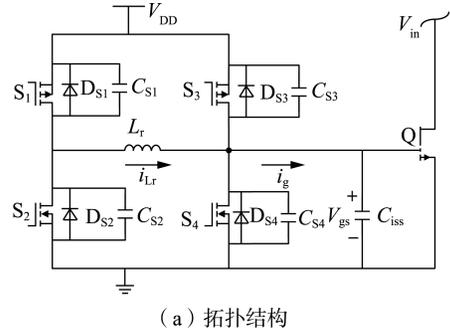
基于 RGD2 电路,对其改进得到一种适用于 GaNSystems 公司的 GaN 器件的 RGD 电路,其拓扑结构如图 4(a)所示。图中 RGD 电路由 4 个辅助开关管  $S_1$ — $S_4$  和 1 个谐振电感  $L_r$  组成,其中  $S_1$  和  $S_3$  采用 P 型 MOSFET, $S_2$  和  $S_4$  采用 N 型 MOSFET, $C_{iss}$  为 Q 的等效输入电容, $V_{DD}$  为 RGD 电路的驱动电源。图 4(b)为 RGD 电路的主要工作波形。图中  $S_1$ — $S_4$  为 4 个辅助开关管的驱动信号, $i_{Lr}$  为流过谐振电感的电流, $V_{gs}$  为 Q 的栅源电压。

**a. 工作模式 1:**  $t_0$ — $t_1$ ,如图 5(a)所示。

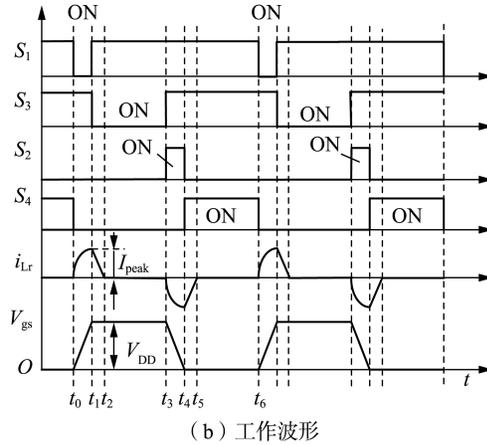
$t_0$  时刻, $C_{S4}$  两端的电压为 0, $S_4$  零电压关断; $C_{S1}$  两端的电压为 0, $S_1$  零电压开通, $L_r$  和  $C_{iss}$  开始谐振,电感电流  $i_{Lr}$  增大, $V_{DD}$  通过  $L_r$  和  $C_{iss}$  谐振为  $C_{iss}$  充电,充电路径为  $V_{DD} \rightarrow S_1 \rightarrow L_r \rightarrow V_{gs}$ , $V_{gs}$  上升,在谐振电感电流  $i_{Lr}$  经过  $1/4$  个谐振周期  $t_r$  后到达峰值  $I_{peak}$  处时, $V_{gs}$  达到最大值  $V_{DD}$ 。 $S_1$  的导通时间必须大于等于  $t_r$  才能保证 Q 的开通, $S_3$  比  $S_1$  延时导通的时间大于等于  $t_r$ 。假设谐振电路的品质因数足够大,则  $t_r$  和  $I_{peak}$  的表达式分别为:

$$t_r = \pi / (2\omega_0) = \pi \sqrt{C_{iss} L_r} / 2 \quad (1)$$

$$I_{peak} = V_{DD} / Z_0 = V_{DD} \sqrt{C_{iss} / L_r} \quad (2)$$



(a) 拓扑结构



(b) 工作波形

图 4 RGD 电路的拓扑结构和工作波形

Fig.4 Topological structure and working waveforms of RGD circuit

其中, $\omega_0$  为谐振电路的角频率; $Z_0$  为谐振电路的阻抗。

**b. 工作模式 2:**  $t_1$ — $t_2$ ,如图 5(b)所示。

$t_1$  时刻, $V_{gs} = V_{DD}$ ,Q 导通。 $C_{S1}$  两端电压为 0, $S_1$  零电压关断。 $S_3$  的反并二极管  $D_{S3}$  导通,对 Q 的栅源电压进行箝位。 $C_{S3}$  两端电压为 0,零电压开通  $S_3$ ,此时通过一个低阻抗路径将 Q 的栅源电压箝位在  $V_{DD}$ 。谐振电感电流  $i_{Lr}$  沿着  $D_{S2} \rightarrow L_r \rightarrow S_3 \rightarrow V_{DD}$  形成回路,开始线性减小,经过时间  $t_{rec}$  后为 0。此时将电感储存的能量反馈给驱动电源,实现能量的回收利用,减小损耗。能量反馈时间  $t_{rec}$  的表达式为:

$$t_{rec} = L_r I_{peak} / V_{DD} = \sqrt{C_{iss} L_r} \quad (3)$$

**c. 工作模式 3:**  $t_2$ — $t_3$ ,如图 5(c)所示。

$t_2$  时刻,谐振电感电流  $i_{Lr}$  线性减小到 0, $i_{Lr}$  保持 0 不变,此时仍保持  $S_3$  开通,将 Q 的栅源电压  $V_{gs}$  箝位在  $V_{DD}$ 。

**d. 工作模式 4:**  $t_3$ — $t_4$ ,如图 5(d)所示。

$t_3$  时刻, $C_{S3}$  两端的电压为 0, $S_3$  零电压关断; $C_{S2}$  两端的电压为 0, $S_2$  零电压开通,此时  $L_r$  和  $C_{iss}$  开始谐振,谐振电感电流  $i_{Lr}$  反向增大, $V_{gs}$  通过  $L_r$  和  $C_{iss}$  谐振向  $C_{iss}$  放电,放电路径为  $V_{gs} \rightarrow L_r \rightarrow S_2$ , $V_{gs}$  下降,在  $i_{Lr}$  到达峰值处时, $V_{gs}$  达到最小值 0。放电所用时间与  $t_r$  相等, $S_2$  的导通时间必须大于等于  $t_r$  才能保证 Q 的关断, $S_4$  比  $S_2$  延时导通的时间大于等于  $t_r$ 。

**e. 工作模式 5:**  $t_4$ — $t_5$ ,如图 5(e)所示。

$t_4$  时刻,  $V_{gs}$  的值达到最小值 0,  $Q$  关断。  $C_{S2}$  两端电压为 0,  $S_2$  零电压关断。  $S_4$  的反并二极管  $D_{S4}$  导通, 对  $Q$  的栅源电压进行箝位。  $C_{S4}$  两端电压为 0,  $S_4$  零电压开通, 提供了一条低阻抗路径, 将  $Q$  的栅源极电压箝位在低电平, 谐振电感电流  $i_{Lr}$  沿  $S_4 \rightarrow L_r \rightarrow D_{S1} \rightarrow V_{DD}$  形成回路,  $i_{Lr}$  开始线性减小, 此时将  $L_r$  储存的能量反馈给驱动电源, 实现能量的回收利用, 减小损耗。

**f. 工作模式 6:**  $t_5 - t_6$ , 如图 5(f) 所示。

$t_5$  时刻, 谐振电感电流  $i_{Lr}$  线性减小到 0, 保持 0 不变,  $S_4$  仍保持开通状态, 将  $Q$  的栅源电压  $V_{gs}$  箝位在低电平。

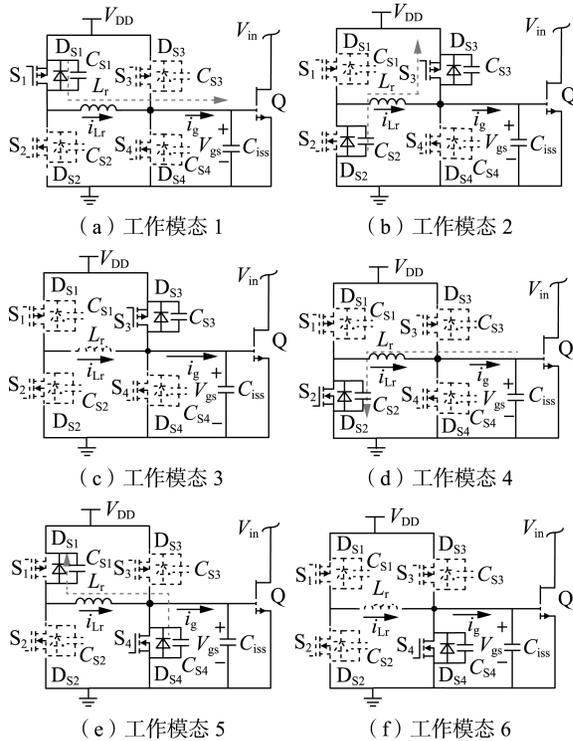


图 5 RGD 电路的工作模式

Fig.5 Working modes of RGD circuit

通过对 RGD 电路的各个工作模式进行分析可知, 可以将这 6 个工作模式的等效电路总结为充电阶段、充电能量反馈阶段、放电阶段和放电能量反馈阶段 4 种阶段。各工作模式的等效电路如图 6 所示。

通过对 RGD 电路的工作模式进行分析可知, RGD 电路的优点为:

**a.** 可以为 GaN 器件提供可靠的驱动, 在 GaN 器件开通和关断时, 可以提供一个低阻抗箝位路径, 减小  $V_{gs}$  的振荡, 将  $Q$  的栅源电压箝位在高电平或低电平, 提供一个稳定的栅源电压, 同时提高了电路的抗干扰能力;

**b.** 驱动电路中的辅助开关管均可以实现零电压开关 (ZVS), 可以减小辅助开关管的开关损耗;

**c.** RGD 电路的电感电流断续, 不会产生较多的环流损耗, 而且谐振电感的值比较小, 使得谐振电感

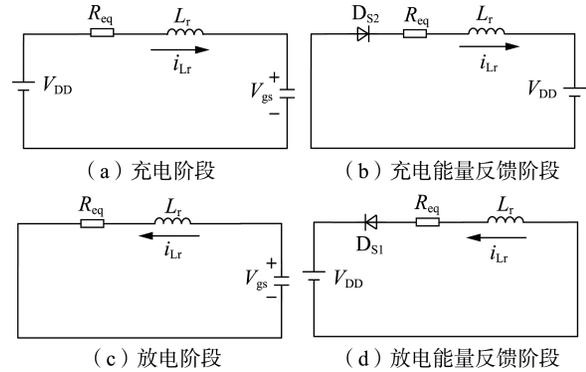


图 6 RGD 电路工作模式的等效电路

Fig.6 Equivalent circuit of working modes for RGD circuit

的体积比较小;

**d.** 时序控制相对简单, 在保证功率开关管  $Q$  的栅源电压可靠箝位的情况下, 可以灵活控制辅助开关管的关断时刻。

### 3 实验分析

本文将电流断续的 RGD 电路应用于 Boost 变换器<sup>[14]</sup>的控制管, 电路的整体结构如图 7 所示, 采用 DSP 和复杂可编程逻辑器件 (CPLD) 产生 RGD 电路辅助开关需要的驱动逻辑。

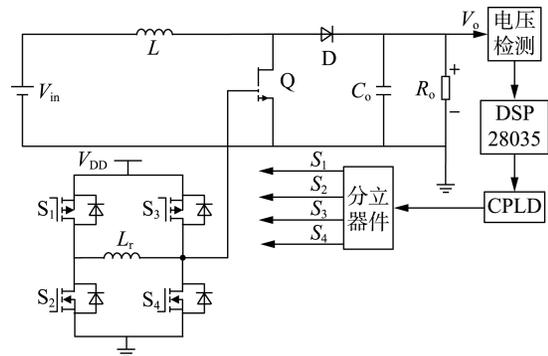


图 7 Boost 变换器的结构

Fig.7 Structure of Boost converter

同时设计制作了一台 Boost 变换器样机, Boost 变换器指标如下: 输入电压  $V_{in}$  为 230 ~ 250 V, 额定电压为 240 V, 输出电压  $V_o = 400$  V, 输出电流  $I_o = 0.75$  A, 输出功率  $P_o = 300$  W, 开关频率  $f_s = 1$  MHz。主电路参数如下: 电感  $L = 45 \mu\text{H}$ ,  $Q$  的型号为 GaN-Systems 公司的 GS66504B。RGD 电路参数如下: 驱动电源  $V_{DD} = 5$  V, 辅助开关管  $S_1 - S_4$  的型号分别为 ISLML9303PBF、NTR4501N、FDN360P 和 FDN372S, 谐振电感为  $0.22 \mu\text{H}$ 。

#### 3.1 RGD 电路

本文将 RGD 电路应用于 Boost 变换器的控制管中, 开关管  $Q$  与 RGD 电路的 4 个辅助开关的逻辑关系基本不受开关频率的影响。在输入电压为 0, 以开关频率约等于 1 MHz 时的工作状态截取的 RGD 电路的基本实验波形如图 8 所示。

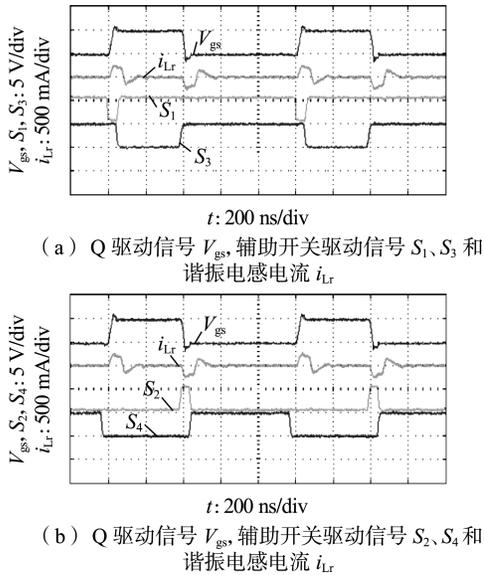


图 8 RGD 电路的实验波形

Fig.8 Experimental waveforms of RGD circuit

由图 8 可以看出:在 Q 开通和关断时,RGD 电路提供稳定的 5 V 栅源电压;RGD 的谐振电感电流断续,Q 开通和关断是在谐振电感电流峰值处完成的。控制管开通过程如下:谐振电感  $L_r$  的电流从 0 开始谐振,经过 1/4 个谐振周期使 Q 开通,1/4 个谐振周期约为 15 ns,开通速度较慢,控制管栅源电压从 0 上升到驱动电压  $V_{DD}$ ;辅助开关  $S_1$  和  $S_2$  的驱动信号的宽度必须大于 1/4 个谐振周期 15 ns,对  $S_3$  和  $S_4$  的驱动信号的宽度的要求不高,只要能分别保证 4 个辅助开关不直通即可。控制管关断过程与之类似,此处不再赘述。

分别在半载 150 W 和满载 300 W 时,以开关频率约等于 1 MHz 时的工作状态截取的 RGD 电路的基本实验波形分别如图 9 和图 10 所示。由图 9 和

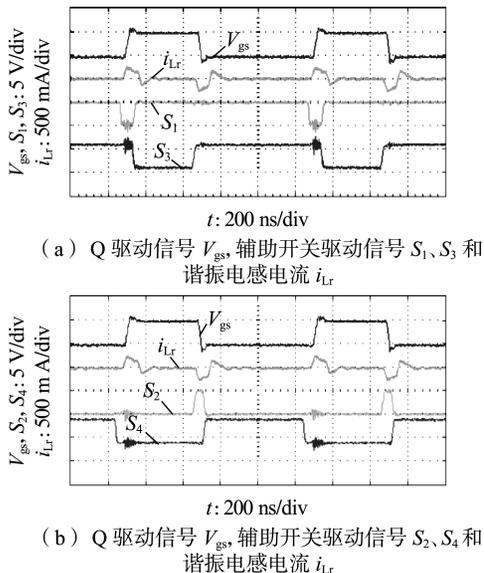


图 9 半载时 RGD 电路的实验波形

Fig.9 Experimental waveforms of RGD circuit with half-load

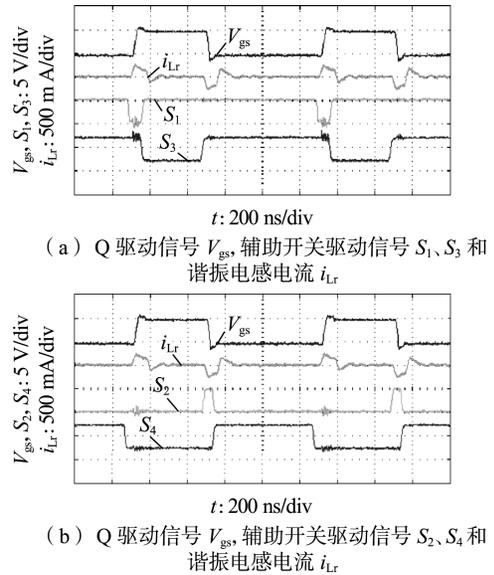


图 10 满载时 RGD 电路的实验波形

Fig.10 Experimental waveforms of RGD circuit with full load

图 10 可以看出:在半载和满载时,Q 开通和关断期间,Q 的栅源电压得到了可靠的箝位;RGD 电路的实验波形与不上主电时是基本一致的,表明提出的 RGD 电路能够为 GaN 器件提供可靠的驱动。

### 3.2 Boost 变换器

Boost 变换器在满载 300 W 时,输出电压为 400 V,输出电流为 0.75 A,以开关频率约等于 1 MHz 时的工作状态截取的实验波形如图 11 所示。图中  $V_{ds}$  为 Q 的漏源电压, $i_L$  为主电路电感电流。

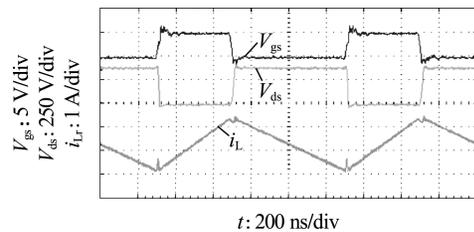


图 11 Boost 变换器的实验波形

Fig.11 Experimental waveforms of Boost converter

由图 11 可以看出:满载 300 W 时,控制管 Q 的栅源电压和漏源电压以及主电路电感电流的实验波形与理论分析是一致的。

图 12 为在不同输出功率下,实际测试的 Boost 变换器实验样机的效率曲线。

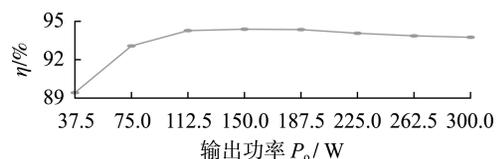


图 12 实验样机的效率曲线

Fig.12 Efficiency curve of experimental prototype

由图 12 可以看出:Boost 变换器实验样机的效率在半载时效率最高,为 94.38%,满载时效率达到

93.75%。

## 4 结论

本文针对 GaNSystems 公司的 GaN 器件,首先分析了传统 VSD 应用在高频变换器中存在的问题。分析了 2 种 RGD 电路的优缺点,通过改进得到一种 RGD 电路。该 RGD 电路可以在 GaN 器件开通和关断时,提供一条低阻抗箝位路径,减小栅源电压的振荡,稳定栅源电压,实现 GaN 器件在高频应用时的可靠驱动。本文详细分析了该 RGD 电路的工作原理,给出了该电路的优点,并设计制作了 1 MHz 的 Boost 变换器原理样机进行了实验验证。

## 参考文献:

- [ 1 ] 赵清林,郭娟伟,袁精,等. MOSFET 谐振门极驱动电路研究综述[J]. 电力自动化设备,2018,38(10):66-73,107.  
ZHAO Qinglin, GUO Juanwei, YUAN Jing, et al. Review of MOSFET resonant gate drive circuit research[J]. Electric Power Automation Equipment, 2018, 38(10):66-73, 107.
- [ 2 ] YAN Y, MARTINEZ-PEREZ A, CASTELLAZZI A. High-frequency resonant gate driver for GaN HEMTs[C]//IEEE Control and Modeling for Power Electronics. Vancouver, BC, Canada; IEEE, 2015: 1-6.
- [ 3 ] MAHESH M S, TSUNEO K, NORIYUKI T. An efficient resonant gate-drive scheme for high-frequency applications[J]. IEEE Transactions on Industry Applications, 2012, 48(4):1418-1431.
- [ 4 ] VRIES I D D. A resonant power MOSFET/IGBT gate driver [C]//Applied Power Electronics Conference and Exposition. Dallas, TX, USA; IEEE, 2002:179-185.
- [ 5 ] 刘丽,马瑜,谢小高,等. 高频谐振门极驱动电路的研究[J]. 电力电子技术,2007,41(11):41-43.  
LIU Li, MA Yu, XIE Xiaogao, et al. Study of high frequency resonant gate drives[J]. Power Electronic, 2007, 41(11):41-43.
- [ 6 ] SPIAZZI G, MATTAVELLI P, ROSSETTO L. Design considerations and comparison between two high-frequency resonant drivers for synchronous rectification MOSFETs[C]//Applied Power Electronics Conference and Exposition. Anaheim, CA, USA; IEEE, 2007:1644-1650.
- [ 7 ] 沈刚,王华民. 利用附加电感实现高频功率 MOSFET 谐振栅极驱动[J]. 电气传动,2005,35(1):28-30.  
SHEN Gang, WANG Huamin. Implement of resonant gate drive for high frequency power MOSFET with additional inductor [J]. Electric Drive, 2005, 35(1):28-30.
- [ 8 ] PHILIP A, NEVILLE M, DERRICK H. A first approach to a design method for resonant gate driver architectures[J]. IEEE Transactions on Power Electronics, 2012, 27(8):3855-3868.
- [ 9 ] CHEN Yuhui, FRED C L, LUCA A, et al. A resonant MOSFET gate driver with complete energy recovery[C]//Power Electronics and Motion Control Conference. Beijing, China; IEEE, 2000:402-406.
- [ 10 ] MASAYUKI O, TAKAHARU I, HIROAKI Y, et al. Resonant gate driver for a normally on GaN HEMT[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3):926-934.
- [ 11 ] CHEN Yuhui, FRED C L, LUCA A, et al. A resonant MOSFET gate driver with efficient energy recovery [J]. IEEE Transactions on Power Electronics, 2004, 19(2):470-477.
- [ 12 ] PATRICK D, DARA O S, MICHAEL G E. An assessment of resonant gate drive techniques for use in modern low power DC-DC converters [C]//Applied Power Electronics Conference and Exposition. Austin, TX, USA; IEEE, 2005:1572-1580.
- [ 13 ] LONG Yu, ZHANG Weimin, BENJAMIN B, et al. A 10-MHz resonant gate driver design for LLC resonant DC-DC converters using GaN devices[C]//Applied Power Electronics Conference and Exposition. Fort Worth, TX, USA; IEEE, 2014:2093-2097.
- [ 14 ] 周岩,张俊波,陈麒米. 开关变换器功率电感磁损建模及应用[J]. 电力自动化设备,2017,37(11):132-137.  
ZHOU Yan, ZHANG Junbo, CHEN Qimi. Modeling and application of core losses for power inductor in switching converter[J]. Electric Power Automation Equipment, 2017, 37(11):132-137.

## 作者简介:



赵清林

赵清林(1969—),男,黑龙江鹤岗人,教授,博士,主要研究方向为高频功率变换及软开关技术(**E-mail**:powerzql@163.com);

陈磊(1994—),男,河北保定人,硕士研究生,研究方向为谐振驱动及 GaN 的应用(**E-mail**:1105113390@qq.com);

袁精(1989—),女,山西晋城人,助理实验员,硕士,研究方向为功率变换器(**E-mail**:yuanjing@ysu.cn);

王玉洁(1994—),女,河北石家庄人,硕士研究生,研究方向为双向 DC-DC 变换器(**E-mail**:1060733194@qq.com)。

## A resonant gate driver circuit for GaN device

ZHAO Qinglin, CHEN Lei, YUAN Jing, WANG Yujie

(Key Laboratory of Power Electronics for Energy Conservation and Motor Drive of Hebei Province, College of Electrical Engineering, Yanshan University, Qinhuangdao 066004, China)

**Abstract:** GaN devices are traditionally driven by the voltage source circuit, and could be easily damaged when the gate-source voltage of GaN device oscillates and exceeds the maximum withstanding voltage owing to the parasitic inductance in charge and discharge circuit under high-frequency operation. RGD(Resonant Gate Driver) circuit represents an effective approach to solve the problem of oscillation of the gate-source voltage. A low impedance clamped path can be obtained using LC resonance when GaN devices are turned on and off, which can reduce the oscillation of gate voltage and provide a stable gate voltage. The working principle of RGD circuit is described in detail. Meanwhile, a prototype of 1 MHz Boost converter is designed and the experimental results are provided.

**Key words:** GaN device; resonant gate driver; high frequency converter; gate driver