

薄弱电网下新能源设备并网锁相同步方式综述

胡彬, 吴超, 年珩, 孙丹, 杨军, 李萌

(浙江大学电气工程学院, 浙江 杭州 310027)

摘要:随着风能与光伏等新能源的广泛应用,为实现新能源设备的稳定并网运行与精准功率控制,需要在控制中加入锁相同步环节获取准确的电网相角信息。当新能源设备接入薄弱电网时,常规锁相同步方式往往不能达到理想的锁相同步效果。为此,首先阐述了常规锁相同步方式的结构及建模;然后针对新能源设备接入薄弱电网时,常规锁相同步方式不能适应不对称及谐波、频率相位突变与低短路比的运行环境,需要对常规锁相同步方式进行优化设计,分别对上述运行环境下的改进型锁相同步方式进行分析;最后指出了薄弱电网下改进型锁相同步方式的发展方向,即需要研究低短路比电网下的参数设计方法以及提高多场景薄弱电网下的运行性能,为后续相关研究提供参考。

关键词:新能源设备;薄弱电网;锁相环;并网同步;电能质量

中图分类号:TM 71;TN 911.8

文献标志码:A

DOI:10.16081/j.epae.202009041

0 引言

我国经济的快速发展对能源产生巨大需求,相比于煤、石油、天然气等传统化石能源给生活环境带来的污染,风能、太阳能、生物质能、潮汐能等新能源取之不尽,用之不竭。其中风能与太阳能分布广泛,应用灵活,既可以就地开发及利用,也可以将多余电能通过电网进行输送分配,具有很好的经济性和广阔的发展前景。因此我国新能源渗透率越来越高,以风能与光伏为主的新能源得到越来越广泛的开发和利用^[1]。

与新能源发电、输电、配电有关的电力电子装置也得到了广泛的研究,通过各式各样的新材料和新拓扑,电力电子设备实现了能量之间的高效转换。但这类电力电子设备在并网时需要获取电网的频率和相位信息进行锁相同步控制。新能源并网设备通常采用矢量控制,在同步旋转坐标变换过程中需要用到电网的相位角信息^[2]。并且新能源设备为了实现有功功率与无功功率之间的解耦控制,也都依赖于电网当前相位与频率。除此之外,越来越多的并网规则明确了新能源设备需要运行在规定的电压和频率范围内,防止脱网,而且这些并网规则规定在电网发生故障时,新能源设备需要对电网进行一定的动态支撑,这都离不开准确的电网信息^[3]。

为了准确获取电网的电压幅值、相位和频率信息,通常在新能源并网设备中加入锁相环 PLL

(Phase Locked Loop)^[4]来实现锁相同步。PLL的性能直接影响新能源设备的并网控制性能,因此PLL是新能源设备控制技术中的核心部分,需要对其进行合理的结构设计和参数设计。PLL主要可以分为开环PLL和闭环PLL两大类结构。开环PLL主要包括基于过零鉴相器的PLL、基于低通滤波器(LPF)的PLL^[5]、基于空间矢量滤波器的PLL^[6]、基于扩展卡尔曼滤波器的PLL^[7]和基于加权最小二乘法估计的PLL^[8]。但是开环PLL一般都存在锁相稳态精度不高、动态响应时间长、不能适用于薄弱电网下电压不平衡和频率突变等情况,因此其实际应用受到很大的限制。为了有效提高PLL的动态响应速度和抗干扰能力,一般采用闭环PLL技术。

然而大部分新能源设备运行在偏远地区或者远海地区,与负荷呈现逆向分布,此时新能源设备接入的电网存在电压不平衡及谐波等电能质量问题,以及呈现电网阻抗显著薄弱特性,并且会因为系统负载变化和短路处阻抗的阻感比变化而引起电网频率和相位的突变。当出现不平衡谐波分量、频率相位突变,或者低短路比任意一种情况时,电网都可以归为薄弱电网,如何高效可靠地控制这些薄弱电网下的新能源设备是一个关键的问题^[9]。此外,当薄弱电网下的电压幅值和频率超过电网标准限制值时,新能源设备仍然需要及时按照电网准则进行响应,满足孤岛检测、低电压穿越等要求,这都依赖于锁相同步方式检测得到的并网点电压幅值和频率变化信息^[10]。

针对不平衡及谐波电网,现有文献提出基于延时信号消除DSC(Delayed Signal Cancellation)^[11-16]、基于直接解耦法^[17-20]、基于正负序计算PNSC(Positive Negative Sequence Calculation)^[21-22]、基于复系数滤波器CCF(Complex Coefficient Filter)^[23-25]、基于

收稿日期:2020-07-16;修回日期:2020-08-13

基金项目:国家自然科学基金资助项目(51977194);浙江省自然科学基金资助项目(LZ18E070001)

Project supported by the National Natural Science Foundation of China(51977194) and the Natural Science Foundation of Zhejiang Province(LZ18E070001)

滑动平均滤波器MAF(Moving Average Filter)^[26-31]、基于陷波器NF(Notch Filter)^[32-36]等改进型锁相同步方式提升不对称电网电压下的锁相同步性能和谐波电网下的锁相同步的滤波能力。针对频率相位突变的薄弱电网,现有文献提出3型PLL^[37-40]和改进型锁频环FLL(Frequency-Locked Loop)^[41-43]来更快跟踪斜坡输出的频率变化。目前越来越多的新能源并网设备都开始会受到电网阻抗的影响,而传统的锁相同步方式在低短路比薄弱电网下会因为引入负阻尼而造成稳定性问题,需要利用阻抗建模的方式重新对锁相同步方式进行分析,再对传统的锁相同步方式进行改造。与不平衡及谐波、频率相位突变的薄弱电网相比,适用于低短路比薄弱电网的改进型锁相同步方式仍然处于研究阶段,本文介绍了基于电网电压调制型GVM(Grid Voltage Modulated)的锁相同步方式^[44-47]、基于虚拟坐标系的直接功率锁相同步方式^[48-53]和对称PLL^[54-56]来提升低短路比薄弱电网下的稳定性并简化稳定性分析。

在此背景下,本文梳理了薄弱电网下新能源设备并网的锁相同步方式,通过改变锁相同步方式的结构进一步改善新能源并网设备的性能,为薄弱电网下锁相同步方式设计提供一定的参考方案。首先介绍了常规锁相同步方式的结构、理想电网以及低短路比电网下锁相同步方式的建模与设计;然后总结了不对称谐波电网下的改进型锁相同步方式,并介绍了适用于频率相位突变情况下的改进型锁相同步方式;最后归纳了适用于低短路比薄弱电网的改进型锁相同步方式,并对锁相同步方式未来发展方向进行了展望。

1 常规锁相同步方式结构及建模

1.1 常规锁相同步方式结构

理想的强电网没有谐波分量的干扰,一般采用基于同步坐标系的锁相环SRF-PLL(Synchronous Reference Frame-PLL)获取电网电压的频率和相位信息实现锁相同步。SRF-PLL首先通过Park变换将三相电网电压矢量从 abc 三相静止坐标系变换到 dq 旋转坐标系,通过控制 q 轴电压为0,从而获得电网电压的角速度和相位,其结构图如图1所示。图中,斜粗体变量表示矩阵或者矢量;下标 dq 和 $\alpha\beta$ 分别表

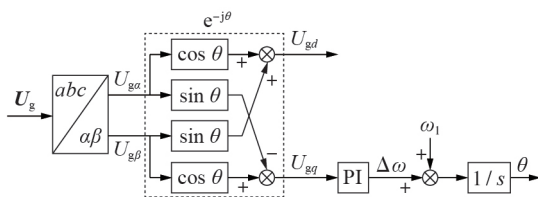


图1 SRF-PLL 结构图

Fig.1 Schematic diagram of SRF-PLL

示旋转坐标系下的分量和两相静止坐标系下的分量; ω_1 为电网角频率。

常规的SRF-PLL采用 d 轴电压定向,从而控制 q 轴电压 $U_{gq}=0$, d 轴电压 U_{gd} 与电网电压幅值 $|U_g|$ 相等,即稳态时 d 轴分量与电压矢量重合,同步坐标系的旋转角度 θ 等于电网电压矢量的相位。当稳态相位误差较小时,可得:

$$U_{gq} = |U_g| \sin(\omega_1 t - \theta) \approx |U_g| \Delta\theta \quad (1)$$

其中, Δ 表示小信号分量。

1.2 理想电网下锁相同步方式的建模和参数设计

理想电网下对SRF-PLL的参数设计主要是通过对比比例参数和积分参数的设计使得角度获取具有快速的动态性能和稳态的抗干扰特性。根据图1,角度的闭环传递函数 $H_\theta(s)$ 和角度误差传递函数 $E_\theta(s)$ 可以分别表示为:

$$H_\theta(s) = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (2)$$

$$E_\theta(s) = \frac{s^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (3)$$

其中,截止频率 $\omega_n = \sqrt{k_i}$,阻尼比 $\zeta = k_p / (2\sqrt{k_i})$, k_p 和 k_i 分别为PI控制器的比例和积分系数。

通过图1可以发现SRF-PLL是一个2型系统,开环传递函数存在2个极点,从而保证系统能够无误差跟踪斜坡输入信号。并且式(2)表明SRF-PLL呈现低通滤波器性质,因此其可以抑制噪声和高次谐波引起的检测误差。

为分析SRF-PLL的动态特性,可以对 $H_\theta(s)$ 的极点分布进行分析,其极点表示如下:

$$p_{1,2} = \frac{-k_p \pm \sqrt{k_p^2 - 4k_i}}{2} = -\omega_n (\zeta \pm \sqrt{\zeta^2 - 1}) \quad (4)$$

当 $\zeta < 1$ (欠阻尼)时,相位阶跃误差和频率阶跃的误差表达式分别为:

$$\theta_e^{\Delta\theta}(t) = \frac{\Delta\theta}{\sqrt{1-\zeta^2}} e^{-\zeta\omega_n t} \sin(\omega_n \sqrt{1-\zeta^2} t + \varphi) \quad (5)$$

$$\theta_e^{\Delta\omega}(t) = \frac{\Delta\omega}{\omega_n \sqrt{1-\zeta^2}} e^{-\zeta\omega_n t} \sin(\omega_n \sqrt{1-\zeta^2} t) \quad (6)$$

其中, $\varphi = \arctan(\sqrt{1-\zeta^2})$ 。

当 $\zeta > 1$ (过阻尼)时,相位阶跃误差和频率阶跃的误差表达式分别为:

$$\theta_e^{\Delta\theta}(t) = \frac{\Delta\theta}{2\sqrt{\zeta^2 - 1}} \left[(1 - \sqrt{\zeta^2 - 1}) e^{p_2 t} - (1 + \sqrt{\zeta^2 - 1}) e^{p_1 t} \right] \quad (7)$$

$$\theta_e^{\Delta\omega}(t) = \frac{\Delta\omega}{2\omega_n \sqrt{\zeta^2 - 1}} (e^{p_2 t} - e^{p_1 t}) \quad (8)$$

当极点负实部值越大时,暂态响应越快;虚部值越大时,系统超调越大。对于电压相位阶跃而言,阻

尼系数小时,响应速度快但是超调量大;阻尼系数大时,超调量小但系统响应速度慢。因此需要在响应速度和系统超调之间权衡,从而选择合适的阻尼系数。为兼顾快速的响应速度且合理的超调,一般选取阻尼系数为1,即临界阻尼时在超调量和系统响应速度取得最佳效果。此时PI控制器的比例系数和积分系数满足如下的关系:

$$k_p^2 = 4k_i \quad (9)$$

1.3 低短路比电网下锁相同步方式的建模与设计

与强电网不同的是,低短路比薄弱电网的电网阻抗不可忽略,锁相同步方式对新能源设备电流控制的影响也不可忽略。由于传统的SRF-PLL是非线性装置,因此需要通过小信号模型研究其对新能源设备控制的影响。

当电网电压产生扰动时,电网电压的小信号表达式为:

$$U_{gd1} + \Delta U_{gdq}^c = e^{-j\theta} U_{g\alpha\beta} = (U_{gd1} + \Delta U_{gdq}) e^{-j\Delta\theta} \approx (U_{gd1} + \Delta U_{gdq})(1 - j\Delta\theta) \Rightarrow \Delta U_{gdq}^c = \Delta U_{gdq} - jU_{gd1} \Delta\theta \quad (10)$$

其中,下标1表示稳态分量; ΔU_{gdq}^c 为控制坐标系下电网电压的小信号分量。

低短路比薄弱电网下SRF-PLL获得的相位角受到电压扰动的影响,可表示为:

$$\Delta\theta = -jH_{pll}(s) \Delta U_{gdq} = -j \frac{H_p(s)}{U_{gd1} H_p(s) + s - j\omega_1} \Delta U_{gdq} \quad (11)$$

$$H_p(s) = \frac{k_p(s - j\omega_1) + k_i}{s - j\omega_1} \quad (12)$$

以逆变器为例,SRF-PLL得到的角度信号会影响并网输出电压 V_c 和输出电流 I_g 的坐标变化,都涉及相位角的小信号分量,因此得到的电网角度信息会影响系统的阻抗特性^[54]。

为了准确描述传统SRF-PLL在低短路比薄弱电网下对新能源机组的影响,仅建立孤立的PLL模型是不够的,需要建立考虑PLL后完整的新能源机组阻抗模型。考虑电网电压通过PLL影响电流控制的阻抗模型见图2。通过阻抗建模的方法可以发现,SRF-PLL会通过引入2个电网电压前馈矩阵 G_{pni} 和 G_{pmu} ,从而改变系统的稳定裕度。设计合理的比例和积分参数会提高新能源系统在低短路比薄弱电网下的稳定性。

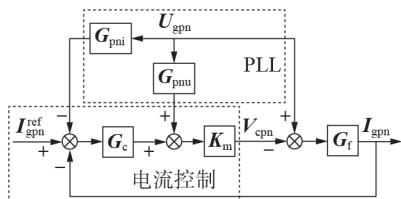


图2 考虑SRF-PLL的逆变器阻抗模型

Fig.2 Impedance model of inverter considering SRF-PLL

$$\Delta I_{gpn}^c = \Delta I_{gpn} + G_{pni} \Delta U_{gpn} \quad (13)$$

$$\Delta V_{cpn} = \Delta V_{cpn}^c + G_{pmu} \Delta U_{gpn} \quad (14)$$

$$G_{pni} = \begin{bmatrix} -I_{gdq1}^* H_{pll}(s) & I_{gdq1} H_{pll}(s) \\ I_{gdq1}^* H_{pll}(s) & -I_{gdq1}^* H_{pll}(s) \end{bmatrix} \quad (15)$$

$$G_{pmu} = \begin{bmatrix} V_{cdq1} H_{pll}(s) & -V_{cdq1} H_{pll}(s) \\ -V_{cdq1}^* H_{pll}(s) & V_{cdq1}^* H_{pll}(s) \end{bmatrix} \quad (16)$$

其中, I_g 和 V_c 分别为并网电流和输出电压;下标pn表示正负序分量; ΔI_{gpn}^c 为控制坐标系下并网输出电流的小信号分量; ΔV_{cpn}^c 为控制坐标系下并网输出电压的小信号分量;“*”表示共轭运算。

值得注意的是,本文给出的是SRF-PLL对逆变器的影响,这是因为逆变器是一种最简单常见的新能源并网设备,本文所叙述的建模方法和分析过程及结果,也适用于其他新能源机组,例如双馈感应风机等。

2 应用于不平衡及谐波电网下的锁相同步方式

当电网存在不平衡时,由于负序分量的存在,电压矢量的幅值和旋转频率都不恒定,因此不能直接采用传统的SRF-PLL进行正序基频分量信息的提取及锁相同步。本节重点分析了几种常见的可以提取负序分量的改进型锁相同步方式,以实现在不平衡电网情况下电网电压矢量的正负序分离。除此之外,当电网中存在其他频率的低次谐波时,只滤除负序分量往往仍然不能达到理想效果,因此需要增加一些改进型的滤波器,使新能源并网设备在谐波电网下也可以准确锁相同步。

2.1 基于DSC的锁相同步方式

电网电压不平衡时,三相电压 $\alpha\beta$ 分量可表示为:

$$U_{g\alpha\beta} = U_g^+ \begin{bmatrix} \cos(\omega_1 t + \phi_1^+) \\ \sin(\omega_1 t + \phi_1^+) \end{bmatrix} + U_g^- \begin{bmatrix} \cos(\omega_1 t + \phi_1^-) \\ -\sin(\omega_1 t + \phi_1^-) \end{bmatrix} \quad (17)$$

其中, ϕ 为相位;上标“+”和“-”分别表示正、负序分量。

将系统延时 $T/4$ (T 为工频周期)可得:

$$U'_{g\alpha\beta} \left(t - \frac{T}{4} \right) = U_g^+ \begin{bmatrix} \sin(\omega_1 t + \phi_1^+) \\ -\cos(\omega_1 t + \phi_1^+) \end{bmatrix} + U_g^- \begin{bmatrix} \sin(\omega_1 t + \phi_1^-) \\ \cos(\omega_1 t + \phi_1^-) \end{bmatrix} \quad (18)$$

根据式(17)、(18),正序基频电压矢量可表示为:

$$U_{g\alpha\beta}^+ = \begin{bmatrix} U_{g\alpha}^+ \\ U_{g\beta}^+ \end{bmatrix} = \frac{1}{2} \begin{bmatrix} U_{g\alpha} - U'_{g\beta} \\ U_{g\beta} + U'_{g\alpha} \end{bmatrix} \quad (19)$$

因此可以通过在SRF-PLL前加入基于鉴相器的DSC控制器来消除输出的2倍频波动量,获得只含有基波正序矢量的相位误差信息,消除了电网不平衡对SRF-PLL的影响^[11-16]。DSC-PLL结构图见图3。

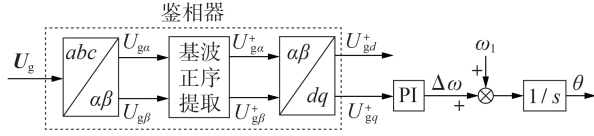


图3 DSC-PLL 结构图

Fig.3 Schematic diagram of DSC-PLL

前置的DSC环节增加了SRF-PLL控制环路中的相位延迟,因此减慢了锁相同步的动态响应^[11]。而且,电网频率变化时会出现延时偏差导致正负序分离误差。另外,频率反馈环路使系统具有强非线性,因此很难分析系统的稳定性^[12]。文献[13-15]提出了改进型的频率检测器,使DSC可以适应频率变化。此方法有更好的稳定性,但计算较为复杂。文献[16]提出的DSC-PLL延时间隔保持固定,因此可以进行小信号建模分析,并且所需计算量小,但该策略的缺点是当频率偏离基准值时,不能自适应调节,因此抗干扰能力较差。

2.2 基于直接解耦法的锁相同步方式

基于直接解耦法的锁相同步方式主要可分为基于双二阶广义积分DDSOGI(Decoupled Double Second-Order Generalized Integrator)和基于双同步坐标系DDSRF(Decoupled Double Synchronous Reference Frame)的锁相同步方式,其中DDSOGI-PLL在静止坐标系下实现,DDSRF-PLL在旋转坐标系下实现,两者的结构图分别见图4和图5。图中 q 表示该反馈变量已经经过积分环节。

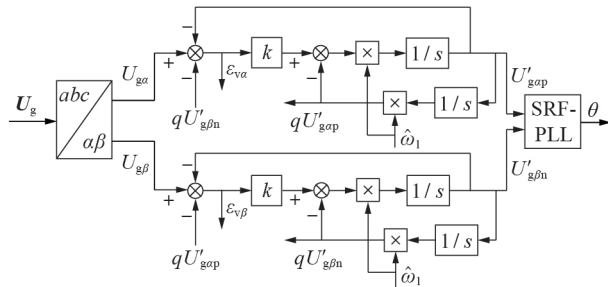


图4 DDSOGI-PLL 结构图

Fig.4 Schematic diagram of DDSOGI-PLL

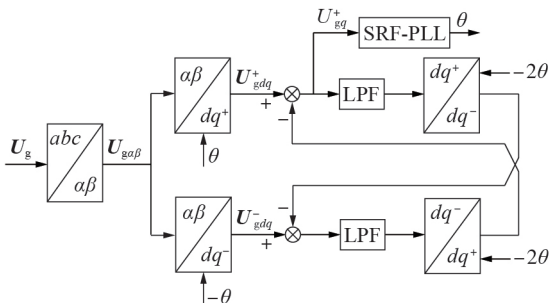


图5 DDSRF-PLL 结构图

Fig.5 Schematic diagram of DDSRF-PLL

DDSOGI包含正交信号发生器,在 $\alpha\beta$ 静止坐标系下,其正序分量和负序分量的传递函数分别为:

$$P(s) = \frac{U'_{g\alpha p}(s)}{U_{g\alpha}(s)} = \frac{D(s) + \frac{\omega_1}{\omega} D^2(s)}{1 - \frac{\omega_1^2}{\omega^2} D^2(s)} \quad (20)$$

$$N(s) = \frac{U'_{g\alpha n}(s)}{U_{g\alpha}(s)} = \frac{D(s) - \frac{\omega_1}{\omega} D^2(s)}{1 - \frac{\omega_1^2}{\omega^2} D^2(s)} \quad (21)$$

其中, $D(s)$ 为正交信号传递函数^[17]。

经过DDSOGI后,正序分量等效于经过一个中心频率为基波频率的带通滤波器,负序分量则等效于经过一个基波频率的NF,而谐波信号可以被低通滤波滤除,因此可以获得正序基波信号^[18]。

DDSRF-PLL中包含2个旋转坐标系,利用正负序之间的角速度和相位关系,实现正负序之间的分离。基于PNSC的同步旋转坐标系下的电压矢量可表示为:

$$U_{gdq}^+ = \begin{bmatrix} U_{gd}^+ \\ U_{gq}^+ \end{bmatrix} = U_g^+ \begin{bmatrix} \cos \phi_1^+ \\ \sin \phi_1^+ \end{bmatrix} + U_g^- \begin{bmatrix} \cos(2\omega_1 t + \phi_1^-) \\ -\sin(2\omega_1 t + \phi_1^-) \end{bmatrix} \quad (22)$$

$$U_{gdq}^- = \begin{bmatrix} U_{gd}^- \\ U_{gq}^- \end{bmatrix} = U_g^- \begin{bmatrix} \cos \phi_1^- \\ \sin \phi_1^- \end{bmatrix} + U_g^+ \begin{bmatrix} \cos(2\omega_1 t + \phi_1^+) \\ \sin(2\omega_1 t + \phi_1^+) \end{bmatrix} \quad (23)$$

由上式可知,负序分量在正转同步坐标系中为2倍频分量,而正序分量在反转同步坐标系也表现为2倍频分量。因此反转同步坐标系下的直流分量经过2倍基频的旋转坐标变化后,可以得到正转同步坐标系下的负序分量,将其与正转同步坐标系的总电压分量相减,再经过低通滤波器滤除高次谐波和噪声,可以得到电压正序分量,同理,也可得到电压负序分量,从而实现不平衡电压的正负序分量分离^[19-20]。

2.3 基于PNSC的锁相同步方式

基于PNSC的锁相同步方式利用瞬时对称分量消除电压正负序分量之间的相互影响,从而实现正负序的分离^[21-22]。

在电网不对称时,不平衡电压可由一系列对称相量表示,从而将不平衡三相电压分解为瞬时正序分量、负序分量和零序分量之和,具体如下:

$$U_g = U_{gabc}^+ + U_{gabc}^- + U_{gabc}^0 \quad (24)$$

$$\begin{bmatrix} U_{ga}^+ \\ U_{gb}^+ \\ U_{gc}^+ \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & a & a^2 \\ a^2 & 1 & a \\ a & a^2 & 1 \end{bmatrix} \begin{bmatrix} U_{ga} \\ U_{gb} \\ U_{gc} \end{bmatrix} \quad (25)$$

$$\begin{bmatrix} U_{ga}^- \\ U_{gb}^- \\ U_{gc}^- \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & a^2 & a \\ a & 1 & a^2 \\ a^2 & a & 1 \end{bmatrix} \begin{bmatrix} U_{ga} \\ U_{gb} \\ U_{gc} \end{bmatrix} \quad (26)$$

$$\begin{bmatrix} U_{ga}^0 \\ U_{gb}^0 \\ U_{gc}^0 \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & 1 & 1 \\ 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} U_{ga} \\ U_{gb} \\ U_{gc} \end{bmatrix} \quad (27)$$

其中, $a=e^{-j2\pi/3}$, 为 120° 相移信号; 上标 0 表示零序分量。

为实现静止坐标系下正序分量和负序分量的分离, 需要利用正交信号发生器得到 $U_{ga\beta}$ 及其 90° 相位滞后的正交信号。对于交流信号的提取, 可以在静止坐标系下采用带通滤波器, 也可以在旋转坐标系下采用低通滤波器。文献[21]提出的 DDSOGI-PNSC 将三相电压经 Clark 变换后, 再经 DDSOGI 得到其正交信号, 根据 PNSC 公式可以实现正负序分离。文献[22]提出的基于反向 Park 变换的正负序计算 IPT-PNSC (Inverse Park Transformation-PNSC) 可以在旋转坐标系下实现, 其与基于 $\alpha\beta$ 分量滤波的 PNSC 法相似, 只是对正交信号发生器进行了改造。

2.4 基于 CCF 的锁相同步方式

为了提取不平衡电网下的基频正序分量, 一般会使用带通滤波器, 但是所用到的滤波器通常是实数滤波器, 只有频率选择特性, 而没有极性选择特性^[23]。CCF 同时具有频率选择和极性选择的功能, 因此 CCF-PLL 无需利用对称分量方法或者太多的旋转坐标转换, 能在电网电压受扰动不平衡时, 准确提取出电压正序基频分量。

CCF 在选择频率处保持单位增益和零相位偏移, 在其他频率处的增益大幅衰减, 同时具有快速的实时信号滤波功能。典型一阶 CCF 如式(28)所示。

$$G_{CCF}(s) = \frac{\omega_c}{s - j\omega_1 + \omega_c} \quad (28)$$

其中, ω_c 为带通频率, 一般设为电网频率或 n 次谐波频率。

CCF 的具体实现结构图如图 6 所示, 通过在静止坐标下对相对相位差 90° 的信号进行反馈来实现复数信号 j , 从而分别提取所需的正序分量和负序分量。

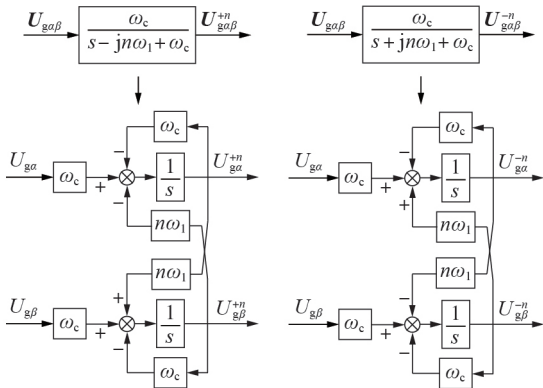


图6 CCF滤波模块结构图

Fig.6 Schematic diagram of CCF-based filter

文献[24]通过改进CCF中心滤波频率, 扩展到基于双复系数滤波器的锁相环DCCF-PLL (Dual Complex Coefficient Filter-PLL) 以滤除其他低次谐波。文献[25]利用比例-积分-微分PID (Proportional-Integral-Derivative) 控制器进行零极点抵消, 可以最大限度地减少CCF中滤波分量动态交互的影响, 从而可以改善DCCF-PLL的动态性能。

2.5 基于MAF的锁相同步方式

MAF是一种线性相位滤波器, 可以用作理想的低通滤波器^[26-31], 可以表示为:

$$G_{MAF}(s) = \frac{1 - e^{-T_w s}}{T_w s} \quad (29)$$

其中, T_w 为MAF的窗口长度。MAF-PLL在实际应用中很容易实现, 并且计算量小。

MAF-PLL虽然可以显著提高其滤波能力, 但会降低其动态响应, 因为MAF-PLL有明显的相位延迟。为了改善MAF-PLL的动态性能, 同时保持其良好的滤波能力, 可以使用PID控制器代替传统的PI控制器, 也可以通过在PI控制器之前加入一些特定超前补偿器。该超前补偿器的传递函数几乎与MAF的传递函数相反, 因此能够显著降低MAF-PLL控制环路中的相位延迟。

文献[28]提出一种可以去除内环的MAF, 这种MAF在SRF-PLL中等效为一个前置滤波器, 可有效阻止干扰分量, 并且对于锁相同步的动态性能影响小。但是该前置滤波器需要一个额外的频率检测器, 文献[31]在 d 轴也加入了一个MAF, 通过校正非自适应MAF前置滤波后引起的相移和幅度变化, 以避免这种额外的频率检测器。MAF-PLL结构图如图7所示。

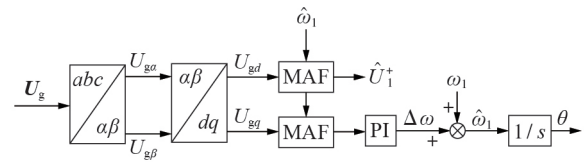


图7 MAF-PLL结构图

Fig.7 Schematic diagram of MAF-PLL

2.6 基于NF的锁相同步方式

NF是一种带阻滤波器, 它可以显著衰减目标频段内的信号, 而其他频段的信号不会受到影响^[32-34]。加入NF后可以提升谐波电网下PLL的工作性能, NF可以分为自适应型和非自适应型。如果选择小带宽的NF, 可以使锁相同步控制环路中的相位延迟最小。当然, 这种优势是以增加计算量为代价的。NF-PLL的结构与标准MAF-PLL类似, 只是MAF被一个或多个NF取代^[35-36]。

如果在锁相同步控制环路中加入多个NF, 其

NF可以分为级联拓扑结构和并联拓扑结构。这2种拓扑之间的主要区别在于频率估计部分,并联拓扑对所有NF使用相同的频率估计器,而级联拓扑中每个NF都有各自的频率估计器。2种拓扑中的NF数量都涉及滤波能力和计算能力之间的权衡。为了获得满意的滤波效果,通常使用的陷波频率为 $2\omega_1$ 、 $6\omega_1$ 和 $12\omega_1$ ^[36]。

2.7 性能比较

上述改进型锁相同步方式对负序分量的滤波能力都很强。基于DSC、基于直接解耦法、基于PNSC的锁相同步方式只能提取不平衡电网下的负序分量;而基于CCF、基于MAF和基于NF的锁相同步方式也可以提取其他低次谐波,从而使新能源设备能够在谐波电网下进行准确的锁相同步控制;基于DSC和基于MAF的锁相同步方式动态响应较慢,但两者对控制器计算能力要求最低。

3 应用于频率相位突变下的锁相同步方式

薄弱电网中往往会存在频率与相位突变,为了实现有效的频率相位追踪和稳定的锁相同步控制,需要对锁相同步方式进行改进。

3.1 3型PLL

薄弱电网下,频率可能会突变,而大部分锁相同步方式是2阶及以下的系统,如果需要对斜坡输入的频率变化进行零误差的稳态追踪,需要2阶以上的锁相同步系统。3型PLL的特征是在其控制环路中加入三阶积分器,其可以实现准确追踪斜坡输入的频率信号^[37-38]。典型的3型PLL见图8。但这些3型PLL具有负增益裕度的特点,在低环路增益下有不稳定的风险。因此,在3型PLL中使用幅值归一化策略非常重要。

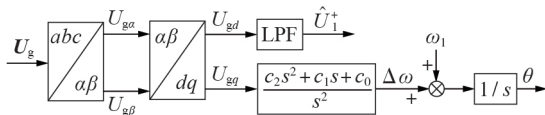


图8 3型PLL结构图

Fig.8 Schematic diagram of type-3 PLL

从控制的角度来看,准2型锁相环QT2-PLL(Quasi-Type-2 PLL)也是3型控制系统,这意味着它们可以在零稳态相位误差的情况下跟踪频率^[39-40]。QT2-PLL与3型PLL的区别在于不受电压骤降的不稳定影响,因此并不强制在QT2-PLL中使用幅值归一化策略。典型的QT2-PLL的示意图如图9所示。

3.2 改进型FLL

与PLL不同的是,FLL是根据频率进行直接定向控制,并且其相位角是在环路外部进行计算得到的^[41]。在薄弱电网下,当相位突变时,瞬时条件下PLL估计的准确性和动态响应受相位角跳变的影响

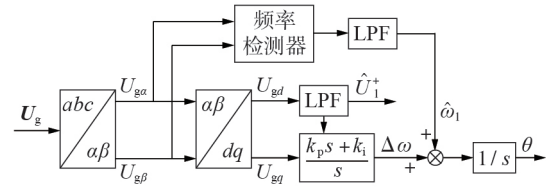


图9 QT2-PLL结构图

Fig.9 Schematic diagram of QT2-PLL

很大。然而如果使用FLL估计输入信号的频率,所得到的频率分量不会受到相位变化的干扰^[42]。因此与基于PLL的算法相比,当输入的相位角改变时,FLL的性能更为优越。并且FLL也具有更强的拓展性能,文献[43]提出了改进型的FLL以实现各种工况下的控制目标,其中单相DDSOGI-FLL结构图如图10所示,以提高动态响应与增强扰动抑制能力。

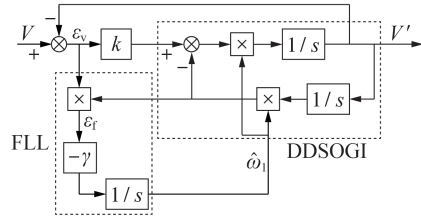


图10 DDSOGI-FLL结构图

Fig.10 Schematic diagram of DDSOGI-FLL

4 低短路比电网下改进型锁相同步方式

上述的锁相同步方式虽然提高了新能源并网系统在不平衡谐波电网以及频率相位突变时提取正序分量的能力,从而实现更精准的锁相同步,但大部分改进型锁相同步方式都是建立在SRF-PLL的基础上的。而传统的SRF-PLL会在PLL频段引入负阻性^[54],从而影响低短路比薄弱电网下的稳定裕度,产生谐振风险。因此许多文献提出了低短路比电网下改进型锁相同步方式。

4.1 基于GVM的锁相同步方式

文献[44-47]提出了一种GVM的锁相同步方式,利用电网电压信息进行锁相同步,从而去除了传统的SRF-PLL。基于GVM的逆变器输出电流控制结构图见图11,GVM方法由非线性GVM控制器、前馈及PI控制器和非线性阻尼组成。GVM方法的主

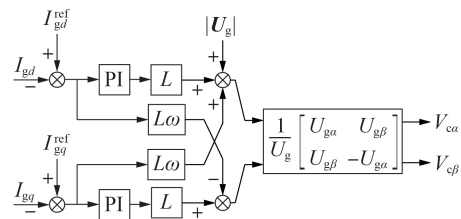


图11 基于GVM的逆变器输出电流控制结构图

Fig.11 Schematic diagram of inverter output current control based on GVM

要特点是能够使系统成为线性时不变系统,从而便于控制器参数设计^[44]。

GVM可大幅降低有功功率和无功功率的纹波,且对电网电压和线路阻抗有良好的鲁棒性。GVM不仅可以保证收敛速度和快速的动态响应能力,还可以减小SRF-PLL带来的失稳风险。文献[45]建立了基于GVM的逆变器状态空间模型,分析结果验证了其在低短路比薄弱电网下具有良好的稳定裕度。

但是现有文献没有从阻抗模型的角度解释为什么基于GVM的锁相同步方式可以提升基频的稳定裕度,并且当电流环参数变化后,基频相位裕度是否又会重新恶化,值得进一步研究。

4.2 基于虚拟坐标系的直接功率锁相同步方式

基于虚拟坐标系的直接功率锁相同步方式是在固定角速度的同步参考系中实现的,避免了传统SRF-PLL的计算过程^[48-53],如图12所示。文献[48]分析基于虚拟坐标系锁相同步方式的新能源并网设备在低短路比薄弱电网下的阻抗特性,由于去除了传统的定向环节,因此可以解决低短路比薄弱电网下传统SRF-PLL带来的一些稳定性问题。此外,文献[52]提出在虚拟坐标系上增加基于双频自适应矢量PI的直接谐振方法,避免了功率补偿项的相序分离和复杂计算,因此可以直接消除负序分量和谐波分量,从而将正弦电流注入电网。同时,文献[53]提出一种改进的频率估计方案,该定向控制方案可以在实际情况下实现对电网频率变化的自适应。

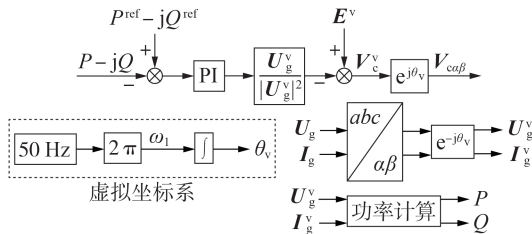


图12 基于虚拟坐标系的直接功率锁相同步方式结构图

Fig.12 Schematic diagram of direct-power phase-locked synchronization based on virtual reference frame

由于直接功率控制环带宽较大,因此容易影响高频段设备的阻抗性质,是否会在高频引入新的稳定性问题需进一步研究。

4.3 对称 PLL

当新能源设备具有不对称的参数或者结构时,在低短路比薄弱电网下都会出现频率耦合现象,即产生谐振时会同时出现2个频率相差100 Hz的谐振分量。传统的SRF-PLL由于只对 q 轴电压进行控制,因此是一个不对称的系统,其引入的频率耦合特性使新能源并网设备的阻抗模型变为了一个多输入多输出MIMO(Multiple-Input Multiple-Output)模型,增大了稳定性分析的复杂性^[54]。

文献[54-56]提出了一种对称PLL,如图13所示。通过同时对 d 轴和 q 轴电网电压信号进行调制,使系统成为一个单输入单输出SISO(Single-Input Single-Output)系统。文献[54]在对称PLL的基础上设计了一种阻抗重塑策略,在不影响参考信号追踪性能的同时,显著提高了薄弱电网下新能源发电设备的稳定裕度。

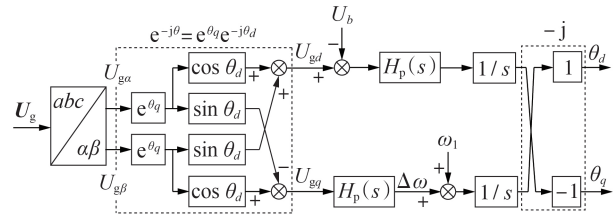


图13 对称PLL结构图

Fig.13 Schematic diagram of symmetrical PLL

当电网电压变化后,对称PLL由于存在 q 轴变化分量,会自适应地对工作点进行调整,现有文献并没有深入分析这一性质及其产生的影响。

5 结论

新能源设备需要通过锁相同步方式进行并网同步,当新能源设备接入薄弱电网时,常规的锁相同步方式不能适应于不对称、谐波以及低短路比的工作环境,这为锁相同步方式的结构优化和参数设计带来了挑战。本文对薄弱电网下改进型锁相同步方式进行了综述,以为后续的相关研究提供参考。

目前在不对称、谐波电网下,可以通过各种正负序分离和滤波方法,实现准确的锁相同步控制,但是对于低短路比薄弱电网的改进型锁相同步方式的研究仍然处于起步阶段。同时现有的低短路比薄弱电网改进型锁相同步方式的参数设计没有完善的理论依据,往往需要通过稳定性判据进行定性设计。现有的一些改进型锁相同步方式,如基于GVM的锁相同步方式和基于虚拟坐标系的直接功率锁相同步方式,并没有从理论上证明基频相位裕度提升的原因,也没有研究去除传统SRF-PLL后是否会引入其他频段的稳定性问题。未来的锁相同步方式研究重点还需要兼顾不平衡谐波、频率相位突变和低短路比多场景共存的薄弱电网。

参考文献:

- [1] BLAABJERG F, LISERRE M, MA K. Power electronics converters for wind turbine systems[J]. IEEE Transactions on Industry Applications, 2012, 48(2): 708-719.
- [2] CHUNG S K. Phase-locked loop for grid-connected three-phase power conversion systems[J]. IEE Proceedings-Electric Power Applications, 2000, 147(3): 213-219.
- [3] SONG Yipeng, BLAABJERG F. Analysis of middle frequency resonance in DFIG system considering phase locked loop[J]. IEEE Transactions on Power Electronics, 2018, 33(1): 343-356.

- [4] ROLIM L, COSTA D, AREDES M. Analysis and software implementation of a robust synchronizing PLL circuit based on the *pq* theory[J]. IEEE Transactions on Industrial Electronics, 2006, 53(6): 1919-1926.
- [5] KARIMI-GHARTEMANI M, IRAVANI M R. A method for synchronization of power electronic converters in polluted and variable-frequency environments[J]. IEEE Transactions on Power Systems, 2004, 19(3): 1263-1270.
- [6] SVENSSON J. Synchronisation methods for grid-connected voltage source converters[J]. IEE Proceedings-Generation, Transmission and Distribution, 2001, 148(3): 229-235.
- [7] 黄海宏, 魏阳超, 王海欣, 等. 特定次谐波滤波除锁相在有源电力滤波器中的应用[J]. 电力自动化设备, 2019, 39(12): 36-40.
HUANG Haihong, WEI Yangchao, WANG Haixin, et al. Application of specific harmonic filtering phase lock in APF[J]. Electric Power Automation Equipment, 2019, 39(12): 36-40.
- [8] SONG H S, NAM K. Instantaneous phase-angle estimation algorithm under unbalanced voltage-sag conditions[J]. IEE Proceedings-Generation, Transmission and Distribution, 2000, 147(6): 409-415.
- [9] GOLESTAN S, GUERRERO J M, VASQUEZ J C. Three-phase PLLs: a review of recent advances[J]. IEEE Transactions on Power Electronics, 2017, 32(3): 1894-1907.
- [10] POLINDER H, FERREIRA J A, JENSEN B B, et al. Trends in wind turbine generator systems[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2013, 1(3): 174-185.
- [11] BATISTA Y N, DE SOUZA H E P, NEVES F A S, et al. Variable-Structure Generalized Delayed Signal Cancellation PLL (VS-GDSC-PLL) to improve convergence time[J]. IEEE Transactions on Industrial Electronics, 2015, 62(11): 7146-7150.
- [12] NASCIMENTO P S B, DE SOUZA H E P, NEVES F A S, et al. FPGA implementation of the generalized delayed signal: cancelation phase locked loop method for detecting harmonic sequence components in three-phase signals[J]. IEEE Transactions on Industrial Electronics, 2013, 60(2): 645-658.
- [13] SVENSSON J, BONGIORNO M, SANNINO A. Practical implementation of delayed signal cancellation method for phase-sequence separation[J]. IEEE Transactions on Power Delivery, 2007, 22(1): 18-26.
- [14] BONGIORNO M, SVENSSON J, SANNINO A. Effect of sampling frequency and harmonics on delay-based phase-sequence estimation method[J]. IEEE Transactions on Power Delivery, 2008, 23(3): 1664-1672.
- [15] WANG Yifei, LI Yunwei. Analysis and digital implementation of cascaded delayed-signal-cancellation PLL[J]. IEEE Transactions on Power Electronics, 2011, 26(4): 1067-1080.
- [16] GOLESTAN S, FREJEDO F D, VIDAL A, et al. An efficient implementation of generalized delayed signal cancellation PLL[J]. IEEE Transactions on Power Electronics, 2016, 31(2): 1085-1094.
- [17] GOLESTAN S, MONFARED M, FREJEDO F D. Design-oriented study of advanced synchronous reference frame phase-locked loops[J]. IEEE Transactions on Power Electronics, 2013, 28(2): 765-778.
- [18] GOLESTAN S, MONFARED M, FREJEDO F D, et al. Performance improvement of a prefiltered synchronous-reference-frame PLL by using a PID-type loop filter[J]. IEEE Transactions on Industrial Electronics, 2014, 61(7): 3469-3479.
- [19] BACON V, OLIVEIRA DA SILVA S A. Performance improvement of a three-phase phase-locked-loop algorithm under utility voltage disturbances using non-autonomous adaptive filters[J]. IET Power Electronics, 2015, 8(11): 2237-2250.
- [20] YAN Qingzeng, ZHAO Rende, YUAN Xibo, et al. A DSOGI-FLL-based dead-time elimination PWM for three-phase power converters[J]. IEEE Transactions on Power Electronics, 2019, 34(3): 2805-2818.
- [21] PRIETO-ARAUJO E, JUNYENT-FERRÉ A, CLARIANA-COLET G, et al. Control of modular multilevel converters under singular unbalanced voltage conditions with equal positive and negative sequence components[J]. IEEE Transactions on Power Systems, 2017, 32(3): 2131-2141.
- [22] LU Daorong, ZHU Jianxin, WANG Jiangfeng, et al. A simple zero-sequence-voltage-based cluster voltage balancing control and the negative sequence current compensation region identification for star-connected cascaded H-bridge STATCOM[J]. IEEE Transactions on Power Electronics, 2018, 33(10): 8376-8387.
- [23] GUO Xiaoqiang, WU Weiyang, CHEN Zhe. Multiple-complex coefficient-filter-based phase-locked loop and synchronization technique for three-phase grid-interfaced converters in distributed utility networks[J]. IEEE Transactions on Industrial Electronics, 2011, 58(4): 1194-1204.
- [24] LI Weiwei, RUAN Xinbo, BAO Chenlei, et al. Grid synchronization systems of three-phase grid-connected power converters: a complex-vector-filter perspective[J]. IEEE Transactions on Industrial Electronics, 2014, 61(4): 1855-1870.
- [25] DU Xiong, LIU Yandong, WANG Guoning, et al. Three-phase grid voltage synchronization using sinusoidal amplitude integrator in synchronous reference frame[C]//Energy Conversion Congress and Exposition. Pittsburgh, Pennsylvania, USA: IEEE, 2014: 4925-4931.
- [26] PARK Y, SUL S K, KIM W C, et al. Phase-locked loop based on an observer for grid synchronization[J]. IEEE Transactions on Industry Applications, 2014, 50(2): 1256-1265.
- [27] GOLESTAN S, RAMEZANI M, GUERRERO J M, et al. Moving average filter based phase-locked loops: performance analysis and design guidelines[J]. IEEE Transactions on Power Electronics, 2014, 29(6): 2750-2763.
- [28] ROBLES E, CEBALLOS S, POUL J, et al. Variable-frequency grid-sequence detector based on a quasi-ideal low-pass filter stage and a phase-locked loop[J]. IEEE Transactions on Power Electronics, 2010, 25(10): 2552-2563.
- [29] FREJEDO F D, DOVAL-GANDOY J, LOPEZ O, et al. Tuning of phase-locked loops for power converters under distorted utility conditions[J]. IEEE Transactions on Industry Applications, 2009, 45(6): 2039-2047.
- [30] 罗丹, 温和, 唐璐. 电网动态频率测量的移频迭代滤波方法及应用研究[J]. 电力自动化设备, 2019, 39(5): 151-156.
LUO Dan, WEN He, TANG Lu, et al. Research on frequency-shifting iterative filtering method for dynamic frequency measurement of power system and its application[J]. Electric Power Automation Equipment, 2019, 39(5): 151-156.
- [31] KARIMI-GHARTEMANI M, KHAJEHODDIN S, JAIN P, et al. Derivation and design of in-loop filters in phase-locked loop systems[J]. IEEE Transactions on Instrumentation and Measurement, 2012, 61(4): 930-940.
- [32] GONZALEZ-ESPIN F, FIGUERES E, GARCERA G. An adaptive synchronous-reference-frame phase-locked loop for power quality improvement in a polluted utility grid[J]. IEEE

- Transactions on Industrial Electronics, 2012, 59(6): 2718-2731.
- [33] GONZALEZ-ESPIN F, GARCERA G, PATRAO I, et al. An adaptive control system for three-phase photovoltaic inverters working in a polluted and variable frequency electric grid [J]. IEEE Transactions on Power Electronics, 2012, 27(10): 4248-4261.
- [34] 万书亭, 张雄, 庞彬, 等. 自适应陷波理论及其在轴承故障诊断中的应用[J]. 电力自动化设备, 2018, 38(9): 141-147.
WANG Shuting, ZHANG Xiong, PANG Bin, et al. Application of adaptive trap theory in bearing fault diagnosis [J]. Electric Power Automation Equipment, 2018, 38(9): 141-147.
- [35] EREN S, KARIMI-GHARTEMANI M, BAKHSHAI A. Enhancing the three-phase synchronous reference frame PLL to remove unbalance and harmonic errors [C] // Annual Conference of IEEE Industrial Electronics. Porto, Portugal: IEEE, 2009: 437-441.
- [36] FREIDEDO F D, YEPES A G, LOPEZ Ó, et al. An optimized implementation of phase locked loops for grid applications [J]. IEEE Transactions on Instrumentation and Measurement, 2011, 60(9): 3110-3119.
- [37] GOLESTAN S, RAMEZANI M, GUERRERO J M. An analysis of the PLLs with secondary control path [J]. IEEE Transactions on Industrial Electronics, 2014, 61(9): 4824-4828.
- [38] GOLESTAN S, MONFARED M, FREIJEDO F D, et al. Advantages and challenges of a type-3 PLL [J]. IEEE Transactions on Power Electronics, 2013, 28(11): 4985-4997.
- [39] GENG Hua, SUN Jianbo, XIAO Shuai, et al. Modeling and implementation of an all digital phase-locked-loop for grid-voltage phase detection [J]. IEEE Transactions on Industrial Informatics, 2013, 9(2): 772-780.
- [40] LICCARDO G, MARINO P, RAIMONDO G. Robust and fast three-phase PLL tracking system [J]. IEEE Transactions on Industrial Electronics, 2011, 58(1): 221-231.
- [41] MATAS J, MARTIN H, DE LA HOZ J, et al. A new THD measurement method with small computational burden using a SOGI-FLL grid monitoring system [J]. IEEE Transactions on Power Electronics, 2020, 35(6): 5797-5811.
- [42] GOLESTAN S, GUERRERO J M, VASQUEZ J C, et al. Modeling, tuning, and performance comparison of second-order-generalized-integrator-based FLLs [J]. IEEE Transactions on Power Electronics, 2018, 33(12): 10229-10239.
- [43] ZHAO Rende, XIN Zhen, LOH P C, et al. A novel flux estimator based on multiple second-order generalized integrators and frequency-locked loop for induction motor drives [J]. IEEE Transactions on Power Electronics, 2017, 32(8): 6286-6296.
- [44] GUI Yonghao, LI Mingshen, LU Jinghang, et al. A voltage modulated DPC approach for three-phase PWM rectifier [J]. IEEE Transactions on Industrial Electronics, 2018, 65(10): 7612-7619.
- [45] GUI Yonghao, WANG Xiongfei, WU Heng, et al. Voltage-modulated direct power control for a weak grid-connected voltage source inverters [J]. IEEE Transactions on Power Electronics, 2019, 34(11): 11383-11395.
- [46] GUI Yonghao, WANG Xiongfei, BLAABJERG F. Vector current control derived from direct power control for grid-connected inverters [J]. IEEE Transactions on Power Electronics, 2019, 34(9): 9224-9235.
- [47] GUI Yonghao, KIM C, CHUNG C C, et al. Improved direct power control for grid-connected voltage source converters [J]. IEEE Transactions on Industrial Electronics, 2018, 65(10): 8041-8051.
- [48] 年珩, 胡彬, 陈亮, 等. 无锁相环直接功率控制双馈感应发电系统阻抗建模和稳定性分析 [J]. 中国电机工程学报, 2020, 40(3): 951-962.
NIAN Heng, HU Bin, CHEN Liang, et al. Impedance modeling and stability analysis of direct power controlled doubly fed induction generator system without phase-locked loop [J]. Proceedings of the CSEE, 2020, 40(3): 951-962.
- [49] HU Bin, NIAN Heng, CHEN Liang, et al. Impedance modeling and stability analysis of DFIG system based on direct power control without PLL [C] // International Conference on Electrical Machines and Systems. Harbin, China: IEEE, 2019: 1-6.
- [50] NIAN Heng, CHENG Peng, ZHU Ziqiang. Coordinated direct power control of DFIG system without phase-locked loop under unbalanced grid voltage conditions [J]. IEEE Transactions on Power Electronics, 2016, 31(4): 2905-2918.
- [51] CHENG Peng, NIAN Heng, WU Chao, et al. Direct stator current vector control strategy of DFIG without phase-locked loop during network unbalance [J]. IEEE Transactions on Power Electronics, 2017, 32(1): 284-297.
- [52] LI Longqi, NIAN Heng, DING L, et al. Direct power control of DFIG system without phase-locked loop under unbalanced and harmonically distorted voltage [J]. IEEE Transactions on Energy Conversion, 2018, 33(1): 395-405.
- [53] NIAN Heng, LI Longqi. Direct power control of doubly fed induction generator without phase-locked loop under harmonically distorted voltage conditions [J]. IEEE Transactions on Power Electronics, 2018, 33(7): 5836-5846.
- [54] NIAN Heng, HU Bin, WU Chao, et al. Analysis and reshaping on impedance characteristic of DFIG system based on symmetrical PLL [J/OL]. IEEE Transactions on Power Electronics. (2020-03-31)[2020-07-16]. <https://ieeexplore.ieee.org/document/9051649>. DOI: 10.1109/TPEL.2020.2982946.
- [55] YANG Dongsheng, WANG Xiongfei, LIU Fangcheng, et al. Symmetrical PLL for SISO impedance modeling and enhanced stability in weak grids [J]. IEEE Transactions on Power Electronics, 2020, 35(2): 1473-1483.
- [56] WU Chao, HU Bin, CHENG Peng, et al. Eliminating frequency coupling of DFIG system using a complex vector PLL [C] // Applied Power Electronics Conference and Exposition. New Orleans, LA, USA: IEEE, 2020: 3262-3266.

作者简介:



胡彬

胡彬(1996—),男,浙江温州人,博士研究生,主要研究方向为新能源发电锁相同步控制技术及系统建模与稳定性分析(E-mail: 11810031@zju.edu.cn);

吴超(1992—),男,湖北黄冈人,博士后,主要研究方向为风力发电直流并网技术、电力电子化电力系统的可靠性与稳定性分析(E-mail: superwu@zju.edu.cn);

年珩(1978—),男,安徽合肥人,教授,博士,通信作者,主要研究方向为新能源技术、交直流混合供电等(E-mail: nianheng@zju.edu.cn);

孙丹(1975—),女,辽宁海城人,教授,博士,主要研究方向为先进电机驱动和风力发电系统控制(E-mail: sundan@zju.edu.cn)。

(编辑 李玮)

(下转第41页 continued on page 41)

Electronics, 2017, 64(4): 2671-2682.

- [18] GOLESTAN S, GUERRERO J M, VIDAL A, et al. PLL with MAF-based prefiltering stage: small-signal modeling and performance enhancement[J]. IEEE Transactions on Power Electronics, 2016, 31(6): 4013-4019.

作者简介:

马茜(1975—),女,湖南株洲人,副教授,博士,主要研



马茜

究方向为大功率电力电子技术以及电能质量管理技术等(E-mail: maqianb08@163.com);

汪玉婷(1995—),女,安徽芜湖人,硕士研究生,主要研究方向为新能源并网发电技术(E-mail: 2452302812@qq.com)。

(编辑 李莉)

Three-phase enhanced PLL based on QT1 structure

MA Qian, WANG Yuting

(College of Automation and Electronic Information, Xiangtan University, Xiangtan 411100, China)

Abstract: In order to achieve fast and accurate grid synchronization, a new QT1-3P-EPLL (Quasi Type 1 structure based Three-Phase Enhanced Phase Locked Loop) is proposed. The QT1 structure composed of the CDSC (Cascaded Delay Signal Cancellation) filter and the Type 1 structure is used in the frequency loop, which can effectively improve the dynamic response speed and stability of the system compared with the existing CDSC-3P-EPLL, and eliminate the influence of grid voltage interference. The simulative results show that the QT1-3P-EPLL can track the frequency and amplitude of the grid voltage quickly and accurately when the grid voltage is disturbed. Finally, the experimental test is carried out, and the results prove the effectiveness of the proposed QT1-3P-EPLL.

Key words: non-ideal grid; cascade delay signal cancellation filter; QT1 structure; three-phase enhanced phase locked loop; synchronization

(上接第34页 continued from page 34)

Overview of phase-locked synchronization methods of renewable energy equipment in weak and distorted grid

HU Bin, WU Chao, NIAN Heng, SUN Dan, YANG Jun, LI Meng

(College of Electrical Engineering, Zhejiang University, Hangzhou 310027, China)

Abstract: Wind power and photovoltaic have been widely employed, in order to achieve the stable grid-connected operation and precise power control of renewable energy equipment, it is necessary to add phase-locked synchronization link to obtain accurate grid phase angle information. When renewable energy equipment is connected to a weak and distorted power grid, conventional phase-locked synchronization methods often fail to achieve ideal phase-locked synchronization effect. For this reason, firstly the structure and modeling of conventional phase-locked synchronization methods are described. Then, when the renewable energy equipment is connected to a weak and distorted power grid, the conventional phase-locked synchronization methods cannot adapt the operating environment of unbalance, harmonics, sudden changes in frequency or phase, and low short circuit ratio, so it is necessary to optimize the design of the conventional phase-locked synchronization structure, and analyze the improved phase-locked synchronization method under the above operating environment respectively. Finally, the development direction of the improved phase-locked synchronization methods in the weak and distorted grid is pointed out, such as the parameter design method under low short circuit ratio power grid and optimization of operating performance in weak and distorted grid under multiple scenarios, which provides a reference for subsequent related research.

Key words: renewable energy equipment; weak and distorted grid; phase locked loops; grid-connected synchronization; power quality