基于图形处理器加速的电网全网拓扑分析算法

郑逸凡1,周 赣1,傅 萌1,王子恒2,冯燕钧1

(1. 东南大学 电气工程学院,江苏 南京 210096;2. 中国电力科学研究院有限公司,江苏 南京 210003)

摘要:随着电网规模的扩大以及电力系统互联水平的提高,电网分析计算的计算量显著上升。图形处理器 (GPU)等并行计算设备能够提高大电网分析的计算效率,但电网分析计算中的串行电网拓扑分析已经成为 影响并行算法计算效率的重要因素,亟待得到加速。作为电网拓扑分析加速问题的难点,全网拓扑分析可采 用并行算法进行加速。为此,提出了一种基于GPU加速的电网全网拓扑分析算法:将电力系统网架模型抽象 为利于并行解耦调用的压缩数组形式;以前驱数组法为基本思想,设计了优化并行的厂站拓扑分析方法,以 从电网特性中挖掘厂站间及节点间的并行性;以此为核心,提出了基于GPU加速的电网全网拓扑分析算法。 算例的测试结果表明,相比传统串行算法、多核中央处理器并行算法,所提基于GPU加速的电网全网拓扑分 析算法运用于规模较大的电网时能分别取得7.242倍、2.148倍的加速比,显著加快了大电网全网拓扑分析的 速度,进而提高了各类电网分析计算的整体效率,具有潜在的工程应用价值。

DOI:10.16081/j.epae.202202027

0 引言

电网拓扑分析是根据开关元件的状态,归并电 网中用于分析计算的拓扑节点(计算节点),并识别 相互孤立的电气岛的分析计算方法,是开展稳态分 析、状态估计、安全分析等电网分析计算的基础^[1-2], 可抽象为一张给定图*G*=(*V*,*E*)(*V*为节点集,*E*为支 路集)的多次连通性分析问题。目前,随着电网规模 的扩大以及电力系统互联水平的提高,电网拓扑 分析的计算量显著上升,对国调某时刻断面采用传 统的串行算法进行电网拓扑分析,耗时已经达到 1.27 s^[2]。此外,后续电网分析计算整体计算量的增 加,也对拓扑分析的实时性提出了更高的要求。

近年来,有关电网拓扑分析加速的研究主要集中在局部拓扑修正^[3]方面,但局部修正在长期运行中,尤其是多次执行之后,会导致置信度低和优化排序被破坏等问题^[4]。此外,在实际的运行过程中,电网分析计算软件需要定期重新进行全网拓扑分析,以排除局部拓扑修正失效的可能。因此,只有改进全网拓扑分析,才能从根本上加快电网拓扑分析的速度。然而,对全网拓扑分析的加速技术(如扩充邻接节点^[5]、追踪技术^[6]、面向对象技术^[7])的研究受制于直接搜索法的时间复杂度*O*(*n*+*m*)(*n* 为节点数量,*m* 为支路数量)瓶颈,只能通过减少相对不关心的环节来进行加速。引入分布式计算和并行计算有

收稿日期:2021-08-09;修回日期:2021-12-26 在线出版日期:2022-02-28 基金项目:国家自然科学基金资助项目(51877038) Project supported by the National Natural Science Foundation of China(51877038) 助于绕过瓶颈,提高电网拓扑分析计算过程的效率^[5]。文献[2]对图进行划分后,尝试采用共享存储 并行编程 OpenMP(Open Multi-Processing)对划分的 子图进行并行广度优先搜索,利用厂站间的并行性 取得了一定的加速效果,但算法并未利用厂站内的 并行性。事实上,文献[2]中方案的加速比在线程数 量增加至12个后便已达到饱和,限制其性能的原因 是内存交互的时间成本,若进一步挖掘厂站内的并 行性,更多的内存交互可能反而导致加速比下降。

近年来,图形处理器 GPU(Graphics Processing Unit)作为一种具有高内存带宽和强浮点计算能力 的新型并行处理器,逐渐被应用于大规模电力系统 分析的加速计算中,在潮流计算^[8]、状态估计^[9]、静 态安全分析^[10]、电磁暂态仿真^[11]、用电负荷预测^[12] 等应用场合已经有显著的加速表现,使单一模块的 计算耗时降低到 60 ms 以下^[8-12]。显然,配套高效 GPU并行拓扑分析算法的缺失,已经成为限制上述 并行加速计算应用的主要障碍。因此,基于以下 2 点原因,有条件也有必要探索基于 GPU 的全网拓扑 分析算法:①随着网络规模的增大,传统中央处理器 CPU(Central Processing Unit)算法不能满足实时性 要求,常规加速方法的效果有限,而 GPU 具有高加 速潜能;②GPU 全网拓扑分析能够与已完成的 GPU 电网分析加速算法形成闭环,放大其加速效果。

目前,GPU领域对拓扑分析问题的研究主要关注理论层面的通用图论算法,鲜有涉及面向电网特征的拓扑分析算法。文献[13]提出了著名的前驱数组法(也称平方法),采用前驱数组代替序列在广度优先搜索算法中的作用,实现了广度优先搜索算法的并行化加速;文献[14]进行混合方向优化,解决

了前驱数组法在首端和末端并行度不足的问题;文 献[15]提出了一种细粒度拓扑分析方法,使GPU 并行算法的时间复杂度也能渐近达到O(n+m)。上 述并行图论算法对加速电网拓扑分析具有参考价 值,但电网拓扑除了具有图的普遍性质外,还具有来 源于物理规律和电网建设要求的特征,若将上述图 论算法直接应用于电网拓扑分析,则无法充分挖掘 电网拓扑分析问题中的并行性。例如,电网拓扑分 析的厂站间存在并列关系,节点间的并行性集中分 布在母线节点上。以厂站为单元划分电网,并设计 细粒度访问方案挖掘母线节点的并行性,便可在 GPU通用方法的基础上,实现针对电网的进一步加 速。因此,本文主要进行了如下工作。

1)提出一种基于电网自然划分和细粒度线程控制的并行厂站拓扑分析方法。首先,在图划分法的基础上,以厂站间输电线路为划分割集,将各厂站拓扑解耦,省略了边界协调步骤,实现了GPU算法对厂站间并行性的挖掘;然后,在GPU算法过程中,利用厂站内计算负载主要分布在母线节点的特性,设计了GPU线程资源在单个厂站拓扑分析中的成组分配方式,优化了GPU算法对厂站内并行性的挖掘。

2)提出一种分厂站压缩存储电网结构模型。该 模型以公共信息模型CIM(Common Information Model)为基础,应用"压缩-索引"技术优化了上述并行 厂站拓扑分析方法的矢量化访存模式。

3)以并行厂站拓扑分析方法为核心,提出了一种基于GPU加速的大规模电网全网拓扑分析算法。

以华东电网某时刻断面为算例进行测试,分析 结果表明,本文所提算法适用于不同规模的电网,采 用本文算法分析含34110个拓扑节点系统的全流程 计算用时为42.246 ms,其加速比分别为串行直接搜 索法、8线程多线程算法的7.242倍、2.148倍。

1 电网拓扑分析问题的建模

1.1 电网拓扑图模型

IEC61970 定义了能量管理系统 EMS (Energy Management System)的应用程序接口,CIM 作为该标准的重要组成部分,以面向对象的方式定义了信息交换的语义。CIM 规定拓扑包,其中电网的具体信息被抽象为无向图形式,电网中每个实际元件的电气连接点被称为连接节点或物理节点,通过开关与刀闸相连的物理节点集合被称为拓扑节点。通过输电线路、变压器等构成电气联系的设备相连的拓扑节点集合被称为电气岛^[16]。由 CIM 抽象得到的电网无向图 G 的模型可以表示为式(1)—(4)所示常见的节点-支路模型,包含节点集 V 和支路集 E 的无向图折指构见附录A 图 A1。

$$G = (V, E) \tag{1}$$

$$V = \{ V_i | i = 1, 2, \dots, n \}$$
(2)

$$E = \left\{ E_{j} | j = 1, 2, \cdots, m \right\}$$
(3)

 $E_{j}=(x_{j}, y_{j}) j=1, 2, \dots, m; x_{j}, y_{j}=1, 2, \dots, n; x_{j}\neq y_{j}$ (4) 式中: V_{i} 为第i个节点; E_{j} 为第j条支路; x_{j}, y_{j} 为第j条支路的两端节点编号。

式(1)—(4)表明,在节点-支路模型中,支路集 包含的节点为节点集的真子集,故在实际操作中,通 常对节点-支路模型进行进一步简化,将全部支路包 含的连接信息以独立邻接表A的形式保存到每个物 理节点对象中^[17],得到如下节点-邻接表形式:

$$A_i = \bigcup E_i, \ x_i = i \ \text{if } y_i = i, \ E_i \subseteq E$$
(5)

$$G = (V, A_1, A_2, \cdots, A_n) \tag{6}$$

式中:A_i为第i个节点的邻接表。

1.2 电网拓扑分析方法

电网拓扑分析的总体流程如图1所示,主要包括厂站拓扑分析和网络拓扑分析2个部分。厂站拓扑分析是在每个厂站内,沿着无向图的连接边进行搜索,将全部物理节点归并到拓扑节点下,并进行双向标识的过程。网络拓扑分析是在全网范围内,沿着无向图的连接边进行搜索,将全部拓扑节点归并到电气岛下,进行双向标识并判别和计算主岛信息的过程。除此之外,电网拓扑分析还包括数据准备和结果出口步骤。厂站拓扑分析和网络拓扑分析是电网拓扑分析的主要可加速部分,也是本文研究工作的重点对象,其余部分的执行顺序影响结果的正确性和编号的稳定性,依赖CPU单线程串行执行。



图1 电网拓扑分析的总体流程

Fig.1 Overall process of power grid topology analysis

广度优先搜索算法是厂站拓扑分析和网络拓扑 分析的基础算法之一^[8],其在效率上比深度优先搜 索算法更适用于电网^[7]。广度优先搜索算法的核心

184

是维持一个在访问过程中逐步生成和排空的序列 Q。以厂站拓扑分析为例,依次访问Q中的物理节 点,并将被访问物理节点的邻接物理节点添加到序 列的最后,直到Q被清空,则完成了一个拓扑节点的 分析。此时继续在电网中寻找下一个未被访问过的 物理节点:如果存在该物理节点,则以其为起点,开 始另一个拓扑节点的划分;如果不存在该物理节点, 则结束厂站拓扑分析。广度优先搜索算法在网络拓 扑分析中的应用方式与上述过程类似。

2 电网拓扑分析的并行化

2.1 电网拓扑压缩存储模型

以节点-邻接表形式存储的电网无向图的邻接 表是分散保存在内存中的,GPU无法对其进行有效 读取。基于文献[18]中"压缩-索引"的思想,即使 GPU各线程访问时能够分别矢量化访问而不发生读 写冲突,将这些邻接表按节点编号顺序首尾相连,生 成一个索引表用于记录各节点邻接表的起止位置。

将以节点-邻接表形式存储的电网无向图的各 邻接表首尾相连,并保存其起始位置,使电网无向图 G被抽象为节点集V、压缩邻接数组A_{est}及其索引数 $组<math>I_{A_e}$,如式(7)所示。

$$G = (V, A_{csr}, I_{A_{csr}}) \tag{7}$$

电力系统各厂站之间存在天然的并行关系,为 了挖掘厂站间的并行性,采用类似的方式将电网中 每个厂站的节点表*S_k*(*k*=1,2,...,*l*;*l*为电网中厂站 的数量)连缀成压缩厂站节点表*S_{est}*,并为其编制索 引数组*I_{ses}*,使式(8)所示分散保存厂站信息的电网 无向图*G*转换为式(9)所示的压缩数组形式。上述 电网无向图的转换过程见附录A图A2。

$$G = (S_1, S_2, \cdots, S_l, A_{csr}, I_{A_{csr}})$$
(8)

$$G = (S_{csr}, I_{S_{csr}}, A_{csr}, I_{A_{osr}})$$
(9)

2.2 并行广度优先搜索算法

为了保持广度优先搜索算法的分层性和结果唯一性,广度优先搜索算法并行加速的关键为解决并行计算语境下序列Q的建立和维护问题。以前驱数组法^[13]为基础的并行广度优先搜索算法采用不断更新的数组F代替串行算法中的序列Q。以厂站拓扑分析为例,F的长度等于电网中的物理节点总数,数组元素与物理节点一一对应,元素值为0时表示该物理节点在下层拓扑分析中不需要被访问,元素值为1时表示该物理节点在下层拓扑分析中启动,且归属于当前拓扑节点。将数组F中启动物理节点的邻接点对应元素值置为1,相当于在串行算法中将邻接点压入序列Q,直至数组F中所有元素值均为0,则完成当前拓扑节点的分析。

并行广度优先搜索算法挖掘了位于同层的物理

节点之间的并行性。虽然线程间可能出现竞争和拥 塞现象,但可以被证明是良性的^[19]。文献[13-15]表 明,基于前驱数组法的并行广度优先搜索算法在社 交网络拓扑分析和路网拓扑分析中表现良好。但电 网拓扑分析问题具有特殊性,除了同层物理节点间 存在并行关系之外,还存在如下并行性可被挖掘。 ①电网中厂站之间的并行性。在解决线程恶性竞争 问题且不影响算法结果唯一性的前提下,各厂站可 并行开展拓扑节点划分。②电网中各节点的邻接点 之间的并行性。电网中少数物理节点(一般为母线 节点)具有大量的邻接点,若调整计算资源,使线程 分配方案适应不均匀的计算负载,则能够快速获得 并行性。

2.3 改进并行厂站拓扑分析算法

2.3.1 基于厂站划分的线程竞争规避

为了挖掘2.2节所述并行性①,在厂站拓扑分析 中,考虑对电网中的各厂站同时进行拓扑节点划分, 但由于并行算法中线程是并发且无序的,直接假设 多个起点并划分不同的拓扑节点,将导致恶性线程 竞争,使拓扑分析结果严重错误。

解决不规则图并行结果正确性问题的常用方法 是使用原子操作。原子操作通过锁定线程的访问权 限,以保证并行拓扑分析算法的正确性。然而,原子 操作的效率一般是比较低的,且当并行度较高,同时 访问某一内存地址的线程较多时,原子操作将引发 严重的拥塞问题。文献[19]进一步提出了2种规避 原子操作的方法:一种为解耦法,适用于计算任务间 互相不依赖的算法;另一种为代数法,适用于线程工 作在同一张数据表、计算任务相互依赖的算法。但 多个起点的并行广度优先搜索算法是一种混合算 法。一方面,前驱数组的每一位与一个线程唯一对 应,前驱数组自身是解耦的;另一方面,对于多个起 点所激活的不同线程群,读取邻接表数据和写入结 果均在同一内存空间内进行,是相互依赖的。

为了在多起点并行广度优先搜索算法中规避原 子操作的使用,本文利用电网接线特性,预先对输入 的电网进行自然划分,具体步骤如下:

1)省略邻接数组中的输电线路信息,将电网划 分为以厂站为单位的子网(这种划分对于GPU而言 是不可知的);

2)省略邻接数组中的变压器信息,将厂站内的 子网划分为不同的电压等级;

3)并行开展厂站拓扑分析;

4)记录每个厂站划分拓扑节点的总数,将其作 为每个厂站的偏移量;

5)计算各拓扑节点考虑偏移量后的节点编号, 得到唯一的厂站拓扑分析结果。

电网无向图的自然划分示意图如图2所示,由

于输电线路和变压器被省略,不同厂站间的拓扑节 点划分是解耦的,并行算法不再需要在全网范围内 保持同步。在每个厂站任选一个起点独立进行拓扑 节点划分,即使没有外部信息输入或线程之间的信 息交互,也不会发生恶性线程竞争,保持了结果的唯 一性。

186



Fig.2 Natural division diagram of power grid's undirected graph

2.3.2 基于细粒度线程控制的计算负载均衡

采用前驱数组法进行厂站拓扑分析,若遵循数 组元素、线程、物理节点相对应的线程分配原则,则 会导致在电网厂站拓扑分析中少数线程的计算负载 过大(一般是母线节点对应的线程),同层的电网末 端节点对应的线程访问1~2个物理节点之后就陷入 等待,造成了计算资源的浪费。因此,为了挖掘2.2 节所述并行性②,本文依据GPU的计算通用设备架 构 CUDA(Compute Unified Device Architecture)特 点,对线程进行重分配。

CUDA引用了单指令多线程 SIMT(Single Instruction Multiple Threads)的并行模式对线程进行执 行和管理。CUDA中的GPU包含大量的基础单元, 这些单元被称为核(core),多个核集成在一起被称 为多流处理器 SM(Streaming Multiprocessors),每台 SM 能在物理上同时处理的线程数量等于核数量。 在物理上能同时被处理的线程被组织为线程束 (warp),在逻辑上并行的多个线程被组织为线程块 (block),大量线程块被组织为网格(grid)^[20]。在通 常情况下,1个网格可以容纳 65 535 个线程块,1个 线程块可以支持的逻辑上并行的最大线程数量为 512个,1个线程束可支持的物理上同时执行的线程 数量为 32个。

以华东电网为例,根据2.3.1节进行厂站划分后,厂站内物理节点数量的分布结果如表1所示。可见,厂站包含的物理节点数量远小于GPU中每个线程块支持的最大线程数量,支持为每个物理节点的计算负载分配更多的块内线程资源。在本文所用

算例中,每个厂站平均包含29.75个物理节点。

Table 1 Number distribution of physical nodes

| in a | power | grid's | substations |
|------|-------|--------|-------------|
|------|-------|--------|-------------|

| 物理节点个数 | 频数 | 物理节点个数 | 频数 |
|--------|------|---------|-----|
| 0~15 | 2906 | 64~127 | 970 |
| 16~31 | 1732 | 128~255 | 11 |
| 32~63 | 1907 | ≥256 | 1 |

一般而言,选取 GPU 内部运行参数为 2*(x 为任 意非负整数)有利于提高并行算法的整体性能,设定 如下参数:

threadPerNode =
$$4$$
 (10)

blockDimNode=128 (11)

即,每个线程块包含128个线程,以4个线程为1组, 可分为32个线程组,每个线程组对应厂站中的1个 物理节点。电网中的每个厂站有128个线程分担其 计算任务,厂站中的每个物理节点有4个线程分担 其计算任务。

改进前驱数组法计算负载分配示意图见附录A 图 A3。前驱数组法的计算任务主要集中在线程1— 4,导致下层线程5—12延迟启动。若将节点1—4 的计算任务分配给其对应线程组的线程1—16,则 各线程来自上层的等待耗时显著降低,本层的计算 负载也得到了均衡。此外,随着搜索层数的加深,每 层计算任务均衡分配的范围变大,增加了计算过程 中的并行度。

在厂站内对任意一个物理节点进行搜索的步骤 如下:

1)该物理节点的线程监测到物理节点对应的前 驱数组元素值被修改为1,启动相应的线程组;

2)线程组的线程0-3并行读取该物理节点的 压缩邻接数组的索引数组,形成该物理节点的邻 接表;

3)线程组的线程0修改该物理节点的前驱数组 元素值为0,读取该厂站当前拓扑节点的划分进度, 并将该节点划分进当前拓扑节点;

4)线程组的线程0-3依次遍历该物理节点的 4个邻接节点,扩展前驱数组;

5)线程组的线程0检查该物理节点是否有未被 访问的邻接节点,若有则返回步骤3),否则结束对 该物理节点的搜索。

3 算法实现

3.1 并行厂站拓扑分析

改进并行厂站拓扑分析算法包含线程竞争规避 和计算负载均衡,本文分两部分实现算法求解,其中 GPU部分为并行厂站拓扑分析核函数;CPU部分为 偏移计算模块,其功能为整理GPU分析结果,并赋 予各个拓扑节点唯一编号。算法伪代码见附录B算法1,该算法挖掘了以下并行性:

1)物理节点邻接表各元素之间的并行性;

2)同层物理节点之间的并行性;

3)电网各厂站之间的并行性。

3.2 并行网络拓扑分析

网络拓扑分析的基本原理与厂站拓扑分析一 致。此外,电网中的拓扑节点数量一般小于物理节 点数量,网络拓扑分析的计算量相较于厂站拓扑分 析较小,本文所用算例电网的计算规模见附录C 表C1。

网络拓扑分析涉及全网拓扑节点和厂站间的联系。全网拓扑节点总数大于线程块所能包含的线程数量,算法1不能为每个拓扑节点分配多个线程,因而不能挖掘拓扑节点邻接表各元素之间的并行性。 厂站之间相互联系,使得厂站不再并列,厂站之间的并行性消失。因此,无法使用算法1的改进算法,本 文采用前驱数组法进行网络拓扑分析,算法伪代码 见附录D算法2。算法2作为并行网络拓扑分析算 法,挖掘了广度优先搜索算法中同层拓扑节点之间 的并行性。显然,与算法1相比,算法2挖掘的并行 性不足,但随着电网规模的增大,理论上算法2可以 逐渐展现优势,实现网络拓扑分析的并行加速。

3.3 时间复杂度分析

根据上述算法的实现步骤可知,除了直接搜 索算法的基本时间复杂度O(n+m),算法的用时还 与综合并行度p负相关,即并行算法的时间复杂度 为O((n+m)/p)。p主要由硬件核心数决定,受物理 节点分布均匀程度、物理节点间支路密度、厂站数 量等因素影响。关于p的取值,显然各并行算法调 动核心数很少,使得 $p^2 \ll n+m$,且p>1,即 $p < \sqrt{n+m}$, 通过放缩,可以得到并行算法的时间复杂度为 $O(\sqrt{n+m}) \sim O(n+m)$ 。

进行电网拓扑分析时,划分拓扑节点和电气岛的功能操作同样耗时,因此估计串行直接搜索算法的实际时间复杂度为O((n+m)lg(n+m)),并行算法的实际时间复杂度也会受到类似的影响。对于算法1而言,由于物理节点分布相对均匀,物理节点间支路密度高,能够实现较为有效的并行加速;对于算法2而言,由于主岛的拓扑节点数量明显多于其余孤岛的拓扑节点数量,拓扑节点间支路密度低,p趋近于1,算法2对网络拓扑分析的加速有限。

4 算例分析

4.1 测试条件

为了验证算法1和算法2的实际运算性能,基于 算例对并行厂站拓扑分析和网络拓扑分析算法的优

劣进行辨析。选取华东电网不同工况下工作断面文 件作为算例进行电网拓扑分析,包括算例 case 1281、 case3472、case5208、case34110,不同算例包含的最 低电压等级不同,其中case34110包含的最低电压等 级为1kV。算例的基本参数信息见附录E表E1。算 例测试采用的软件环境为: Microsoft Visual Studio 2015(V140)和NVIDIA CUDA 10.0,运行在Linux凝 思4.2.32操作系统上。算例测试硬件环境如下:CPU 型号为Intel Core i9-9900K,运行主频为3.60 GHz, 内存为 32 GB; GPU 型号为 NVIDIA TITAN RTX。 为了验证本文所提 GPU 加速算法的正确性和计算 效率,选用智能电网调度控制系统(D5000)串行单 线程网络拓扑分析函数,并复现文献[2]所述并行多 线程图划分法作为验证算法。其中,智能电网调度 控制系统的版本为V3.0,配套商用数据库管理软件 为达梦6.0。

4.2 正确性测试

为了确保测试结果的正确性,将CPU并行图划 分法^[2](简称为CPU算法)和基于GPU加速的电网全 网拓扑分析算法(简称为GPU算法)与智能电网调 度控制系统V3.0串行单线程网络拓扑分析函数算 法(简称为D5000算法)进行对比,结果如表2所示。 由表可知,GPU算法和CPU算法的全网拓扑分析结 果与D5000算法的拓扑分析结果一致,与现行电网 调度控制系统中的串行网络拓扑分析算法等效,满 足后续电网分析计算的工程应用要求。

表2 不同算法的拓扑分析结果比较

 Table 2
 Comparison of topology analysis results among different algorithms

| | 主岛物理节点个数 | | | 主岛拓扑节点个数 | | |
|-----------|----------|--------|--------|----------|------|------|
| 算例 | D5000 | CPU | GPU | D5000 | CPU | GPU |
| | 算法 | 算法 | 算法 | 算法 | 算法 | 算法 |
| case1281 | 17 297 | 17 297 | 17 297 | 988 | 988 | 988 |
| case3472 | 45982 | 45982 | 45982 | 2690 | 2690 | 2690 |
| case5208 | 68973 | 68973 | 68973 | 4035 | 4035 | 4035 |
| case34110 | 118449 | 118449 | 118449 | 9384 | 9384 | 9384 |

4.3 效率测试

GPU算法、CPU算法、D5000算法的厂站拓扑分 析计算用时对比如表3所示,表中结果为3次计算用 时的平均值,且2种并行算法均已计及并行计算引 入的数据准备、数据传输和结果偏移量整理耗时。 由表可以看出:本文所提GPU算法的厂站拓扑分析 计算用时显著少于D5000算法,相比于CPU算法也 具有一定的优势,且算例规模越大,加速效果越明 显;对于规模较大的算例 case34110 而言,本文所提 GPU算法相比D5000算法的最大加速比可达24.884 倍。经计算可得,D5000 算法的时间复杂度为 $O((n+m)^{1.23}) ~ O((n+m)^{1.28}), CPU 算法的时间复杂$ 度为 $O((n+m)^{0.95}) \sim O((n+m)^{1.05})$, GPU算法的时间 复杂度为 $O((n+m)^{0.5}) \sim O((n+m)^{0.7})$, 可见 D5000算 法的时间复杂度略高于O(n+m); 采用 CPU算法分 析规模较小的算例时的并行度p接近 1, 时间复杂 度略高于O(n+m), 分析规模较大的算例时取得了 一定的加速效果, 时间复杂度小于O(n+m); GPU算 法的时间复杂度不小于 $O((n+m)^{0.5})$, 即 $O(\sqrt{n+m})$, 且显著小于O(n+m)。上述测试结果与 3.3 节的时 间复杂度分析结果相符。

表3 不同算法的厂站拓扑分析计算用时比较

Table 3 Comparison of calculation time of substation topology analysis among different algorithms

| な た | | 计算用时 / ms | |
|-----------|---------|------------|--------|
| 异凹 | D5000算法 | CPU算法(8线程) | GPU算法 |
| case1281 | 14.304 | 5.332 | 2.046 |
| case3472 | 47.606 | 13.366 | 3.372 |
| case5208 | 80.713 | 22.533 | 4.492 |
| case34110 | 275.326 | 60.085 | 11.064 |

GPU算法、CPU算法、D5000算法的网络拓扑分析计算用时对比如表4所示,表中结果为3次计算用时的平均值,CPU算法的计算用时计及了图划分引入的边界协调耗时,GPU算法的计算用时计及了GPU加速引入的数据准备与传输耗时。

表4 不同算法的网络拓扑分析计算用时比较

 Table 4
 Comparison of calculation time of network

| topology analysis among | different | algorithms |
|-------------------------|-----------|------------|
|-------------------------|-----------|------------|

| 首届 | | 计算用时 / ms | | | | |
|----|-----------|-----------|------------|-------|--|--|
| | 异四 | D5000算法 | CPU算法(8线程) | GPU算法 | | |
| | case1281 | 0.150 | 0.150 | 0.141 | | |
| | case3472 | 0.408 | 0.409 | 0.402 | | |
| | case5208 | 0.598 | 0.599 | 0.560 | | |
| | case34110 | 2.183 | 2.131 | 1.922 | | |

由表4可知:本文所提基于前驱数组法的GPU 算法能够取得的加速效果有限,采用GPU算法分析 算例 case34110 时相比 D5000 算法仅取得了 1.136 倍 的加速比,且当算例规模不够大时,几乎得不到加 速。经计算,3种网络拓扑分析算法的时间复杂度 均约为O((n+m)^{1.05}), D5000算法、CPU算法和GPU 算法在划分电气岛等功能操作的影响下,时间复杂 度略大于O(n+m),且CPU算法和GPU算法的并行 度 p 都接近1,并行加速效果不明显。上述测试结果 与3.3节的时间复杂度分析结果相符。造成上述现 象的原因在于:网络拓扑分析仅挖掘了同层拓扑节 点间的并行性;电网中连通拓扑节点的输电线路或 变压器的密度低,所挖掘的同层拓扑节点间的并行 性低;电网主岛包含了大多数的拓扑节点,拓扑节点 分布不均匀,使综合并行度p趋近1;对于算例 case34110而言,网络拓扑分析仅涉及了3.4×10⁴个拓 扑节点,D5000算法对于该类规模系统的网络拓扑 分析也具有不错的运算性能。

为了验证本文所提全网拓扑分析算法的实时性与正确性,采用上述算例和测试平台进行全网拓扑分析测试。不同算法的全流程计算用时对比如表5 所示,表中数据为3次计算用时的平均值。由表可知:对于规模较大的算例 case34110 而言,相比 D5000算法,本文所提 GPU算法能够取得7.242倍的加速比;相比 CPU算法,本文所提 GPU算法也能取得2.148倍的加速比。可见,采用本文所提算法进行 全网拓扑分析能显著加快拓扑分析过程的速度,且 算例规模越大,加速效果越好。

表5 不同算法的全流程计算用时对比

 Table 5
 Comparison of whole process calculation time among different algorithms

| 首届 | | 计算用时 / ms | | | | |
|-----------|---------|------------|--------|--|--|--|
| 异例 | D5000算法 | CPU算法(8线程) | GPU算法 | | | |
| case1281 | 17.328 | 8.274 | 5.188 | | | |
| case3472 | 56.272 | 21.611 | 12.313 | | | |
| case5208 | 93.489 | 34.956 | 17.913 | | | |
| case34110 | 305.938 | 90.748 | 42.246 | | | |

不同算法的拓扑分析用时占总计算用时的比例 如图3所示。由图可知:当采用D5000算法时,厂站 拓扑分析与网络拓扑分析用时占总计算用时的比例 为82%~91%;而采用本文所提GPU算法时,随着算 例规模的增大,电网拓扑分析用时所占比例逐渐降 低到25%以下,突破了拓扑分析算法的时间复杂度 瓶颈。





综上可以看出,本文所提 GPU 算法用于全流程 取得的加速效果不如用于并行厂站拓扑分析取得的 加速效果,这是因为测试算例中涉及的电网规模过 大,依赖 CPU 单线程处理的各计算模块的计算用时 显著增大,无法加速的 CPU 部分的计算用时占比升 高,从而降低了 GPU 部分取得的加速效果。各模块 的计算用时如表6所示。

对于其中的网络拓扑分析而言,由于该部分的 计算用时较小,虽然本文所提 GPU 算法取得的加速

表6 采用GPU算法时各模块计算用时

Table 6 Calculation time of each module based on

| of o algorithm | | | | | | |
|----------------|----------|-----------|-----------|-----------|--|--|
| 计管描也 | | 计算用时 / ms | | | | |
| 月异侠坏 | case1281 | case3472 | case 5028 | case34110 | | |
| 生成物理节点邻接表 | 2.404 | 6.663 | 9.910 | 21.944 | | |
| 厂站拓扑分析准备 | 1.644 | 2.515 | 3.289 | 7.284 | | |
| 并行厂站拓扑分析 | 0.206 | 0.431 | 0.618 | 0.981 | | |
| 生成拓扑节点 | 0.196 | 0.426 | 0.585 | 2.799 | | |
| 网络拓扑分析准备 | 0.362 | 1.097 | 1.849 | 3.320 | | |
| 并行网络拓扑分析 | 0.141 | 0.402 | 0.560 | 1.922 | | |
| 建立电气岛 | 0.235 | 0.779 | 1.102 | 3.996 | | |
| 总用时 / ms | 5.188 | 12.313 | 17.913 | 42.246 | | |

效果一般,但不影响其整体的性能,算法的性能瓶颈 最终落在 CPU 执行部分。为了后续进一步提升算 法性能,应在全网拓扑分析的问题建模和数据处理 方面进行更深入的研究。

5 结论

本文提出了一种基于 GPU 加速的电网全网拓 扑分析算法,以前驱数组法并行广度优先搜索为基 础,并非专注于算法层面的并行性挖掘,而是立足于 实际电网满足的物理规律和建设要求进行并行性挖 掘,结合电网的特点进行了多层并行性的优化挖掘, 能正确、快速、有效地对电网进行全局拓扑分析,并 向后续功能模块出口分析结果。

算例测试结果表明,本文所提算法能够显著加 快全网拓扑分析中厂站拓扑分析部分的执行速度, 进而加快算法出口拓扑节点分析结果和划分电气岛 的速度,有利于电力系统中部分分析计算整体效率 的提升。所提算法加速的瓶颈落在串行执行的数据 处理及传输部分,在后续研究过程中,有必要将本文 所提电网拓扑分析算法与其他基于 GPU 加速的电 网分析算法进行对接,省略数据传输与转化时间,以 取得更好的加速效果。

附录见本刊网络版(http://www.epae.cn)。

参考文献:

- [1] 竺炜,穆大庆.电力网络实时拓扑分析的两种算法的实现[J]. 长沙电力学院学报(自然科学版),2001,16(2):23-25.
 ZHU Wei,MU Daqing. Two methods of power network topology analysis[J]. Journal of Changsha University of Electric Power (Natural Science),2001,16(2):23-25.
- [2] 郎燕生,李静,罗雅迪,等. 基于图划分的大电网拓扑分析[J].
 电力系统保护与控制,2017,45(23):108-115.
 LANG Yansheng,LI Jing,LUO Yadi, et al. Large power grid topology analysis based on graph partitioning[J]. Power System Protection and Control,2017,45(23):108-115.
- [3]朱文东,刘广一,于尔铿,等.电力网络局部拓扑的快速算法
 [J].电网技术,1996,20(3):30-33.
 ZHU Wendong,LIU Guangyi,YU Erkeng, et al. The fast calculation method of local power network topology[J]. Power System Technology,1996,20(3):30-33.

- [4] 万华,李乃湖,陈珩,等. 基于广度优先的快速拓扑分析法[J]. 电力系统及其自动化学报,1995,7(2):17-23.
 WAN Hua,LI Naihu,CHEN Heng, et al. A new topology processor based on width-priority[J]. Proceedings of the CSU-EPSA,1995,7(2):17-23.
- [5] 梅念,石东源,段献忠.基于图论的电网拓扑快速形成与局部 修正新方法[J].电网技术,2008,32(13):35-39.
 MEI Nian,SHI Dongyuan,DUAN Xianzhong. A novel method for fast power network topology formation and partial revision based on graph theory[J]. Power System Technology,2008,32 (13):35-39.
- [6]陈星莺,孙恕坚,钱锋.一种基于追踪技术的快速电力网拓扑 分析方法[J].电网技术,2004,28(5):22-24,34.
 CHEN Xingying,SUN Shujian,QIAN Feng. A fast power system network topology based on tracking technology[J]. Power System Technology,2004,28(5):22-24,34.
- [7] 董金哲,李少岩,梁海平,等. 用于黑启动方案生成的对象化电网拓扑分析方法[J]. 华北电力大学学报(自然科学版),2015,42(2):23-29.
 DONG Jinzhe, LI Shaoyan, LIANG Haiping, et al. The objection

tified method of power network topology analysis for blackstart schemes generation[J]. Journal of North China Electric Power University(Natural Science),2015,42(2):23-29.

- [8] ZHOU Gan, BO Rui, CHIEN Lungsheng, et al. GPU-based batch LU-factorization solver for concurrent analysis of massive power flows[J]. IEEE Transactions on Power Systems, 2017, 32 (6):4975-4977.
- [9]姚瑶.基于GPU加速的电力系统状态估计算法研究[D].南京:东南大学,2019.
 YAO Yao. Study on state estimation algorithm of power sys-

tem based on GPU acceleration[D]. Nanjing:Southeast University, 2019.

- [10] 张宸赓,许寅,陈颖,等. 基于 GPU加速的大电网 N-1 故障扫描 批量计算方法[J]. 电力自动化设备,2020,40(8):167-173.
 ZHANG Chengeng, XU Yin, CHEN Ying, et al. Batch computing method for N-1 fault scanning of large power grid based on GPU acceleration [J]. Electric Power Automation Equipment, 2020,40(8):167-173.
- [11] ZHAO Jinlin, LIU Juntao, LI Peng, et al. GPU based parallel matrix exponential algorithm for large scale power system electromagnetic transient simulation[C]//2016 IEEE Innovative Smart Grid Technologies-Asia. Melbourne, Victoria, Australia: IEEE, 2016:110-114.
- [12] 赵嘉豪,周赣,黄莉,等. CPU-GPU 异构计算框架下的高性能用电负荷预测[J]. 电力自动化设备,2021,41(11):140-146,198.
 ZHAO Jiahao,ZHOU Gan,HUANG Li, et al. High-performance electricity load forecasting under CPU-GPU heterogeneous computing framework [J]. Electric Power Automation Equipment, 2021,41(11):140-146,198.
- [13] HARISH P, NARAYANAN P J. Accelerating large graph algorithms on the GPU using CUDA[C]//Proceedings of the 14th International Conference on High Performance Computing. Taleigao, Goa, India: IEEE, 2007: 197-208.
- [14] BEAMER S, ASANOVIC K, PATTERSON D. Direction-optimizing breadth-first search [C] // Proceedings of the International Conference on High Performance Computing Networking, Storage and Analysis. Salt Lake City, Utah, USA: SC12, 2012: 1-10.
- [15] MERRILL D, GARLAND M, GRIMSHAW A. High-performance and scalable GPU graph traversal [J]. ACM Transactions on Parallel Computing, 2015, 1(2):1-30.
- [16] IEC. Energy Management System Application Program Interface

(EMS-API):IEC61970-301-2003[S]. Geneva, Switzerland:IEC, 2003.

[17] 于辉. 面向对象技术电力系统网络拓扑分析的研究[D]. 太 原:太原理工大学,2005.

190

YU Hui. Research on power system network topology analysis using object-oriented technology[D]. Taiyuan:Taiyuan University of Technology, 2005.

- [18] BELL N, GARLAND M. Efficient sparse matrix-vector multiplication on CUDA: NVIDIA technical report NVR-2008-004 [R]. City of Santa Clara, USA: NVIDIA Corporation, 2008.
- [19] NASRE R, BURTSCHER M, PINGALI K. Atomic-free irregular computations on GPUs[C]//Proceedings of the 6th Workshop on General Purpose Processor Using Graphics Processing Units. Houston, Texas, USA: ICPS, 2013:96-107.

[20] STORTI D, YURTOGLU M. CUDA for engineers: an introduction to high-performance parallel computing[M]. New York, USA:Addison-Wesley Professional, 2015:10-28.

作者简介:



郑逸凡(1997—),男,硕士研究生,主 要研究方向为电力系统高性能计算、低压拓 扑识别(E-mail:220192801@seu.edu.cn); 周 贛(1978—),男,副教授,博士研 究生导师,博士,通信作者,主要研究方向为 高性能计算在电力系统中的应用、智能配用 电技术(E-mail:zhougan2002@seu.edu.cn)。 (编辑 陆丹)

.

Global power network topology analysis algorithm based on GPU acceleration

ZHENG Yifan¹, ZHOU Gan¹, FU Meng¹, WANG Ziheng², FENG Yanjun¹

(1. School of Electrical Engineering, Southeast University, Nanjing 210096, China;

2. China Electric Power Research Institute, Nanjing 210003, China)

Abstract: With the expansion of power grid scale and the improvement of interconnection level of power system, the calculation amount of power grid analysis increases significantly. GPU(Graphics Processing Unit) and other parallel computing devices can improve the calculation efficiency of large power grid analysis, but the serial power network topology analysis has become an important factor affecting the calculation efficiency of parallel algorithms, which needs to be accelerated. As the difficulty of power grid topology analysis acceleration, parallel algorithm can be used to accelerate the global network topology analysis. Therefore, a global power network topology analysis algorithm based on GPU acceleration is proposed. The power system grid model is abstracted into a compressed array form, which is convenient for parallel decoupling and invocation. Taking frontier array method as the basic idea, an optimized parallel substation topology analysis method is designed to explore the parallelism among substations and nodes from power grid characteristics. Based on this, a global power network topology analysis algorithm based on GPU acceleration is proposed. The test results of examples show that compared with the traditional serial algorithm and multicore central processing unit parallel algorithm, the proposed global power network topology analysis algorithm based on GPU acceleration can achieve 7.242 times and 2.148 times acceleration ratio respectively when applied to large-scale power grid. The proposed algorithm significantly speeds up the global topology analysis of large power grid and improves the overall calculation efficiency of all kinds of power grid analysis, which has potential engineering application value.

Key words: large power grid; substation topology analysis; parallel computing; graph theory; GPU









图 A3 改进前驱数组法计算负载分配示意图 Fig.A3 Workload allocation schematic diagram of advanced frontier array method

附录 B

| 算法 1 改进并行厂站拓扑分析 GPU 部分 | | | | |
|---|--|--|--|--|
| 1: While 存在厂站未分析 do in parallel | | | | |
| //e.g. GPU bid 号线程块对应 bid 号厂站 4=threadPerNode | | | | |
| //e.g. GPU tid~(tid+4)号线程对应 tid/4 号物理节点 | | | | |
| 2: stationNodeNum=Iscsr[<i>bid</i> +1]-Iscsr[<i>bid</i>] | | | | |
| 3: While 存在物理节点未访问过 do in parallel | | | | |
| 4: While F 数组不全为 0 do in parallel | | | | |
| 5: 读取邻接关系 where F[<i>tid</i> /4]==1 do | | | | |
| 6: V[<i>tid</i> /4]=currentTopoNode where <i>tid</i> %4==0 do //存储结果 | | | | |
| 7: adjNum= Iacsr[j+1]- Iacsr[j]; //计算邻接表长度 | | | | |
| 8: for i= <i>tid</i> %4: adjNum step=4 where V[i] is zero do | | | | |
| 9: F[Acsr[Iacsr[j]+i]]=1; //遍历邻接表 | | | | |
| 10: end for | | | | |
| 11: end while | | | | |
| 12:syncthreads(); //线程同步 | | | | |
| 13: currentTopoNode++; //开始分析新的拓扑节点 | | | | |
| 14: end while | | | | |
| 15: D[bid]=currentTopoNode; //记录每个厂站的偏移量 | | | | |
| 16: end While | | | | |
| _ 算法 1 改进并行厂站拓扑分析 CPU 部分 | | | | |
| 1: for i=1:stationNum do | | | | |
| //e.g. CPU stationNum 表示厂站矢量长度 | | | | |
| 2: D[i]=D[i]+D[i-1]; //偏移量累进 | | | | |
| 3: end for | | | | |
| 4: busMove=0 | | | | |
| 5: for i=1:stationNum do | | | | |
| 6: for j=1:nodeNum do | | | | |
| //e.g. CPU nodeNum 表示各厂站包含物理节点总数 | | | | |
| 7: V[i]=V[i]+busMove; //修正各节点偏移量 | | | | |
| 8: end for | | | | |
| 9: if 厂站不为空 busMove=D[i]; | | | | |
| 10 [.] end for | | | | |

附录 C

表 C1 某电网的计算规模 Table C1 Calculation scale of a power grid 项目 物理节点个数 拓扑节点个数 主岛拓扑节点个数 厂站个数 规模 223953 34110 9384 7527



| 算法 2 前驱数组法网络拓扑分析 | | | | |
|-------------------------------------|------------------|--|--|--|
| 1:While 存在拓扑节点未被访问过 | do in parallel | | | |
| //e.g. GPU j 号线程对应 j 号拓扑节 | 点 | | | |
| 2: While F 数组不全为 0 do in paral | llel | | | |
| 3: if F[j]==0 do | | | | |
| 4: continue; | //F 数组为 0, 线程不启动 | | | |
| 5: else | | | | |
| 6: V[j]=currentIsland; | //存储结果 | | | |
| 7: for i=Iacsr[j]: Iacsr[j+1] where | V[i] is zero do | | | |
| 8: F[Acsr[i]]=1; | //遍历邻接表 | | | |
| 9: end for | | | | |
| 10: end if | | | | |
| 11:syncthreads(); | //线程同步 | | | |
| 12: end While | | | | |
| 13: currentIsland++; | //开始分析新的电气岛 | | | |
| 14: end While | | | | |

附录 E

表 E1 算例的基本参数 Table E1 Basic parameters of cases

| 算例 | 物理节点个数 | 拓扑节点个数 | 厂站个数 | 断路器个数 | 隔离开关个数 | 变压器数量/台 | 输电线路数量/条 |
|-----------|--------|--------|------|-------|--------|---------|----------|
| case1281 | 18488 | 1281 | 1667 | 6121 | 16691 | 308 | 1534 |
| case3472 | 49442 | 3472 | 4360 | 16554 | 43012 | 922 | 4004 |
| case5208 | 74163 | 5208 | 6540 | 24831 | 64518 | 1383 | 6006 |
| case34110 | 223953 | 34110 | 7527 | 83107 | 148718 | 3512 | 7277 |